

Thèse de l'Université de Lyon

Délivrée par l'Ecole Centrale de Lyon

Spécialité : Génie Electrique

Soutenue publiquement le 18 juin 2014

Présentée par

Eliana RONDON-PINILLA

**Conception de convertisseurs électroniques de
puissance à faible impact électromagnétique
intégrant de nouvelles technologies d'interrupteurs à
semi-conducteurs**

Ecole Doctorale d'Electronique, Electrotechnique, Automatique

Composition du jury :

Monsieur Jean-Marc DIENOT	Rapporteur
Monsieur Nadir IDIR	Rapporteur
Monsieur Jean-Luc SCHANEN	Examineur
Monsieur François COSTA	Examineur
Monsieur Christian VOLLAIRE	Directeur de thèse
Monsieur Florent MOREL	Co-encadrant

Remerciements

Ces travaux de thèse ont été réalisés au sein du laboratoire AMPERE, site de l'École Centrale de Lyon.

Je remercie sincèrement Messieurs Guy Clerc, Directeur du laboratoire AMPERE, François Buret, Directeur adjoint du laboratoire Ampère et Gérard Scorletti, Directeur de l'École Doctorale EEA, pour m'avoir accueilli au laboratoire.

Je tiens à exprimer mes remerciements à mon directeur de thèse, Christian Vollaire et à mon encadrant de thèse, Florent Morel.

Christian, merci pour tes conseils, ton soutien scientifique et moral et ta disponibilité.

Florent, merci de m'avoir donné l'opportunité de réaliser cette thèse, merci pour ton soutien, ta gentillesse, ton investissement dans ce projet et également pour ton aide dans la rédaction de ce mémoire.

Merci à la Région Rhône-Alpes d'avoir financé ce projet et aux membres du jury pour m'avoir consacré de leur temps : Jean-Marc Dienot, Nadir Idir, Jean-Luc Schanen et François Costa.

Je remercie également Roberto Mrad, mon collègue de CEM toujours attentif à mes questions, Christian Martin pour ses conseils sur l'utilisation du logiciel InCa3D et tout le personnel du Laboratoire Ampère INSA de Lyon pour l'aide reçue à propos du logiciel Saber® et surtout dans la modélisation et caractérisation des composants en SiC.

Je souhaite également remercier Pierre Brosselard et Dominique Tournier avec lesquels j'ai commencé mon stage de recherche de Master 2 dans la caractérisation du JFET SiC au laboratoire AMPERE site INSA de Lyon.

Un grand merci à tous mes collègues de bureau, Joseph Nesme, Alban Mathieu, Amal El-Gaddar et Jérémy Pivetal, avec lesquels se sont tissés des liens d'une amitié sincère pendant ces trois années de thèse.

Je remercie également l'ensemble du personnel du laboratoire AMPERE, les doctorants, les enseignants-chercheurs et tout le personnel administratif et technique qui ont contribué directement ou indirectement à finir ce travail.

D'autres personnes ont contribué à la réussite de ces travaux : ma fille Gabriela, qui m'a encouragé chaque jour au travers de son regard, mon époux Tony, correcteur d'orthographe officiel, pour son soutien quotidien, mes parents Alfonso et Clara pour m'avoir encouragé tout au long de mon cursus et mon petit frère Raul qui est toujours présent à mes côtés malgré les 8 500 kms qui nous séparent.

Enfin, un grand merci à tous ceux que je n'ai pas mentionné et qui ont contribué de près ou de loin à conclure ce mémoire.

Résumé

Actuellement, le développement de semiconducteurs et la demande croissante de convertisseurs en électronique de puissance dans les différents domaines de l'énergie électrique, notamment pour des applications dans l'aéronautique et les réseaux de transport et de distribution, imposent de nouvelles spécifications comme le fonctionnement à hautes fréquences de commutation, densités de puissance élevées, hautes températures et hauts rendements. Tout ceci contribue au fort développement des composants en SiC (Carbure de Silicium). Cependant, ces composants créent de nouvelles contraintes en Compatibilité Electromagnétique (CEM) à cause des conditions de haute fréquence de commutation et fortes vitesses de commutation (forts di/dt et dv/dt) en comparaison à d'autres composants conventionnels de l'électronique de puissance. Une étude des perturbations générées par les composants SiC est donc nécessaire.

L'objectif de ce travail est de donner aux ingénieurs amenés à concevoir des convertisseurs une méthode capable de prédire les niveaux d'émissions conduites générées par un convertisseur électronique de puissance qui intègre des composants en SiC. La nouveauté du travail présenté dans cette thèse est l'intégration de différents modèles de type circuit pour tous les constituants d'un convertisseur (un hacheur série est pris comme exemple). Le modèle est valable pour une gamme de fréquences de 40Hz à 30MHz. Des approches de modélisation des parties passives du convertisseur sont présentées. Ces approches sont différentes selon que les composants modélisés soient disponibles ou à concevoir : elles sont basées sur des mesures pour la charge et les capacités ; elles sont basées sur des simulations prédictives pour routage du convertisseur. Le modèle complet du convertisseur (éléments passifs et actifs) est utilisé en simulation pour prédire les émissions conduites reçues dans le réseau stabilisateur d'impédance de ligne. Le modèle est capable de prédire l'impact de différents paramètres comme le routage, les paramètres de contrôle comme les différents rapports cycliques et les résistances de grille avec des résultats satisfaisants dans les domaines temporels et fréquentiels. Les résultats obtenus montrent que le modèle peut prédire les perturbations en mode conduit pour les différents cas jusqu'à une fréquence de 15MHz.

Finalement, une étude paramétrique du convertisseur a été élaborée. Cette étude a permis de voir l'influence de la qualité des différents modèles comme les éléments parasites du routage, des composants passifs et actifs et d'identifier les éléments qui ont besoin d'un modèle précis pour avoir des résultats valides dans la prédiction des perturbations conduites.

Mots clés:

Compatibilité Electromagnétique (CEM), perturbations conduites en mode commun, perturbations conduites en mode différentiel, composants en Carbure de Silicium (SiC), modélisation type circuit

Abstract :

The recent technological progress of semiconductors and increasing demand for power electronic converters in the different domains of electric energy particularly for applications in aeronautics and networks of transport and distribution impose new specifications such as high frequencies, high voltages, high temperatures and high current densities. All of this contributes in the strong development of SiC (Silicon Carbide) components. However these components create new issues in Electromagnetic Compatibility (EMC) because of the conditions of high frequency switching and high commutation speeds (high di/dt and dv/dt) compared to other conventional components in power electronics. A precise study of the emissions generated by SiC components is therefore necessary.

The aim of this work is to give a method able to predict levels of conducted emissions generated by a power electronics converter with SiC components to engineers which design power converters. The novelty of the work presented in this thesis is the integration of different modeling approaches to form a circuit model of a SiC-based converter (a buck dc-dc converter is considered as an example). The modeling approach is validated in the frequency range from 40Hz to 30MHz. Modeling approaches of the passive parts of the converter are presented. These approaches differ according to whether the component is existing or to be designed : they are based on measurements for the load and capacitors; they are based on numerical computation and analytical formulations for PCB. The complete model obtained (passive and active components) is used in simulations to predict the conducted emissions received by the line impedance stabilization network. The model is able to predict the impact of various parameters such as PCB routing, the control parameters like duty cycles and different gate resistors in the time and frequency domains. A good agreement is obtained in all cases up to a frequency of 15MHz.

Finally, a parametric study of the converter has been elaborated. This study allowed to see the influence of different models such as parasitic elements of the PCB, passive and active components and to identify the elements that need a precise model to obtain valid results in the prediction of conducted EMI.

Keywords:

Electromagnetic Compatibility (EMC), common mode conducted noise emissions, differential mode conducted noise emissions, Silicon Carbide (SiC) components, equivalent circuit modeling

Table des matières

INTRODUCTION	1
Chapitre I: ETAT DE L'ART DE LA CEM EN ELECTRONIQUE DE PUISSANCE	5
I.1 CEM : Définition et généralités	5
I.1.1 CEM.....	5
I.1.2 Réglementation en CEM.....	6
I.1.3 Sources de perturbations électromagnétiques	9
I.1.4 Couplage électromagnétique	10
I.1.4.1 Couplage par rayonnement :	10
I.1.4.2 Couplage par conduction :	10
I.1.5 Perturbations électromagnétiques :	10
I.1.5.1 Mode différentiel ou symétrique (MD):.....	11
I.1.5.2 Mode commun ou asymétrique (MC) :	11
I.2 CEM en électronique de puissance	12
I.2.1 Causes des perturbations en électronique de puissance	12
I.2.2 Etendue spectrale du bruit dans les convertisseurs statiques	12
I.2.3 Sources de bruit : la cellule de commutation et sa commande.....	14
I.2.4 Origine des perturbations conduites et rayonnées dans les convertisseurs statiques	14
I.3 Evolutions technologiques des composants en électronique de puissance	17
I.3.1 Transistor JFET.....	19
I.3.2 Comparaison des propriétés entre le Si et SiC.....	20
I.3.3 Le JFET en SiC.....	22
I.3.3.1 Caractérisation électrique de transistor JFET-SiC de SiCED	24
I.3.3.1.1 Caractérisation électrique statique en polarisation directe	24
I.3.3.1.1.1 Régimes de fonctionnement du transistor JFET	25
I.3.3.1.1.2 Caractéristique de transfert.....	27
I.3.3.2 Modèle JFET SiC.....	28
I.3.3.2.1 Modélisation du canal asymétrique du JFET SiCED.....	30
I.3.3.2.2 Extraction des paramètres du modèle du canal du JFET.....	32

I.4 Modélisation CEM en électronique de puissance.....	33
I.4.1 Méthode indirecte (Simulation temporelle)/ Méthode directe (Calcul fréquentiel)	34
I.4.1.1 Méthode indirecte (Simulation temporelle)	34
I.4.1.2 Méthode directe (Calcul fréquentiel).....	36
I.4.1.2.1 Sources de perturbations localisées : linéarisation de la structure.....	36
I.4.1.2.2 Définition des sources de perturbations.....	36
I.4.1.2.3 Approche par fonction de transferts	37
I.4.1.2.4 Approche matricielle	39
I.4.1.2.5 Approche quadripolaire.....	42
I.4.2 Modèles « boîte noire »	44
I.5 Conclusion du chapitre	45

Chapitre II : MODELISATION DES COMPOSANTS PASSIFS ET REPARTIS D'UN CONVERTISSEUR EN ELECTRONIQUE DE PUISSANCE...

.....	47
II.1 Présentation du convertisseur étudié.....	47
II.1.1 Composants passifs discrets.....	48
II.1.1.1 Obtention d'un modèle avec l'impédancemètre	48
II.1.1.2 Condensateurs de découplage.....	49
II.1.1.3 Charge.....	51
II.1.1.4 Modélisation du RSIL (réseau stabilisateur d'impédance en ligne)	54
II.1.1.4.1 Validation du modèle d'impédance du RSIL avec les mesures.....	55
II.1.2 Composants répartis.....	56
II.1.2.1 Routage.....	56
II.1.2.1.1 Prédiction des résistances, des inductances et des mutuelles.....	57
II.1.2.1.2 Effets capacitifs.....	58
II.1.2.1.2.1 Prédiction des capacités parasites.....	59
II.1.2.1.2.2 Mesures avec l'impédancemètre des capacités parasites	61
II.1.3 Validation globale du modèle.....	64
II.1.3.1 Circuit final simulé dans le logiciel Saber®.....	64
II.1.3.2 Validation du modèle des composants passifs et du routage.....	65
II.1.4 Conclusion du chapitre	67

Chapitre III : VALIDATION DU MODELE COMPLET DU CONVERTISSEUR.....69

III.1 Modèles des composants actifs.....	69
III.1.1 Caractérisations statiques du JFET normally-on en SiC.....	69
III.2 Spectre des perturbations électromagnétiques simulées avec saber® comparé aux mesures.....	72
III.2.1 Validation du modèle pour le JFET SiC.....	72
III.2.1.1 Comparaison de la simulation et des mesures au niveau du terminal positif et négatif du RSIL pour le JFET SiC.....	75
III.2.1.2 Comparaison de la simulation et des mesures de tension de mode commun et de mode différentiel pour le JFET SiC.....	77
III.2.1.3 Courant dans la charge pour le JFET SiC.....	79
III.2.2 Validation du modèle pour le MOSFET Si.....	81
III.2.2.1 Comparaison de la simulation et des mesures au niveau du terminal positif et négatif du RSIL pour le MOSFET Si.....	84
III.2.2.2 Comparaison de la simulation et des mesures de tension de mode commun et de mode différentiel pour le MOSFET Si.....	86
III.2.2.3 Courant dans la charge pour le MOSFET Si.....	88
III.3 Comparaison des interférences mesurées générées par le MOSFET (Si) et par les JFET (SiC).....	90
III.3.1 Comparaison des mesures aux bornes des terminaux positif et négatif du RSIL....	91
III.3.2 Comparaison des mesures de tension de mode commun et de mode différentiel pour les deux composants semiconducteurs.....	94
III.4 Conclusion du chapitre.....	98

Chapitre IV : ETUDE PARAMETRIQUE DU CONVERTISSEUR..... 99

IV.1 Introduction.....	99
IV.2 Influence du routage.....	99
IV.2.1 Modélisation du deuxième routage.....	100
IV.2.2 Validation du modèle des composants passifs et parasites pour le deuxième routage.....	101
IV.2.3 Comparaison des perturbations conduites entre les deux routages.....	103
IV.2.3.1 Comparaison de la tension au niveau des bornes positive et négative du RSIL pour les différents routages.....	104
IV.2.3.2 Comparaison des mesures de tension en mode commun et en mode différentiel pour les différents routages.....	106
IV.2.3.3 Comparaison de la tension drain-source pour les deux routages.....	109

IV.2.3.4 Comparaison du courant dans la charge pour les deux routages	110
IV.2.4 Comparaison de la simulation et des mesures pour le JFET SiC dans le deuxième routage.....	112
IV.2.4.1 Comparaison de la simulation et des mesures au niveau des bornes positive et négative du RSIL pour le JFET SiC avec le deuxième routage	114
IV.2.4.2 Comparaison entre les simulations et des mesures des tensions en mode commun et en mode différentiel pour le JFET SiC pour le deuxième routage	117
IV.3 Influence du point de fonctionnement sur les perturbations conduites.....	119
IV.3.1 Comparaison de mesures de tensions de mode commun et de mode différentiel avec différents rapports cycliques	119
IV.3.2 Comparaison des courants de source avec différents rapports cycliques entre le modèle et les mesures	121
IV.3.3 Comparaison de la simulation et des mesures au niveau des bornes positive et négative du RSIL pour les différents rapports cycliques	123
IV.3.4 Comparaison de la simulation et des mesures de tensions en mode commun et en mode différentiel pour les différents rapports cycliques	126
IV.4 Influence de la résistance de grille.....	128
IV.4.1 Comparaison de la simulation et des mesures pour une résistance de grille de 33Ω	129
IV.4.1.1 Comparaison de la simulation et des mesures au niveau des bornes positive et négative du RSIL pour une résistance de grille de 33Ω	131
IV.4.2 Comparaison des interférences mesurées en mode commun et en mode différentiel pour différentes résistances de grille	132
IV.5 Validation du modèle du convertisseur avec deux JFET SiC	135
IV.5.1 Comparaison des mesures pour le convertisseur avec deux JFET SiC et le convertisseur avec la diode et le JFET SiC.....	137
IV.5.2 Comparaison de la simulation et des mesures pour la cellule de commutation avec les JFET SiC pour différentes connexions de la charge	145
IV.5.2.1 Deuxième configuration de la charge pour le convertisseur avec deux JFET SiC	145
IV.5.2.2 Troisième configuration de la charge pour le convertisseur avec deux JFETs SiC	149
IV.6 Sensibilité du modèle	151
IV.6.1 Influence des composants semiconducteurs.....	152
IV.6.2 Influence du modèle du routage.....	154
IV.6.3 Influence des composants passifs.....	157
IV.6.3.1 Condensateurs de découplage	157
IV.6.3.2 Charge	158
IV.6.3.2.1 Charge sans les capacités parasites entre la charge et le plan de masse.....	158

IV.6.3.2.2 Charge avec les capacités parasites entre la charge et le plan de masse.....	160
IV.6.3.3 RSIL	161
IV.7 Conclusion du chapitre	163
Conclusions et perspectives	167
Références bibliographiques.....	173
ANNEXE A.....	181

INTRODUCTION

Actuellement, le développement de convertisseurs en électronique de puissance dans les différents domaines de l'énergie électrique notamment pour des applications dans l'aéronautique, les réseaux de transport et de distribution, la traction ferroviaire imposent de nouvelles spécifications comme le fonctionnement à hautes fréquences de commutation, densités de puissance élevées, hautes températures et hauts rendements.

Toutes ces évolutions impliquent le développement et l'utilisation de composants à semi-conducteurs à grand gap tel que le Carbure de Silicium (SiC) [1-4] ou le Nitrure de Gallium GaN [5]. Ces matériaux permettent le développement de composants de puissance qui fonctionnent à température plus élevée, à plus haute tension avec des performances plus élevées en conduction et en commutation que les composants actuels en Silicium [6].

L'énergie élevée du gap permet à ces composants de travailler à plus haute température (la limite du composant en Si est de 200°C à 1200V). La montée en température permet de travailler dans des applications particulières (aéronautique), où la température ambiante peut dépasser les 200°C. Une montée en température permet aussi une réduction de la taille des systèmes de refroidissement, ce qui engendre des convertisseurs plus compacts.

Enfin, les caractéristiques physiques des composants à grand gap comme le SiC (mobilité des porteurs élevée, fort champ critique, conductivité thermique élevée...) permettent de réduire la taille des composants (par rapport au Silicium à performances comparables). La vitesse de commutation élevée pour les composants SiC permet de réduire l'énergie stockée dans les éléments passifs, de la même manière la taille de ces dispositifs peut être minimisée. Ces propriétés permettent une augmentation des performances volumiques et massiques des convertisseurs d'énergie.

L'utilisation des SiC JFET permet de traiter des puissances plus importantes que les composants en Si, réduisant ainsi le nombre de composants en série dans les applications haute tension et donc une réduction importante dans l'encombrement des systèmes de puissance [7]. Dans [8] les avantages des composants en SiC sont présentés: un convertisseur « boost » qui travaille avec un JFET en SiC est comparé avec le même convertisseur équipé d'un MOSFET en Si. Les résultats montrent que le convertisseur avec le JFET SiC est plus efficace. Les pertes de commutation sont réduites d'environ 23% comparé à celle des composants en Si.

Le premier type de composant de puissance en SiC commercialisé par Infineon en 2001 est une diode Schottky, ce composant est aujourd'hui commercialisé par plusieurs fabricants comme Cree et STMicroelectronics entre autres.

Des MOSFET 1200V/80mΩ ont été commercialisés plus tard par Cree. Dans les composants de puissance en SiC, des JFET SiC ont été développés. Ce composant est un interrupteur de puissance commandé qui permet de commuter entre l'état passant et bloqué selon la polarisation de la grille [9]. Parmi les composants en SiC, il existe les JFETs 1200 V/50 mΩ

commercialisés par Infineon et les JFETs 1200V/45 mΩ par SemiSouth et SiCED. De récentes études présentent un JFET Normally-Off 1200V avec un courant de saturation de 120A à température ambiante [9].

Les travaux de cette thèse s'appuient sur des JFET SiC 1200V/30mΩ de la société SiCED dans un convertisseur adapté pour fonctionner à haute tension et à fréquence de commutation élevée. Cependant, ces avantages ne sont pas exploités dans cette étude car l'objectif principal est dirigé vers les problèmes de compatibilité électromagnétique (CEM) rencontrés dans les convertisseurs de puissance.

Le progrès dans la conception des nouveaux composants en électronique de puissance a en effet créé de nouveaux problèmes en CEM. Les composants augmentent les niveaux d'émissions conduites et rayonnées à cause des nouvelles conditions de fonctionnement à hautes fréquences et des vitesses de commutation plus élevées (forts di/dt et dv/dt) par rapport aux autres composants utilisés en électronique de puissance [10-14]. La conception des convertisseurs de puissance en SiC doit être fortement liée avec les normes CEM. Ces normes régulent les limites des perturbations provoquées par un équipement électrique et sont formulées par le Comité International Spécial des Perturbations Radioélectriques (CISPR).

Dans [15], les comparaisons expérimentales entre un bras d'onduleur qui travaille avec des JFET SiC et des IGBT en Si sont présentées. Les résultats montrent que les perturbations en mode conduit sont plus élevées pour les composants en SiC dans une gamme de fréquences de 10MHz à 30MHz. Des modules de puissance qui intègrent des composants en SiC sont de plus en plus développés dans [16-20]. Ces développements créent la nécessité d'élaborer un modèle capable de prédire des niveaux d'émissions électromagnétiques. A notre connaissance, des modèles capables de prédire les interférences en mode commun MC et en mode différentiel MD pour un convertisseur avec des JFET en SiC n'ont pas encore été publiés.

Notre travail consiste à anticiper et calculer les niveaux d'émissions conduites générées par une cellule de commutation élémentaire de type hacheur avec des JFET SiC pour des fréquences comprises entre 40Hz et 30MHz. Pour ce faire, on doit étudier les différentes formes d'ondes lors des commutations. Nous avons donc opté pour la simulation indirecte (simulations temporelles associées à une analyse fréquentielle) avec des modèles dans le domaine temporel des différents éléments actifs et passifs du circuit. Les modèles utilisés doivent être capables de représenter les différents phénomènes qui apparaissent lors de commutations. Le modèle de convertisseur proposé permet la simulation des différentes géométries pouvant ainsi réduire les coûts de la phase de développement.

Le premier chapitre décrit le contexte de cette étude, les enjeux de la CEM en électronique de puissance. Tout d'abord, quelques concepts utiles en compatibilité électromagnétique et les modes de propagation des perturbations électromagnétiques sont rappelés. Un état de l'art des composants a grand gap est présenté dans ce chapitre, ainsi que leurs propriétés intéressantes pour la conception des circuits électroniques de puissance et les nouvelles problématiques en CEM pour ces composants semiconducteurs.

Dans le deuxième chapitre, les composants passifs sont modélisés par des circuits électriques équivalents. Les imperfections de la charge, les condensateurs de découplage, du RSIL (Réseau Stabilisateur d'Impédance de Ligne) ainsi que les effets parasites générés par les pistes (effets

inductifs et capacitifs) sont pris en compte. Une validation du modèle parasite est faite en le comparant avec des mesures d'impédance.

Dans le troisième chapitre, le modèle est comparé aux mesures expérimentales notamment de tensions aux bornes du RSIL. Ce modèle inclut la validation avec des composants semiconducteurs. Une comparaison des niveaux d'émissions pour deux composants semiconducteurs, un en Si et l'autre en SiC sera présentée.

Dans le quatrième et dernier chapitre, le modèle va être validé pour différents points de fonctionnement (différents rapports cycliques et différentes résistances de grille), différentes connexions de la charge et aussi différents routages. Après cette validation, une étude paramétrique du convertisseur sera présentée. Cette étude permet de voir l'influence des éléments parasites dans les convertisseurs électroniques de puissance ainsi que les éléments qui ont besoin d'un modèle précis pour avoir des résultats valides dans la prédiction des perturbations conduites.

Chapitre I: ETAT DE L'ART DE LA CEM EN ELECTRONIQUE DE PUISSANCE

I.1 CEM : Définition et généralités

I.1.1 CEM

La compatibilité électromagnétique (CEM) est la discipline concernant « l'aptitude d'un appareil ou d'un système électrique ou électronique à fonctionner dans son environnement électromagnétique de façon satisfaisante et sans émettre de perturbations non supportables pour tout ce qui se trouve dans son environnement »

Les perturbations électromagnétiques sont dues à des énergies électriques parasites franchissant non intentionnellement les frontières d'un système électrique ou électronique considéré et son environnement [21]. Cette énergie peut perturber des systèmes environnants définis comme "victimes" et parfois le système lui-même.

La compatibilité électromagnétique doit s'occuper de trois points ci-après:

- Les émissions ou perturbations électromagnétiques : indiquent le pouvoir perturbateur d'un équipement électrique qui peut perturber le fonctionnement d'autres équipements et aussi la santé des êtres vivants.
- La susceptibilité électromagnétique : indique la capacité de ce même dispositif à supporter les perturbations venues de l'extérieur.
- Le couplage : c'est le phénomène de propagation des perturbations qui se produit entre la source et la victime.

Finalement la problématique en CEM est limitée à trois principaux centres d'étude (figure 1) :

- Les sources de perturbations
- Leur mode de couplage et de propagation
- Les effets des perturbations sur les "victimes", qui correspondent au concept de susceptibilité électromagnétique ou d'immunité.

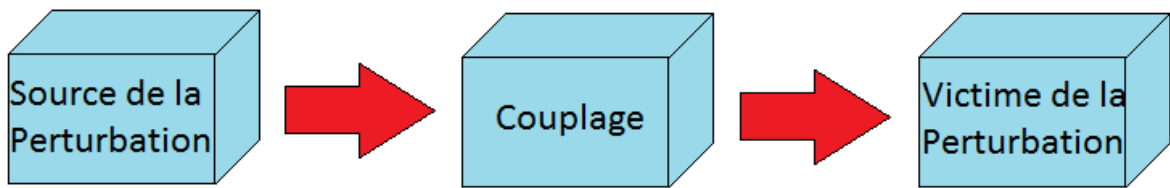


Figure 1. Schéma de la problématique de la CEM

La problématique de la CEM dans la conception de convertisseurs d'électronique de puissance désigne la cellule de commutation comme la « source » de perturbations. Ces dernières sont propagées vers la charge et le réseau d'alimentation (ou la source) désignées comme les « victimes », la propagation des perturbations est liée à leurs environnements respectifs.

Deux cas peuvent se présenter :

- Si la source et la victime sont voisines (couplage proche) avec ou sans liaison galvanique, le couplage peut être de nature capacitive, inductive ou résistive. Les phénomènes perturbateurs sont les variations rapides de courant et tension (di/dt et dv/dt). Ces perturbations sont nommées **perturbations conduites**, elles se propagent le long des câbles de puissance ou de transmission ainsi que dans les sources d'énergie ou charges.
- Si la source et la victime sont éloignées et sans liaison galvanique, l'énergie parasite entre la source et la victime est transmise par l'intermédiaire d'un champ magnétique (H) et d'un champ électrique (E), ou sous la forme d'une onde électromagnétique. Ces perturbations sont nommées des **perturbations rayonnées**.

I.1.2 Réglementation en CEM

Dans l'étude de la CEM les exigences sur les limites des perturbations provoquées par un équipement électrique sont représentées par des normes bien définies.

Au niveau des pays de la Communauté Economique Européenne (CEE), la réglementation en CEM est élaborée par les différents Comités Techniques (TC) du Comité Européen de Normalisation en Électrotechnique (CENELEC). Cette directive stipule que tous les appareils électriques susceptibles de créer des perturbations électromagnétiques, ou dont le fonctionnement est susceptible d'être affecté par ces perturbations, ne peuvent être commercialisés dans les pays de la CEE que s'ils sont conformes à ces spécifications [22].

Ces normes sont, au plan international, formulées par le Comité International Spécial des Perturbations Radioélectriques (CISPR). Il promeut les accords internationaux relatifs aux perturbations électromagnétiques et facilite le commerce international. Les normes sont divisées en deux catégories: la première définit les niveaux tolérés d'émission conduite ou rayonnée, et la deuxième définit la susceptibilité électromagnétique d'un équipement.

La définition de ces normes dépend aussi de l'endroit où les systèmes vont travailler, pour cette raison les normes prévoient trois classes d'appareils:

- Classe A : Pour les appareils destinés à être utilisés en milieu industriel, commercial ou d'affaires.
- Classe B : Pour les appareils destinés à être utilisés dans les locaux d'habitation et d'industrie légère.
- Classe C : Pour les instruments de test.

Dans notre cas d'étude des convertisseurs en électronique de puissance (câblage, composants de puissance, liaisons entre les alimentations de puissance), on conclut d'après la bibliographie qu'ils se comportent comme des sources de perturbations électromagnétiques [23]. Dans ce travail on étudie en particulier les émissions conduites. Pour cette raison les principales normes d'émission qui concernent des équipements intégrant des convertisseurs statiques sont présentées.

Le tableau suivant présente les références et domaines d'application des principales normes européennes pour l'émission :

Standards Européens	Domaine d'application	Equivalent international
EN 55011	Limites et méthodes de mesure de perturbations électromagnétiques des appareils industriels, scientifiques et médicaux.	CISPR 11
EN 55013	Limites et méthodes de mesure des perturbations électromagnétiques des récepteurs de radiodiffusion	CISPR 13
EN 55014	Limites et méthodes de mesure des perturbations électromagnétiques des appareils électrodomestiques et des outils portatifs relatives aux fréquences radioélectriques	CISPR 14
EN 55015	Limites et méthodes de mesure des perturbations électromagnétiques des appareils à fluorescence et des luminaires relatives aux fréquences radioélectriques	CISPR 15
EN 55022	Limites et méthodes de mesure des perturbations radioélectriques des appareils à traitement de l'information	CISPR 22
EN 61000-1	Définitions des harmoniques, sous harmoniques et du scintillement	IEC 61000-1
EN 61000-2	Perturbations harmoniques provoquées par les équipements électrodomestiques et similaires	IEC 61000-2

Tableau 1. Principales normes d'émission qui peuvent concerner les convertisseurs statiques [24]

Pour les mesures normatives de perturbations conduites, un RSIL (Réseau Stabilisateur d'Impédance de Lignes) est indispensable. De manière générale un RSIL permet d'isoler le dispositif sous test des perturbations générées par le réseau d'alimentation (rôle de filtre). D'autre part, les mesures effectuées sont indépendantes du réseau d'alimentation (rôle de reproductibilité des mesures), imposant une résistance interne de la source de 50Ω sur la bande de fréquence des perturbations conduites, (classiquement de 150kHz à 30MHz). La configuration pour les mesures normatives est présentée dans la figure 2.

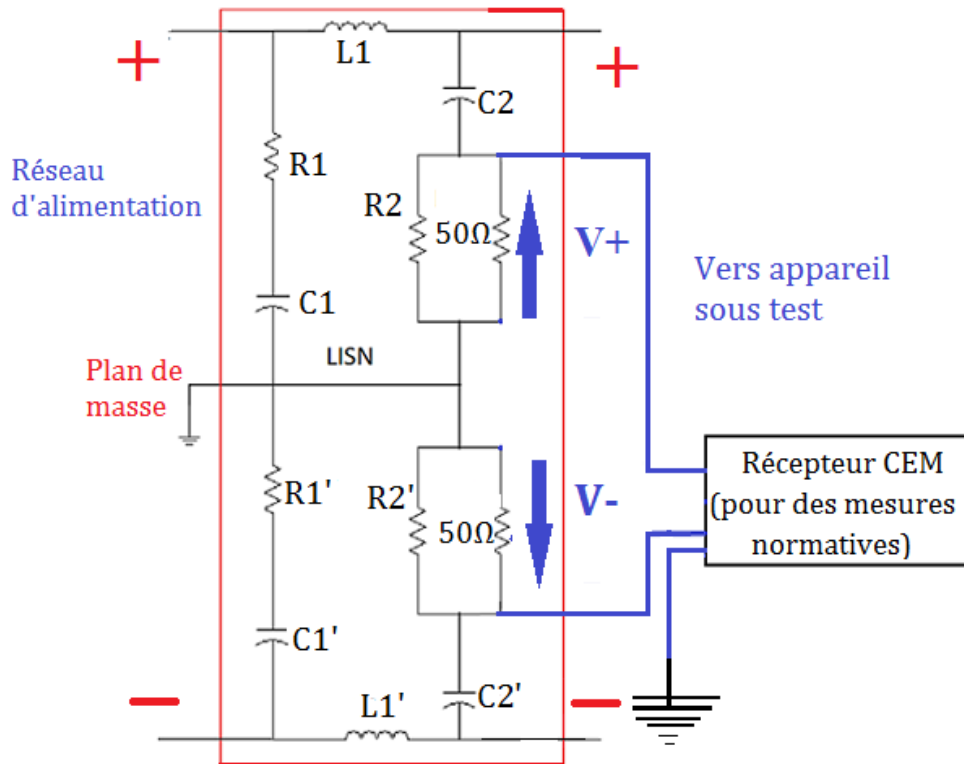


Figure 2. Configuration pour les mesures des perturbations en mode conduit

Pour le diagnostic des problèmes des émissions conduites dans les études CEM, il est nécessaire de distinguer le mode commun (MC) du mode différentiel (MD). Cette distinction permet de connaître les différents composants affectés par le bruit en MC et en MD. Ainsi, nous pouvons utiliser différentes techniques pour diminuer l'influence des perturbations conduites comme par exemple modifier les chemins de perturbations, créer des filtres internes ou externes dans la structure de puissance et aussi réduire les capacités parasites intrinsèques au routage.

Les mesures sont faites dans les résistances R2 et R2' du RSIL (figure 2). Le MC et le MD sont calculés avec les relations suivantes, telles que définies en [17]. Ces relations seront utilisées tout au long de notre travail de thèse :

$$V_{DM} = \frac{V_+ - V_-}{2} \quad (1)$$

$$V_{CM} = \frac{V_+ + V_-}{2} \quad (2)$$

L'addition ou la soustraction de deux tensions mesurées dans le RSIL sur les grandeurs vectorielles doit se faire avec beaucoup d'attention. Si les mesures sont prises séparément, les informations de la phase des signaux sont perdues donc le choix d'une mesure simultanée à l'oscilloscope s'impose afin de mesurer simultanément les signaux. Les câbles doivent être identiques afin de diminuer les erreurs d'instabilité dans les mesures.

Les valeurs mesurées dans le domaine temporel permettent de mesurer l'amplitude et la phase du bruit, le choix de l'oscilloscope doit se faire en fonction de la fréquence maximale d'étude.

La période d'échantillonnage du signal doit être choisie pour ne pas perdre les informations des harmoniques du signal.

Afin de réaliser les mesures en MC et en MD dans le domaine fréquentiel avec un analyseur de spectre, il est nécessaire d'ajouter des appareils externes adaptés qui permettent de séparer le MC et le MD comme par exemple une pince de courant avant de réaliser la mesure.

Les limites de perturbations mesurées au niveau du RSIL sont généralement données sur une échelle logarithmique en (dBμV) en fonction de la fréquence, en valeur crête, valeur quasi-crête et valeur moyenne. Cette échelle sera utilisée pour toutes les représentations spectrales.

$$\text{dB}\mu\text{V (V)} = 20\log\left(\frac{V}{10^{-6}}\right) \quad (3)$$

La figure 3 montre un exemple de gabarit de la norme CISPR 11 pour des appareils de classe A et la norme CISPR 22, pour des appareils de classe B.

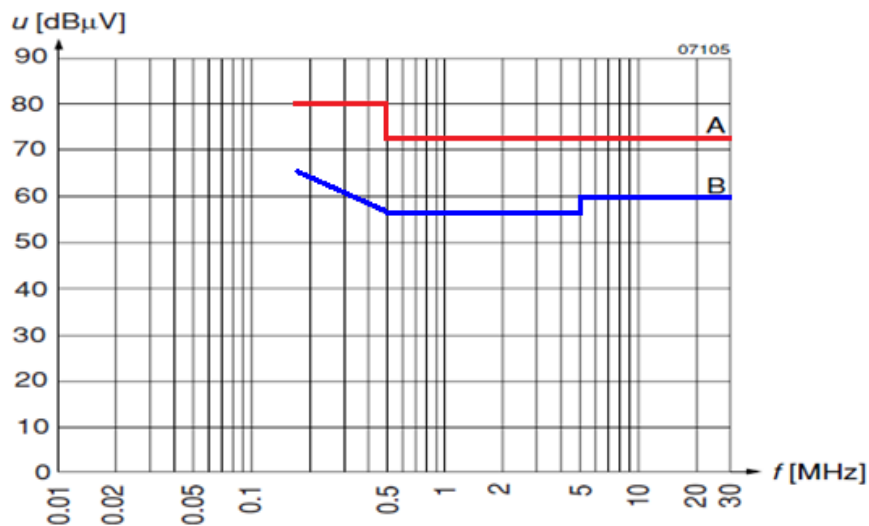


Figure 3. Limites de tension perturbatrice (quasi-crête) suivant CISPR 11/EN 55011 et CISPR 22/EN 55022 [25]

Finalement, une analyse CEM ne doit pas seulement se limiter à mesurer le spectre des émissions conduites et rayonnées, mais doit aussi permettre de connaître "a priori" les perturbations "attendues" pour ainsi pouvoir dimensionner un convertisseur "compatible".

I.1.3 Sources de perturbations électromagnétiques

Si nous nous intéressons à l'environnement électromagnétique d'un équipement, nous pouvons distinguer les sources de perturbations d'origine naturelle, comme la foudre ou des rayonnements solaires, et aussi les sources de perturbations involontaires qui proviennent de

l'utilisation de l'électricité par l'homme, comme les systèmes électriques et électroniques par exemple. Dans ce travail nous nous localiserons évidemment sur les perturbations générées par les systèmes de conversion statique d'énergie électrique.

I.1.4 Couplage électromagnétique

On appelle couplage le processus par lequel l'énergie de la source de perturbations atteint la victime. Les modes de couplage couramment rencontrés sont le couplage rayonné et le couplage conduit (figure 4).

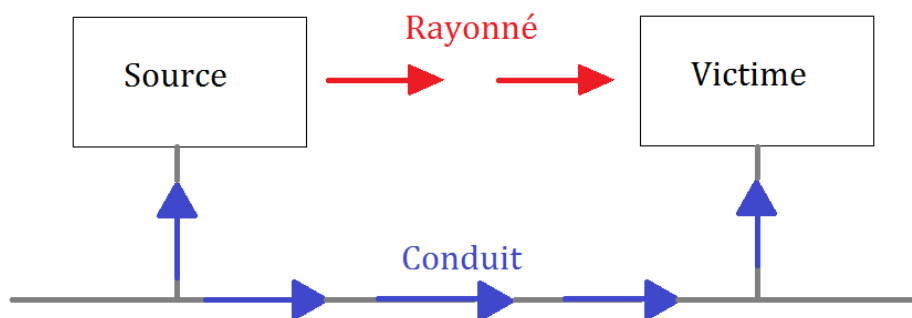


Figure 4. Couplage par conduction et par rayonnement

I.1.4.1 Couplage par rayonnement : la perturbation générée par la source est transmise par un champ électromagnétique qui induit des perturbations sur la victime.

Les modes de couplage rayonnés sont les suivants :

- Couplage par champ électrique
- Couplage par champ magnétique
- Couplage par champ électromagnétique

I.1.4.2 Couplage par conduction : ce couplage peut exister quand la source et la victime sont liées par un conducteur. Pour sa caractérisation ou sa modélisation les lois classiques de l'analyse des circuits électriques sont généralement utilisées.

Il existe différents modes de couplages :

- Couplage par liaison directe
- Couplage par impédance commune
- Couplage câble à câble et câble à plan de masse

I.1.5 Perturbations électromagnétiques :

On peut classer les perturbations électromagnétiques en deux catégories selon leur mode de propagation : mode rayonné (les perturbations se présentent sous la forme de champ électrique ou champ magnétique) et mode conduit (les perturbations interviennent soit en mode commun MC, soit en mode différentiel MD, ces perturbations peuvent exister simultanément, une séparation de ces modes est souvent utilisée pour simplifier leur étude). Dans un système réel, il peut exister des phénomènes de transfert de mode qui complexifient les études CEM en mode conduit.

Au niveau normatif, les perturbations conduites et rayonnées sont mesurées séparément et souvent sur des gammes de fréquences distinctes (150kHz-30MHz en mode conduit et 30MHz-3GHz en mode rayonné suivant la norme EN55022 par exemple).

Dans notre cas, nous considérons les perturbations en mode conduit qui font l'objet de notre étude.

I.1.5.1 Mode différentiel ou symétrique (MD):

On considère deux conducteurs reliés à un équipement électrique ou électronique. Une tension est de mode différentiel si la tension est appliquée entre les deux conducteurs. Les forts « di/dt » qui circulent dans le câblage sont la source de ces perturbations.

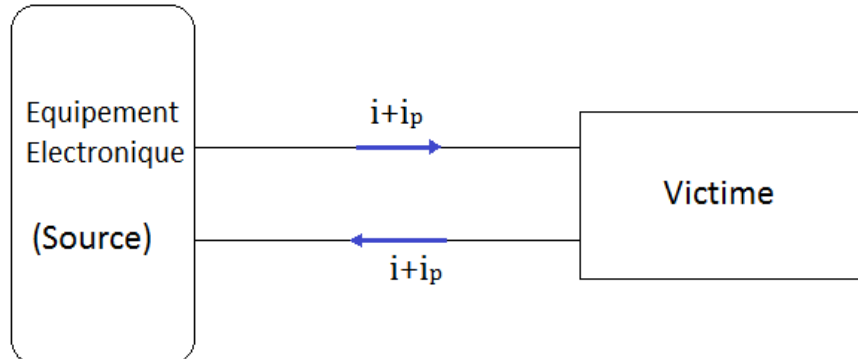


Figure 5. Propagation de courants parasites en mode différentiel

I.1.5.2 Mode commun ou asymétrique (MC) :

Le courant se propage simultanément sur tous les conducteurs et se reboucle par les circuits de masse (figure 6). Le couplage est de nature essentiellement capacitif (ce couplage est involontaire), les forts dv/dt sont la source de ces perturbations. Les perturbations se propageant en mode commun représentent environ 90% des problèmes rencontrés en mode conduit [26].

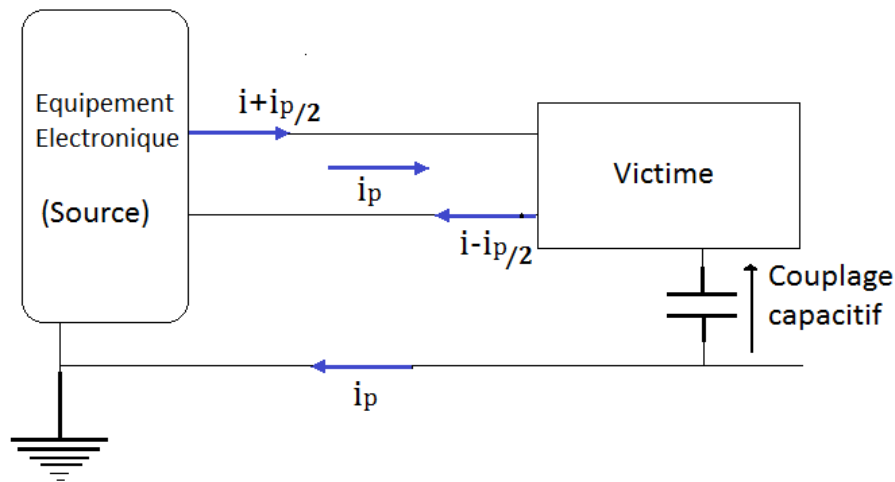


Figure 6. Propagation de courant parasite en mode commun

I.2 CEM en électronique de puissance

I.2.1 Causes des perturbations en électronique de puissance

L'usage de dispositifs en électronique de puissance a augmenté de manière significative ces dernières années. Ces dispositifs sont de plus en plus utilisés dans le transport terrestre et aérien, dans les applications domestiques et grand public et dans les énergies renouvelables. Ils sont basés sur un fonctionnement en commutation des semi-conducteurs [27].

Le fonctionnement d'un convertisseur statique est polluant, car les temps de commutation sont très courts et les amplitudes très élevées. Les commutations rapides permettent de réduire les pertes lors des commutations (présence simultanée de la tension et du courant dans les interrupteurs). Les ordres de grandeurs des gradients de commutation peuvent varier entre 100 à 1000 A/ μ s pour les di/dt et de 5 à 50kV/ μ s pour les dv/dt . Un autre facteur qui augmente la pollution électromagnétique est la fréquence de découpage très élevée (qui peut être de 100Hz à 1MHz).

I.2.2 Etendue spectrale du bruit dans les convertisseurs statiques

Une chaîne de conversion d'électronique de puissance comprend généralement plusieurs étages de conversion, ces étages sont souvent constitués d'un redresseur suivi d'une étape de commutation comme pour un variateur de vitesse (figure 7), une alimentation à découpage, un onduleur pour système chauffage par induction, etc. L'étude de la compatibilité électromagnétique peut se faire à plusieurs niveaux tels que les lignes d'alimentation, le redresseur, le convertisseur et sa commande, le filtrage, la charge, etc.

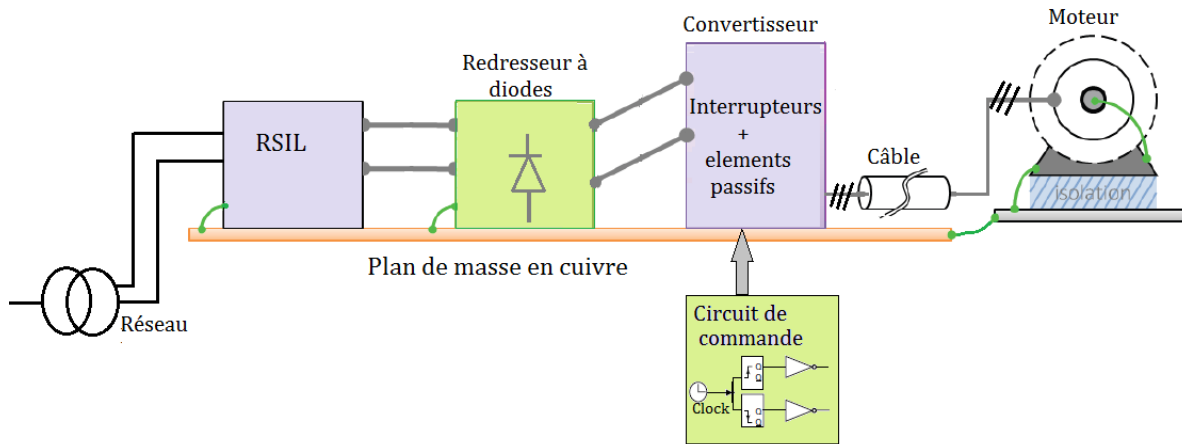


Figure 7. Exemple d'une chaîne de conversion d'électronique de puissance, inspiré de [24]

L'ensemble des dispositifs de conversion statique émettent une pollution électromagnétique sur une plage très large de fréquences décrite dans la figure 8. Les différents étages de puissance impactent sur des plages de fréquences qui couvrent 7 décades. Les étages de commande contribuent aussi à l'émission de perturbations conduites et rayonnées dépendantes de la structure de conversion, de la nature de la technologie des interrupteurs utilisés et de son mode de commutation.

En effet, chaque étage de conversion va contribuer à créer des perturbations dans une certaine plage de fréquences. On note que le redresseur influe jusqu'à quelques 10 kHz, l'étage de commutation jusqu'à quelques mégahertz et enfin les phénomènes liés aux transitions de commutation (résonances, excitation des modes propres) jusqu'à quelques dizaines de mégahertz. Il est évident que ces dispositifs de conversion d'énergie électrique contribuent fortement à la pollution électromagnétique d'origine humaine.

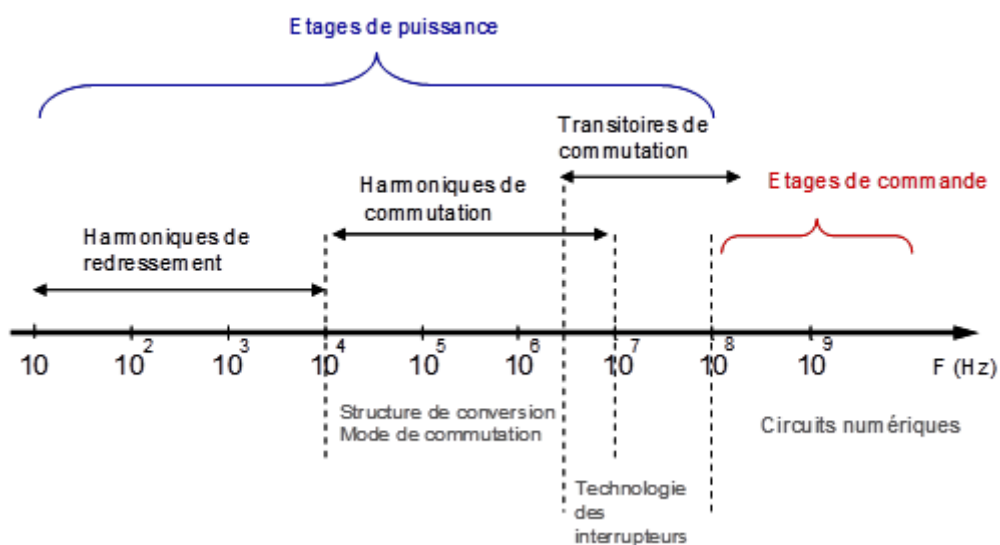


Figure 8. Etendue spectrale des phénomènes perturbateurs dans un convertisseur statique [27]

I.2.3 Sources de bruit : la cellule de commutation et sa commande

La conversion d'énergie en électronique de puissance est basée sur deux phases complémentaires, le découpage et le stockage d'énergie.

Le découpage est fait par des interrupteurs de puissance avec des composants semiconducteurs. Il existe des interrupteurs à commutation commandée (MOSFET, IGBT, JFET) qui nécessitent une commande et d'autres à commutation naturelle (diode PiN, Schottky).

Le stockage d'énergie s'effectue dans des composants passifs comme les condensateurs et les inductances. L'intégration de ces deux phases est le principe de la cellule de commutation.

La figure 9 représente une cellule de commutation élémentaire filtrée par un condensateur et les formes d'ondes associées à cette structure. L'interrupteur principal est commandé par une fonction de modulation ($f_m(t)$) périodique de période T_d à valeur binaire et rapport cyclique $\alpha = t_{on}/T_d$ variable). Le rapport cyclique module le transfert en puissance.

Pour une étude simplifiée, les valeurs externes de la cellule de commutation (E , I_0) sont constantes alors que les valeurs internes (i_e , v_k) sont variables, modulées par la fonction $f_m(t)$.

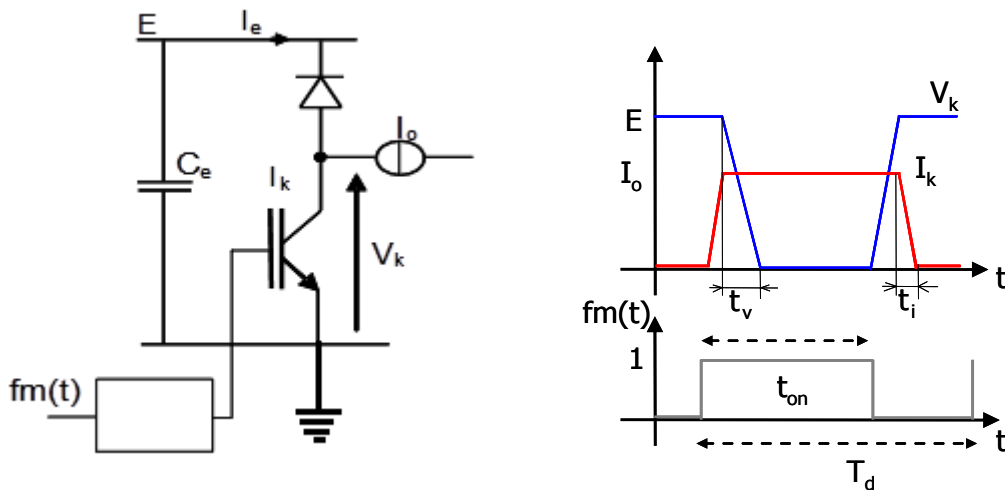


Figure 9. Cellule de commutation et formes d'ondes associées

I.2.4 Origine des perturbations conduites et rayonnées dans les convertisseurs statiques

Il existe différents facteurs propres à la cellule de commutation qui peuvent affecter fortement la signature spectrale du convertisseur tels que les non-linéarités des composants semi-conducteurs ainsi que les éléments parasites des composants passifs et la connectique.

La figure 10 montre les différents phénomènes dans un hacheur relié à un RSIL :

- Le courant I_e dans la zone hachurée est soumis à des variations très rapides à haute fréquence. La boucle associée à la zone hachurée crée un dipôle de rayonnement magnétique.
- Les conducteurs qui relient les deux interrupteurs avec la charge sont soumis à de fortes variations de la tension V_k . Ils constituent un dipôle de rayonnement électrique et peuvent transmettre à la terre des courants impulsionnels I_{mc} à travers la capacité parasite C_p entre le dispositif et la terre.
- Le condensateur de découplage C_e ne suffit pas à empêcher la propagation de perturbations sur le réseau d'alimentation d'un courant parasite impulsionnel I_p . En effet, ce condensateur est limité par ses imperfections (résistance et inductance interne l_p).

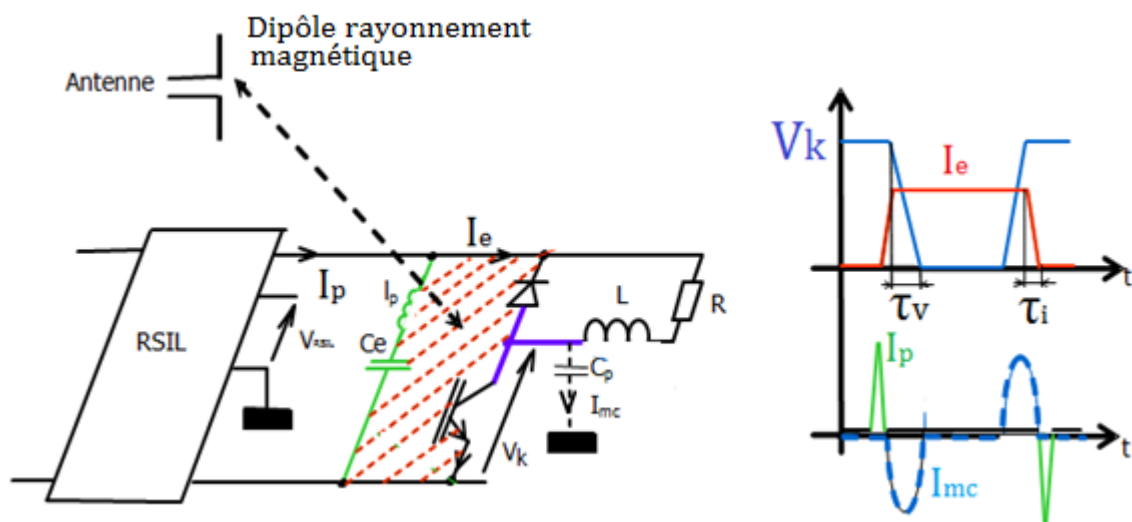


Figure 10. Origine et mode de couplage des perturbations électromagnétiques d'un convertisseur statique [27]

Un problème de perturbation électromagnétique est plus simple à analyser dans le domaine fréquentiel que dans le domaine temporel. Dans le domaine fréquentiel on peut observer plus facilement quelles bandes de fréquences sont polluées par la source de perturbation électromagnétique et déterminer une solution pour réduire les perturbations. Par ailleurs l'analyse fréquentielle est aussi utilisée au niveau normatif.

L'analyse du comportement spectral des différentes formes d'ondes qui représentent les allures de tension V_k ou le courant I_e dans les convertisseurs est représentée dans les figures 11-13. Ces allures sont liées à celles mesurées aux niveaux du RSIL par les « fonctions de couplage » définies par les impédances des composants, des filtres, des pistes, des effets parasites...

La figure 11a représente la forme d'onde carrée de période T et d'amplitude A pour un interrupteur idéal, le contenu spectral montre que le spectre décroît de -20dB par décade.

La figure 12 montre une forme d'onde trapézoïdale d'amplitude A et de période T , avec des temps de montée t_r et des temps de descente t_f , (avec $t_r \neq t_f$). Son évolution en fréquence montre

que les fréquences de coupure sont liées au temps de montée et de descente et à la durée d'impulsion τ . Plus les commutations sont rapides (t_r et t_f petits), plus ces fréquences de coupure se décalent vers les hautes fréquences. Cet étalement du spectre est indésirable car les couplages parasites entre la source et l'environnement extérieur deviennent importants, mais cela conduit à une réduction des pertes de commutation. Il faut trouver un compromis entre les contraintes CEM et les pertes de commutation.

La forme d'onde de la figure 13a prend en compte les différentes oscillations liées aux éléments parasites du convertisseur, ces oscillations apparaissent comme des pics résonants dans le spectre à haute fréquence (figure 13b), il faut donc les éviter ou les réduire au maximum.

❖ Interrupteurs idéaux (commutation instantanée)

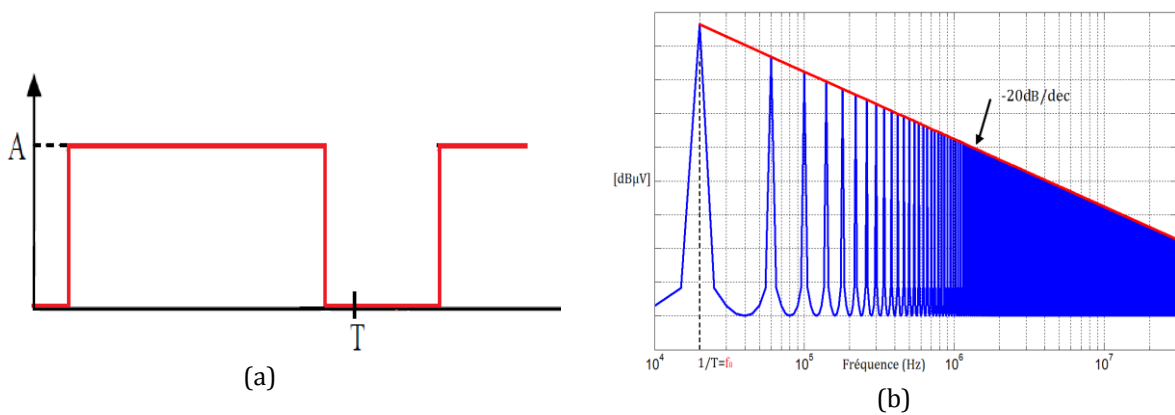


Figure 11. Forme d'une onde carrée (a), spectre (b)

❖ Prise en compte des temps de montée et des temps de descente

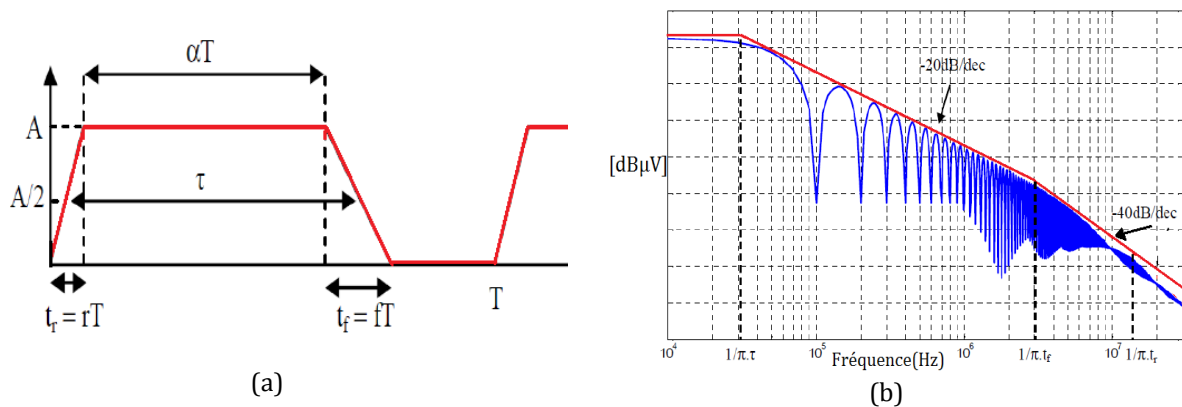


Figure 12. Forme d'une onde trapézoïdale dissymétrique (a), spectre (b) [28]

❖ Prise en compte de transitoires de commutation

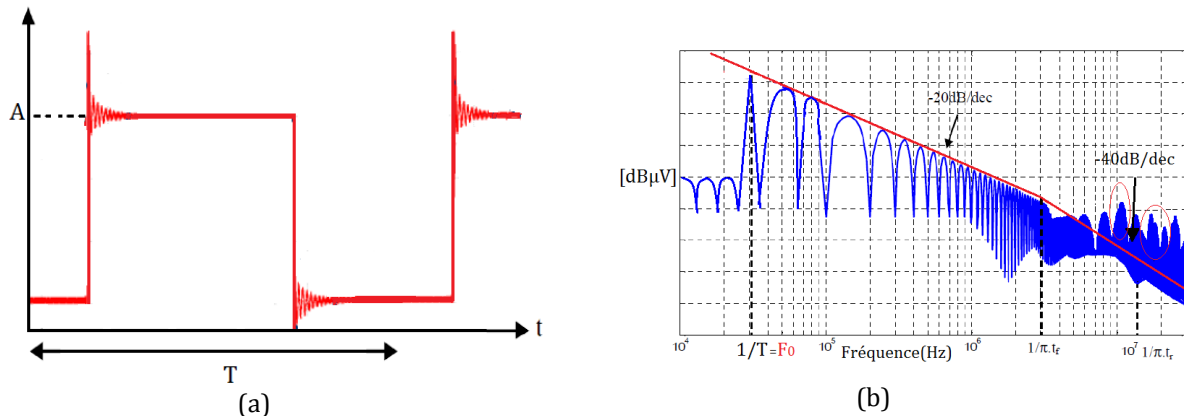


Figure 13. Forme d'une onde qui prend en compte les transitoires de commutation(a), spectre (b)

Quelques travaux précédemment réalisés [28,29] modélisent les sources de perturbations et montrent une influence des facteurs suivants dans les cellules de commutation :

- **Le temps de commutation T** : le temps de commutation est un facteur important dans le mécanisme de génération de perturbations car il contrôle les « dv/dt » et les « di/dt ». La diminution de la vitesse de commutation diminue les perturbations conduites mais crée des pertes de commutation supplémentaires.
- **La fréquence de commutation f_0** : l'augmentation de la fréquence de commutation se traduit par une translation du spectre à hautes fréquences. Pour avoir une réduction des perturbations conduites il est préférable de choisir la valeur la plus faible pour cette fréquence.
- **Composants parasites de la cellule de commutation** : dans la cellule de commutation, il existe des éléments parasites comme les inductances de câblage, les capacités propres de semiconducteurs et les capacités entre pistes et plan de référence, qui modifient le fonctionnement électrique du convertisseur créant des répercussions sur le spectre.

I.3 Evolutions technologiques des composants en électronique de puissance

Le tableau 2 montre l'évolution des interrupteurs de puissance depuis quelques années. Dans ce tableau on peut remarquer l'augmentation de la fréquence de travail et de la tenue en tension ainsi qu'une diminution du temps de commutation.

L'accroissement de la fréquence, permet une réduction dans la taille des dispositifs [5]. La réduction des temps de commutation permet la réduction des pertes, favorisant aussi la réduction de volume.

Auparavant, le Si était la technologie dominante pour la fabrication des interrupteurs en électronique de puissance. Pour les convertisseurs fonctionnant à haute fréquence, à haute

tension et à haute température, les composants en Si ont atteint leurs limites physiques. Le Silicium n'est plus utilisable au-delà des 200°C à 1200V. Pour honorer ces nouveaux besoins, les recherches se sont dirigées vers les matériaux à large bande interdite, tels que le diamant, le Nitrure de Gallium (GaN) et le Carbure de Silicium (SiC), pour leurs propriétés physiques supérieures.

Dans le domaine de l'électronique de puissance, les dispositifs en carbure de silicium (SiC) sont de plus en plus utilisés grâce aux propriétés du matériau qui permettent aux composants unipolaires (MOSFET, JFET, diode Schottky) de fonctionner dans des environnements à haute température, haute fréquence, haute puissance et haute tension. Ces composants permettent la réalisation de convertisseurs de puissance à hauts rendements et plus compacts [1].

Une étude comparative montre que les pertes avec un MOSFET en SiC peuvent être réduites d'un facteur de deux à cinq par rapport à un MOSFET en Si [30].

Les diodes Schottky-SiC ont été les premières à être commercialisées par la société INFINEON en 2001. Maintenant d'autres dispositifs tels que le MOSFETs SiC 1200V/80mΩ en SiC sont commercialisés par Cree et par ROHM. Le principal fournisseur de Thyristor SiC 6500V/80 A est GeneSiC. Le JFET en SiC est certainement l'un des interrupteurs SiC le plus mature dans son développement. Ces composants sont fabriqués aujourd'hui par la société SiCED. Des JFET SiC 1200V/15A/200mΩ et 1200V/50A/50mΩ ont été proposés par SiCED respectivement en 2006 et 2007. Ces composants ne sont pas encore disponibles dans le commerce.

De tous les composants cités précédemment, notre intérêt s'est centré sur le JFET en SiC. Ce composant est un bon candidat pour les interrupteurs à commutation commandée [17]. De plus, ce composant peut travailler avec des fréquences de commutation très élevées et réduit les pertes [31]. L'intégration des JFET en SiC dans les convertisseurs de puissance montrent des avantages importants dans des conditions de haute tension [32,33] et haute température [34]. Dans [35], des interrupteurs avec JFET en SiC montrent d'excellentes performances opérant à 450°C.

Années	Interrupteurs	Calibres	Fréquence	dV/dt, dI/dt
1970	Thyristors, Diode de puissance	3kV, 3kA	100Hz	1kV/μs 100A/μs
1980	GTO, Transistors bipolaires, Diodes rapides	3kV, 3kA, 100A, 1kV	De 300Hz à plusieurs kHz	10kV/μs, à plusieurs 100kA/μs
1985	MOSFET	50A, 1000V	Plusieurs 100kHz	Plusieurs 10kV/μs, plusieurs kA/μs
1990	IGBT	100A, 1000V	Plusieurs kHz	Plusieurs 10kV/μs, plusieurs kA/μs
2000	COOLMOS	50A, 600V	Plusieurs 100kHz	Plusieurs 10kV/μs, plusieurs kA/μs
2000	IGBT (réseau 400V)	100A, 1,2kV	10-100 kHz	Plusieurs 10kV/μs, plusieurs kA/μs
2003	TrenchMOS	50A, 25V	1MHz	Plusieurs 10kV/μs, quelques kA/μs
2005	IGBT (traction)	100A, 6kV	Plusieurs kHz	Plusieurs 100kV/μs,

				plusieurs 10kA/μs
2005	Diodes Schottky SiC	10A, 600V	Plusieurs 100kHz	
2010	JFET SiC IGBT SiC	10A, 1200V	Plusieurs 10-100 kHz	Plusieurs 100kV/μs, plusieurs 10kA/μs

Tableau 2. Evolution des interrupteurs en électronique de puissance [27]

I.3.1 Transistor JFET

Le transistor JFET (Junction Field Effect Transistor) fait partie de la famille des transistors à effet de champ. La structure du transistor est représentée sur la figure 14b.

Le JFET possède des avantages similaires au MOSFET, à savoir une grande impédance d'entrée (plusieurs centaines de mégohms) et une aptitude à commuter rapidement.

Le courant dans le JFET est transporté par un seul type de porteurs n ($V_{GS} < 0$), c'est la raison pour laquelle on les appelle transistors unipolaires. Ce transistor consiste essentiellement en un barreau conducteur appelé *canal*, dont les deux extrémités portent des électrodes appelées *source* et *drain* et une électrode latérale appelée *grille*. La conductance du canal est modulée par la tension appliquée entre la *grille* et la *source* (figure 14b).

La tension drain-source V_{DS} polarise le canal longitudinalement, un courant (courant de drain) I_D circule dans le canal. Cette intensité de courant est proportionnelle à la conductance du canal (g)

$$I_{DS} = gV_{DS} \quad (4)$$

Le JFET est normalement un composant *normally-on*. Son courant I_{DS} est modulé par la tension entre la grille et la source V_{GS} ($V_{GS} \leq 0V$). Il existe aussi des JFET *normally-off*, le courant V_{GS} est modulé pour des valeurs $V_{GS} > 0V$. Différentes sociétés développent cette configuration de JFET en utilisant une structure "cascode" avec un MOSFET en silicium et aussi en jouant sur les paramètres géométriques de la structure du JFET.

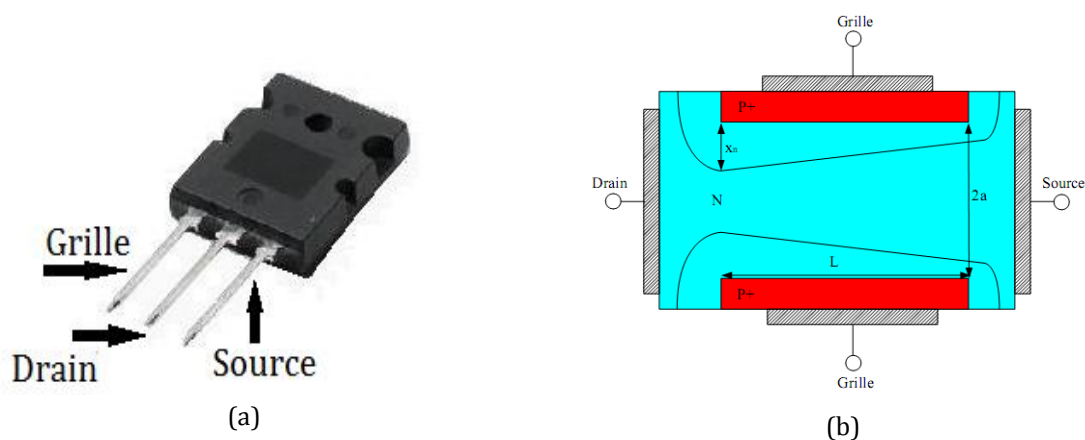


Figure 14. Transistor JFET avec ses bornes (a), Schéma de la structure du canal JFET idéale (b) [36]

I.3.2 Comparaison des propriétés entre le Si et SiC

Pour pouvoir comparer les propriétés entre le Si et SiC, le tableau 3 explique de manière générale les propriétés des matériaux pour les composants semiconducteurs ainsi que leur importance technique.

Propriétés	Explication	Importance technique
Bande d'énergie interdite [eV]	Propriété selon laquelle il est moins probable qu'un électron traverse la bande après excitation thermique	Une large bande interdite permet aux composants d'opérer à des températures élevées
Champ critique [MV/cm]	Intensité maximale du champ électrique avant la zone d'avalanche	Une valeur importante du champ critique permet la fabrication de composants à très haute tension, à résistance et pertes d'état passant plus faibles
Mobilité de porteurs (μ_n) [cm ² /V*s]	Relation entre la vitesse de l'électron et le champ électrique appliqué. Fortement affectée par la température et la concentration de dopage	Affecte directement la résistance d'une surface de semi-conducteur donnée
Vitesse de saturation (V_{sat}) [cm/s]	Vitesse maximum de l'électron pour dépasser une limite de champ électrique	Affecte la limite maximale de vitesse de réponse et de fréquence dans les composants semiconducteurs.
Conductivité thermique (λ) [W/cm*K]	Caractérise l'aptitude d'un corps à conduire la chaleur	Permet une évacuation plus aisée de la chaleur, réduction de taille du composant, et incrémente les densités de puissance
Concentration intrinsèque de porteurs (n_i) [cm ⁻³]	La concentration intrinsèque augmente fortement avec la température	Directement liée à la capacité de travailler à haute température avec des courants de fuites faibles

Tableau 3. Explication et importance technique de quelques propriétés du matériau

Maintenant, nous allons énumérer quelques propriétés physiques et électriques du SiC:

- La vitesse de saturation du SiC est plus élevée et sa permittivité plus faible que celles du Si, ainsi les composants en SiC sont plus performants que ceux en Si dans les applications à haute fréquence.
- La tension de claquage est plus élevée dans les composants en SiC car leur champ électrique critique est plus important.
- Les composants unipolaires en SiC ont une résistance spécifique plus faible car la zone de tenue en tension est plus mince et plus dopée.
- Pour les composants bipolaires, les pertes en commutation sont réduites car leur courant de recouvrement est plus faible, du fait de la plus faible durée de vie des porteurs par rapport au Silicium. Grâce à cela, ces composants peuvent fonctionner à fréquences plus élevées.
- La conductivité thermique du SiC est plus élevée ce qui garantit une meilleure évacuation de la chaleur générée par les pertes.
- La très petite concentration intrinsèque du composant en SiC lui confère un faible courant de fuite même à température élevée.
- Les dispositifs électroniques formés en SiC peuvent opérer à des températures extrêmement élevées, sans souffrir d'effets intrinsèques de conduction en raison de la large bande interdite. Les composants en SiC sont de bons candidats pour les applications à hautes températures (>500°C).
- Le SiC a une forte stabilité chimique et physique car son énergie de liaison est très élevée (5 eV).

Les caractéristiques citées précédemment permettent des améliorations significatives dans une grande variété d'applications et de systèmes. Un premier avantage est la réduction des composants en série pour avoir les mêmes performances dans des applications à haute tension. Le deuxième avantage réside dans la réduction des systèmes de refroidissement due à la capacité du SiC à fonctionner à haute température.

La figure 15, présente quelques propriétés électriques sous forme graphique du SiC par rapport au Si.

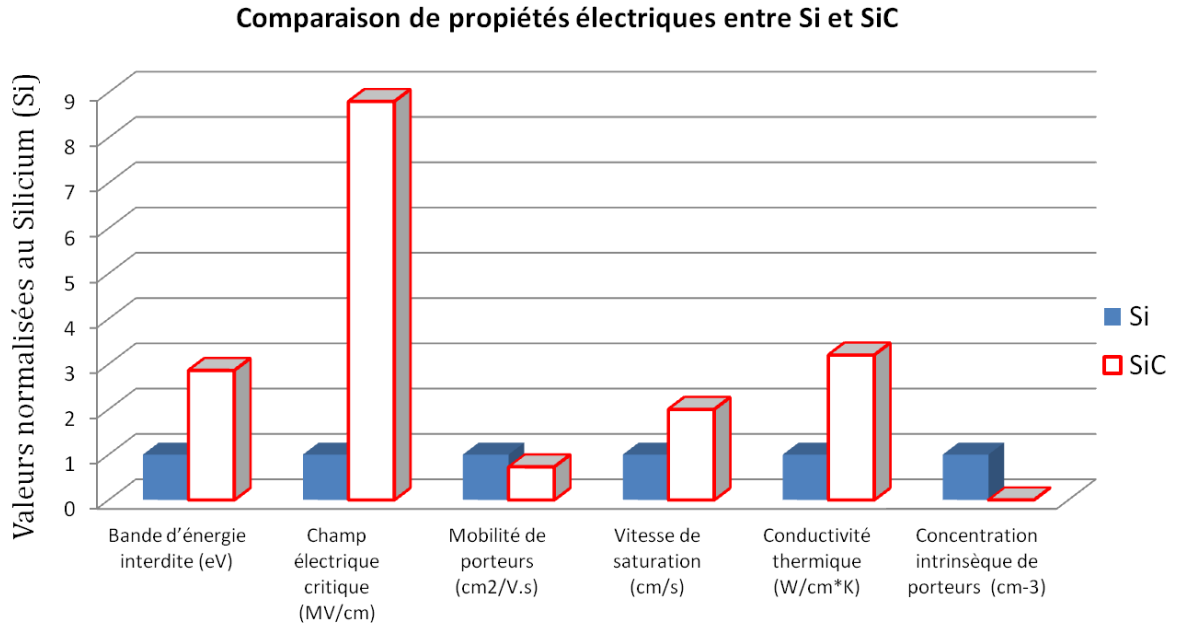


Figure 15. Propriétés électriques de SiC comparées au Si, les valeurs sont normalisées par rapport au Si [37]

Les principaux avantages à travailler avec les composants en SiC sont résumés dans la figure 16.

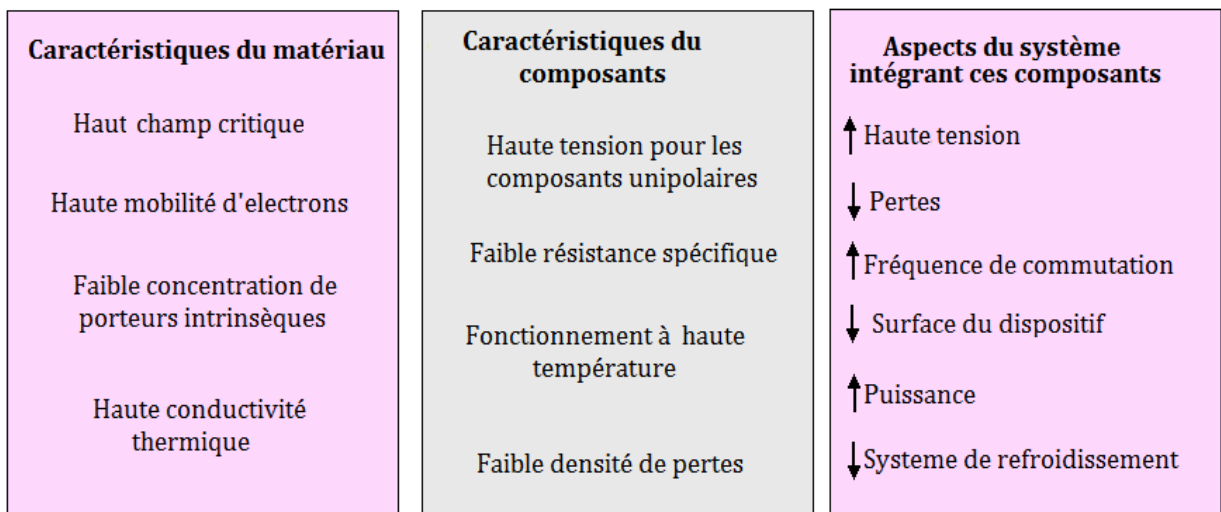


Figure 16. Résumé des caractéristiques du matériau SiC et du dispositif employant le SiC [38]

1.3.3 Le JFET en SiC

Le transistor **JFET** en **SiC** est un interrupteur de puissance commandé permettant de commuter entre l'état passant et l'état bloqué selon la polarisation de la jonction grille-source. Ils sont d'excellents candidats pour des applications à haute température (500°C) et à haute fréquence.

Sur le plan industriel, deux entreprises commercialisaient une petite quantité de JFET SiC à des laboratoires de recherche, industriels ou universitaires: La société Infineon par l'intermédiaire de son centre de recherche SiCED et la société SemiSouth (société disparue en 2012). Il existe plusieurs types de JFET selon la forme du canal : les JFETs à canal latéral, vertical, symétrique ou asymétrique, etc. Les résistances sont de l'ordre de 10 à 25mΩ.cm² pour les différents types de JFET pour une tenue en tension de 1200V. Les temps de commutation peuvent être inférieurs à 20ns.

Les transistors JFET-SiC fabriqués par SiCED ont une conception latérale et verticale (JFET-SiC avec deux canaux). Un canal latéral contrôlé par la grille et un canal vertical pour la tenue en tension [39]. Cette structure intègre également une diode bipolaire intrinsèque entre drain et source, permettant au JFET de conduire quand on applique une tension V_{DS} négative [40].

Les transistors JFET de SiCED sont de nature "*normally-on*". Ce composant nécessite une adaptation des systèmes de commande qui sont réalisés aujourd'hui pour des composants de puissance "*normally-off*". Une solution développée par la société Infineon est de réaliser un composant "*normally-off*" dans une configuration cascode (figure 17). Dans cette configuration le JFET est connecté en série avec un MOSFET en Si basse tension. L'inconvénient de ce montage est la limitation de la température maximale de fonctionnement due au MOSFET-Si.

Actuellement SiCED propose des composants JFET normally-on, ayant une tenue en tension de 1500V et un courant de 15A.

Les transistors fabriqués par SemiSouth JFET-SiC ont une structure verticale pure [41]. Grâce à la structure verticale du canal, les JFET-SiC permettent une plus grande densité d'intégration, et une très faible résistance à l'état passant. Ces JFETs peuvent être connectés en parallèle pour réaliser des commutations de très forts courants, de l'ordre de centaines d'ampères [42].

SemiSouth a développé des composants normally-off et normally-on. Ces composants ne présentent pas de courant latéral ce qui permet un contrôle précis de la tension de pincement. Les polarisations de grille sont plus faibles afin d'attendre le blocage du JFET, cette caractéristique est un avantage quand on utilise le JFET en commutation puisque la tension appliquée afin de le bloquer doit être plus petite.

Les JFET SiC utilisés dans notre travail sont les JFET "normally on" développés par SiCED, 1200V/300 mΩ avec une surface active de 2,4 *2,4 mm².

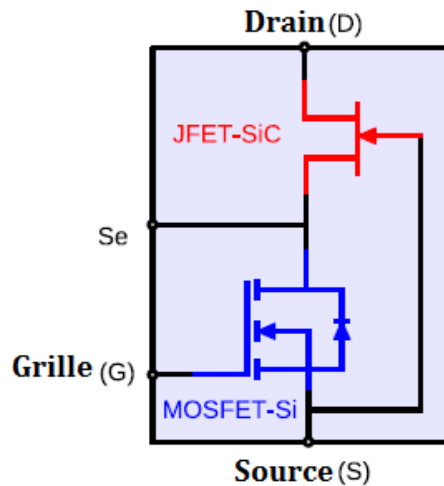


Figure 17. Montage cascode classique avec MOSFET en silicium (SiCED) [43]

I.3.3.1 Caractérisation électrique de transistor JFET-SiC de SiCED

Le tableau 4 représente les différents paramètres électriques du transistor JFET SiCED/Infineon.

Symbole	Définition	Unité	Valeurs
R_{DS}^{ON}	Résistance à l'état passant	Ω	$100m\Omega < R_{DS}^{ON} < 450m\Omega$
I_{DSsat}	Courant de saturation	A	$20A < I_{DS}^{SAT} < 120A$
V_{T0}	Tension de blocage	V	$-35V < V_{T0} < -25V$
I_G	Courant de grille	A	Jusqu'à quelques mA
V_{GS}	Tension grille-source	V	
V_{BR}	Tenue en tension	V	$1100V < V_{BR} < 1400V$
V_{DS}	Tension drain-source	V	

Tableau 4. Définition des différents paramètres électriques du JFET

I.3.3.1.1 Caractérisation électrique statique en polarisation directe

Pour mesurer les JFET en polarisation directe, une tension V_{DS} positive est appliquée en faisant varier la tension de la grille-source négativement entre 0V et la tension de blocage V_{T0} .

La figure 18 montre les caractéristiques électriques statiques du JFET SiCED utilisé dans nos travaux de thèse à une température ambiante (25°C).

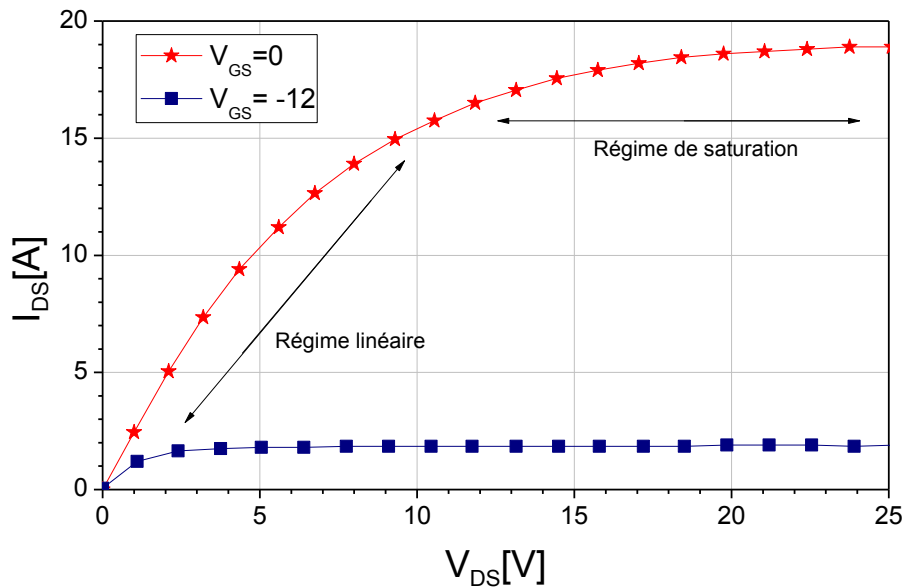


Figure 18. Caractéristique en statique du JFET

A partir de cette caractérisation les différents paramètres électriques du JFET sont déterminés (résistance à l'état passant, courant de saturation, tension de blocage et la tenue de tension) dans les différents régimes de fonctionnement.

1.3.3.1.1 Régimes de fonctionnement du transistor JFET

A partir des caractéristiques statiques de la figure 18, on identifie les régimes de fonctionnement du JFET : le régime linéaire ou ohmique et le régime de saturation ou régime de pincement.

- **Région linéaire ($V_{DS} \ll V_{DSsat}$) :**

Elle se caractérise par une évolution quasi-ohmique du courant de drain I_{DS} pour de faibles valeurs de tension V_{DS} .

Dans cette zone le canal est ouvert (figure 19a), le JFET se comporte comme une résistance commandée par une tension de grille V_{GS} .

On définit la résistance à l'état passant R_{ON} . Cette résistance est calculée par la relation suivante:

$$R_{ON} = \left(\frac{\Delta V_{DS}}{\Delta I_{DS}} \right)_{V_{GS}=0, V_{DS} \rightarrow 0} \quad (5)$$

- **Région de saturation ($V_{DS} \geq V_{DSsat}$) :**

Dans ce régime, les zones de charge d'espace se touchent (figure 19b), et le canal conducteur est pincé. La densité de courant I_D augmente jusqu'à ce que les porteurs atteignent leur vitesse

limite : le courant de drain reste constant et le transistor est dit saturé. La valeur maximale de $I_{DS}=I_{DSsat}$ est presque indépendante de V_{DS} .

- **Zone d'avalanche:**

La zone d'avalanche provient d'un claquage inverse de la jonction drain-grille. Ce claquage peut détruire le dispositif si rien ne limite le courant de drain.

Pour trouver la valeur de tension de drain-source qui provoque l'avalanche, le JFET doit être bloqué (V_{GS} = tension de blocage) et la tension drain-source doit être positive. Cette caractérisation permet de connaître la tension de drain-source maximale appliquée au composant avant de rentrer en avalanche.

La figure 20 présente la caractéristique du JFET SiCED-1200V/100mΩ dans la zone d'avalanche. Ces caractérisations ont été réalisées au sein du laboratoire Ampère [36] sur les transistors JFET-SiC.

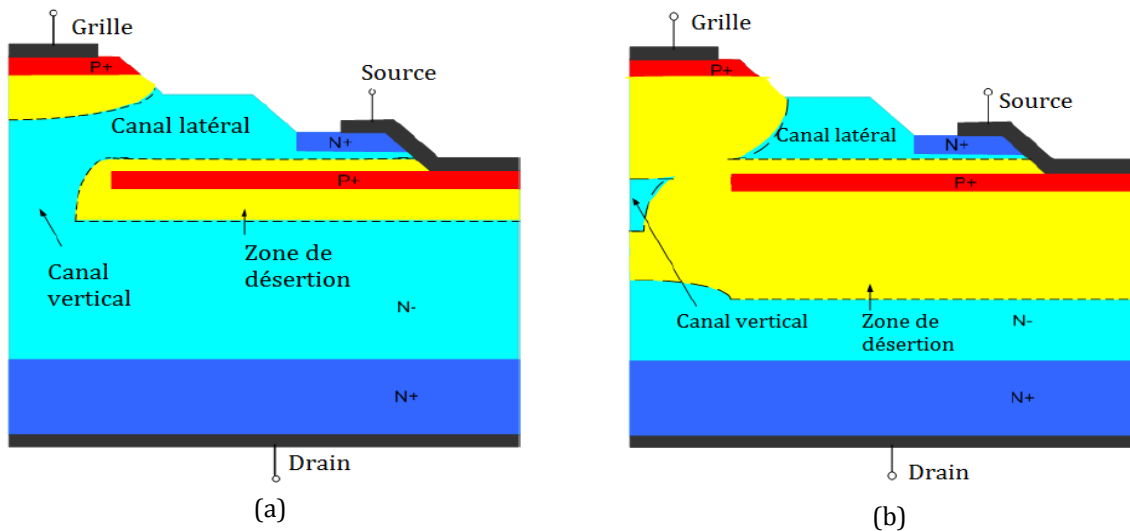


Figure 19. Evolution de la section conductrice du JFET dans les régimes de fonctionnement : régime linéaire (a), régime saturé (b) [43]

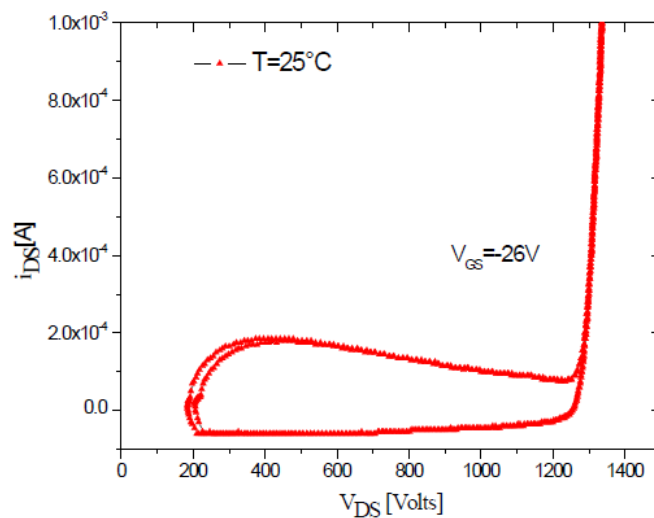


Figure 20. Caractéristique de la zone d'avalanche pour le JFET SiCED-1200V/100mΩ [36]

I.3.3.1.2 Caractéristique de transfert

La caractéristique de transfert peut s'obtenir quand le transistor JFET est en régime saturé. Dans cette caractéristique on peut observer les limites du JFET : le courant I_{DSsat} et la valeur de V_{GS} qui annule le courant de drain (tension de seuil V_{T0}). Les résultats présentés dans la figure 21 et la

figure 22 sont des mesures obtenues à partir des caractérisations réalisées sur des JFET-SiC utilisés au cours de cette thèse.

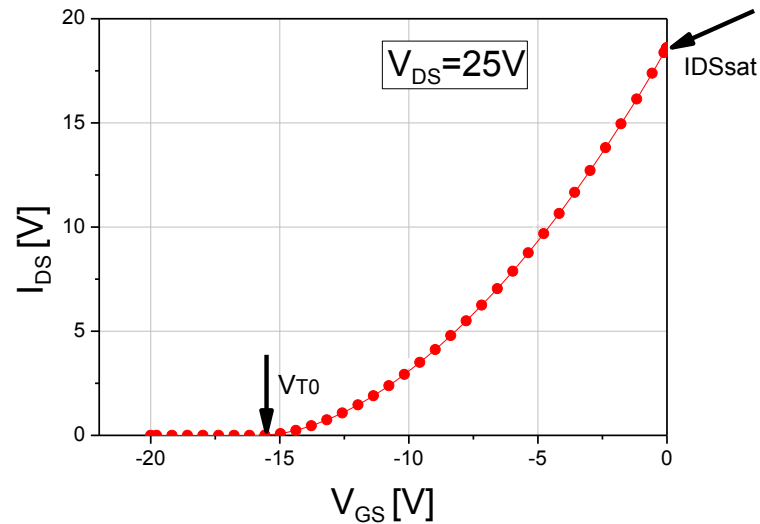


Figure 21. Caractéristiques de transfert du JFET en régime de saturation.

On regarde aussi la variation du courant I_{DS} en fonction de la tension V_{GS} pour de faibles valeurs de V_{DS} , dans la

figure 22 les V_{DS} sont respectivement 100mV, 200mV, 300mV. Le but de cette caractérisation est de connaître les valeurs de la tension V_{GS} à laquelle les courants de fuite deviennent plus petits afin de diminuer les pertes par courants de fuites quand le JFET opère à l'état bloqué.

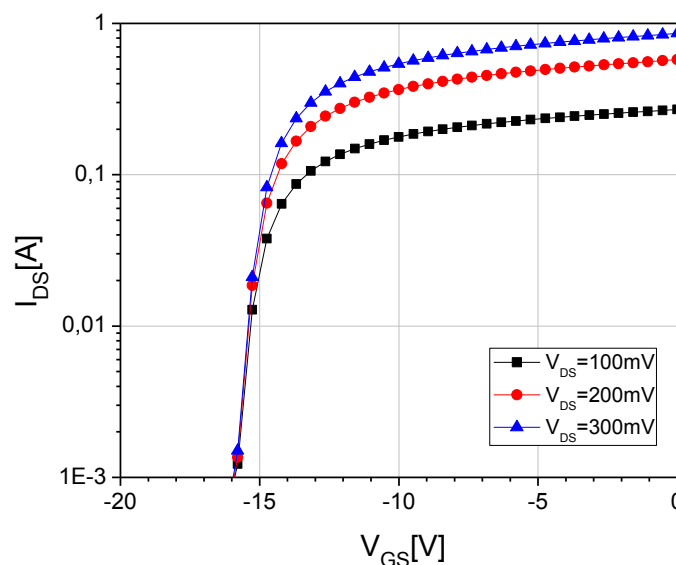


Figure 22. Variation du courant I_{DS} en fonction de V_{GS} pour de faibles valeurs de V_{DS}

I.3.3.2 Modèle JFET SiC

Le modèle développé au laboratoire AMPERE [44] est basé sur l'analyse physique du comportement du JFET, ce modèle tient compte de l'influence de la température dans le comportement du JFET en statique et en dynamique et aussi de la présence de deux canaux intrinsèques du composant.

Le canal latéral du JFET contrôle la tension du blocage, ce canal est formé par une couche enterrée P⁺ et la jonction grille et il est caractérisé par les paramètres $2a$, L , N_D .

Le canal vertical du JFET contrôle le courant de saturation I_{DS} du JFET, ce canal est formé entre deux couches enterrées p⁺ et il est caractérisé par les paramètres b , h , N_{DD} .

Pour le modèle du JFET SiCED on utilise la demi-cellule de la structure (figure 23) avec les paramètres principaux utilisés dans la simulation présentée dans le tableau 5. Le modèle a été élaboré en utilisant le langage MAST et implémenté dans le logiciel Saber®.

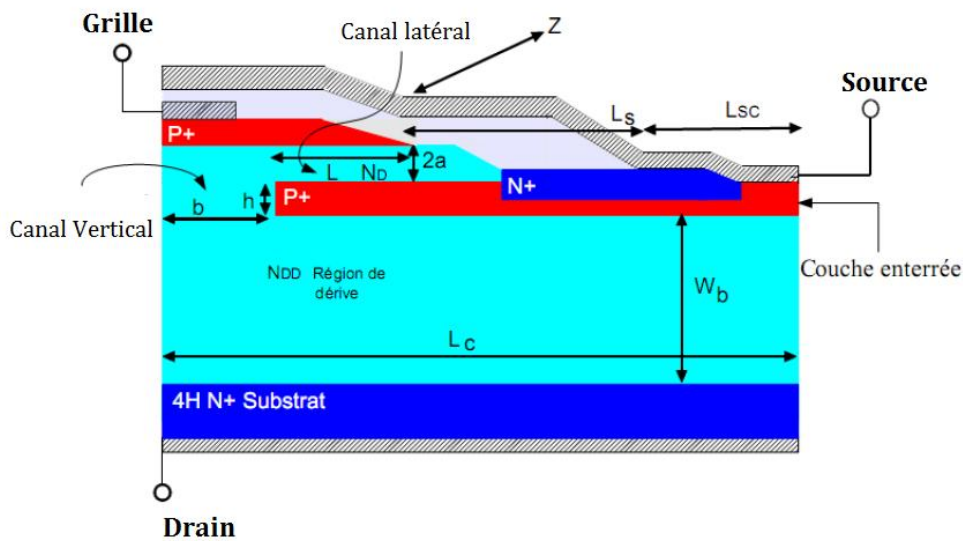


Figure 23. Structure d'une demi-cellule du JFET-SiCED [44]

Paramètres	Description	Valeurs	Unité
L	Longueur du canal latéral	3	μm
2a	Largeur du canal latéral	1,4	μm
N_D	Concentration du dopage du canal latéral	2×10^{22}	cm^{-3}
h	Largeur du canal vertical	0,7	μm
b	Demi-largeur du canal vertical	1,5	μm
N_{DD}	Concentration du dopage du canal vertical et aussi du dopage de la région dérivée	$5,7 \times 10^{21}$	cm^{-3}
Wb	Epaisseur de la région de dérive	1,5	μm
L_S	Longueur de l'accès de la source	7,5	μm
L_C	Largeur active de la cellule	20	μm
Z	Profondeur du composant	0,4	cm

Tableau 5. Description des paramètres utilisés dans le modèle du JFET SiC

La structure du JFET-SiCED est présentée dans la figure 23, le modèle électrique équivalent du JFET est présenté dans la figure 24. Les capacités de jonction et les diodes sont introduites dans le modèle pour utiliser le modèle du composant en simulations dynamiques.

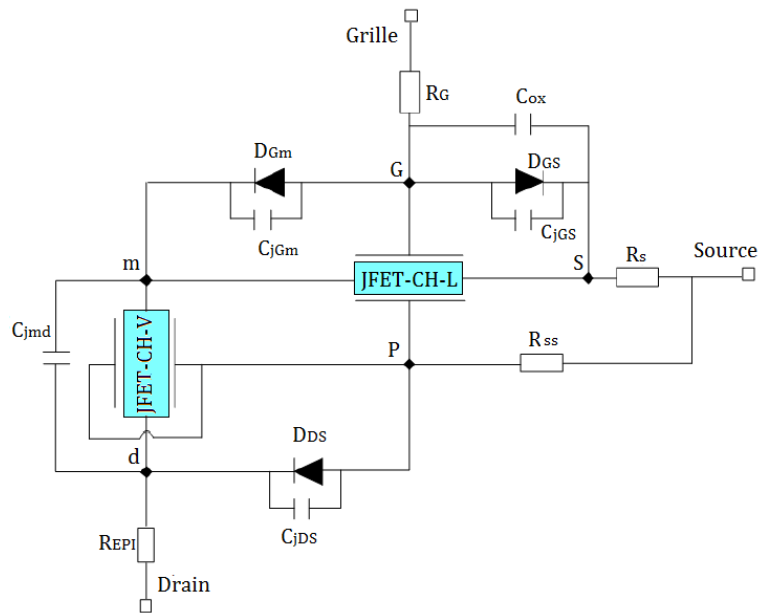


Figure 24. Structure du modèle du JFET

Le tableau présente les symboles utilisés dans le modèle avec leurs définitions.

Liste de symboles	Définition
JFET_CH_L	Canal latéral du JFET représenté par une résistance R_{CH} sans modulation
JFET_CH_V	Canal vertical du JFET représenté par une résistance R_{CV}
R_G	Résistance de contact ohmique de la grille
R_S	Résistance des couches d'accès de source
R_{SS}	Résistance d'accès entre le point P et la source
R_{EPI}	Résistance de la couche de dérive
C_{jGS}	Capacité de jonction grille-source
C_{jGm}	Capacité de jonction grille-drain
C_{jmd}	Capacité de jonction grille-drain
C_{jDS}	Capacité de jonction drain source
D_{GS}	Diode grille-source
D_{GD}	Diode grille-drain
D_{DS}	Diode drain-source
C_{ox}	Capacité d'oxyde entre grille-source

Tableau 6. Symboles de la structure du modèle de VJFET avec leurs définitions

I.3.3.2.1 Modélisation du canal asymétrique du JFET SiCED

Le modèle du JFET (figure 24) est basé sur le modèle du canal asymétrique (figure 25a), il est utilisé pour le canal latéral du JFET qui est asymétrique du aux différentes tensions de grille appliquées et aussi pour le canal vertical du JFET qui est symétrique. Le principe de la modélisation est basée sur la modification de la zone de charge d'espace due au champ électrique appliqué. Les notations utilisés pour la modélisation du canal sont présentés dans la figure 25b.

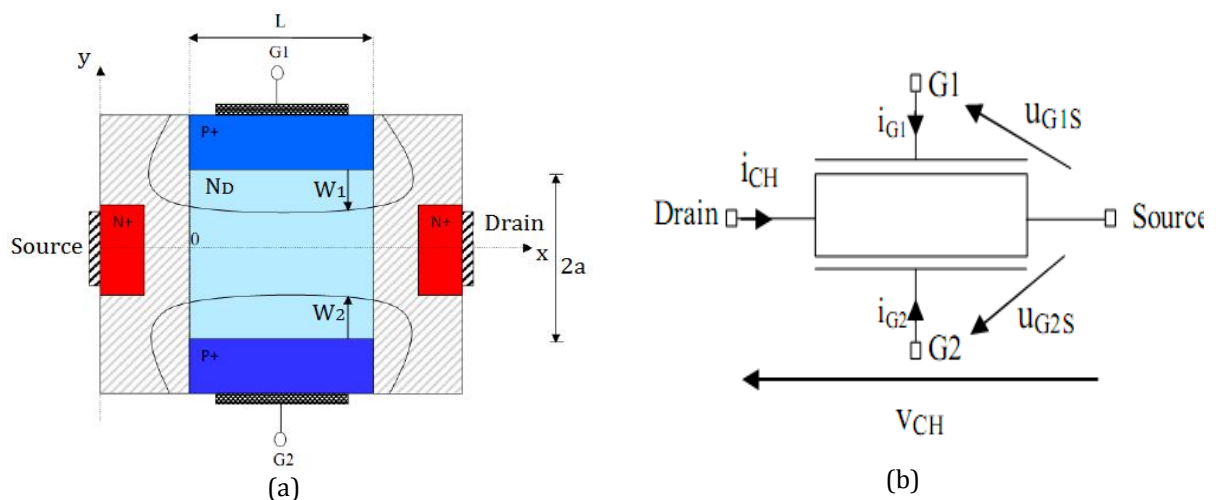


Figure 25. Schéma de la structure asymétrique du canal (a), notations utilisées dans la modélisation (b) [44]

Pour la modélisation du canal il est important de connaître le courant dans chaque régime de fonctionnement du JFET : zone linéaire, zone de saturation et aussi conditions de blocage du JFET.

La densité de courant qui circule dans le canal représenté dans la figure 25a est écrite comme :

$$i_{CH} = q\mu_n N_D Z (2a - w_1(x) - w_2(x)) \frac{d\psi}{dx} \quad (6)$$

Où ψ représente le potentiel électrostatique

$2a$ = Largeur du canal latéral (μm)

μ_n = Mobilité des électrons ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)

q = Charge élémentaire électrostatique = $1.602177 \times 10^{19}\text{C}$

N_D = Concentration du dopage dans le canal latéral (cm^{-3})

Z = Largeur du canal transversal (cm)

W_1 et W_2 = Largeurs des zones de charge d'espace

✚ Régime linéaire

Dans la zone linéaire, en intégrant le courant qui passe par la surface du canal, on obtient l'expression suivante :

$$i_{CH} = \frac{V_p}{R_{CH}} \left(v + \frac{1}{3} \left(\gamma_1^{\frac{3}{2}} - (v + \gamma_1)^{\frac{3}{2}} \right) + \frac{1}{3} \left(\gamma_2^{\frac{3}{2}} - (v + \gamma_2)^{\frac{3}{2}} \right) \right) \quad (7)$$

Où V_p est la tension de pincement $V_p = \frac{qN_D a^2}{2 \epsilon_{SiC}}$. Cette expression reste la même pour le canal symétrique.

La résistance du canal, $R_{CH} = \frac{L}{2q\mu_n N_D a Z}$, représente la résistance du canal non-modulée, R_{CH} a la même expression pour le canal symétrique.

A est définie comme la demi-largeur du canal latéral (μm) et ϵ_{SiC} est la constante diélectrique du SiC (F/m).

La tension V_{CH} est définie comme la tension du canal, la tension U_{G1S} et la tension U_{G2S} sont définies comme les valeurs des tensions appliquées entre la grille-source respectivement.

Dans l'équation 7, ces tensions sont normalisées par rapport à la tension de pincement.

$$v = \frac{V_{CH}}{V_p}, \quad \gamma_1 = \frac{U_{G1S}}{V_p}, \quad \gamma_2 = \frac{U_{G2S}}{V_p}.$$

✚ Régime de pincement:

Ce régime se produit quand les deux zones de charge d'espace sont en contact, donc

$$w_1(x) + w_2(x) = 2a, \text{ et } v > v^P_{CH} = 1 - \frac{\gamma_1 + \gamma_2}{2} + \frac{(\gamma_1 + \gamma_2)^2}{16}$$

où, γ_1 =tension grille1-source normalisée et γ_2 =tension grille2-source normalisée

Dans le modèle on suppose que le canal est pincé quand $x=L$, alors le courant est défini comme :

$$i^P_{CH} = \frac{V_p}{3 R_{CH}} \left[3v^P_{CH} - \left(1 + \frac{g^2}{16} + \frac{g}{2}\right)^{\frac{3}{2}} - \left(1 + \frac{g^2}{16} + \frac{g}{2}\right)^{\frac{3}{2}} + \gamma_1^{\frac{3}{2}} + \gamma_2^{\frac{3}{2}} \right] \quad (8)$$

Pour le canal asymétrique, $g = \gamma_2 - \gamma_1$. Pour le canal symétrique, $\gamma_1 = \gamma_2 = \gamma = \frac{V_{BI}-V_{GS}}{V_p}$ et $g = 0$, alors le courant est défini par :

$$i^P_{CH} = \frac{V_p}{3 R_{CH}} (1 - 3\gamma + 2\gamma^2) \quad (9)$$

Où, V_{BI} =Potentiel de construction de la jonction P+N (V)

✚ Condition de blocage :

Pour le canal symétrique, le canal est bloqué quand $\gamma > 1$, ce paramètre donne la condition classique du blocage, $V_{GS} < V_{T0} = V_{BI} - V_p$. Pour le canal asymétrique, trouver les conditions de blocage devient plus compliqué [44].

1.3.3.2.2 Extraction des paramètres du modèle du canal du JFET

Le JFET SiCED est caractérisé par les paramètres technologiques et électriques. Les paramètres technologiques (tableau 5) sont extraits à partir des équations analytiques précédentes et sont aussi fournis par la technologie telle que la surface active du composant, la concentration du dopage dans le canal latéral, la longueur d'accès de source, la largeur du canal vertical, la longueur du canal vertical, la concentration du dopage dans le canal vertical et la longueur de la couche active de la cellule. D'autres paramètres doivent être ajustés pour accorder les expériences avec la simulation en statique et dynamique.

Dans [36], l'extraction des paramètres du modèle est expliquée avec plus de détail, ainsi que la validation du modèle en statique et dynamique du JFET SiC.

La validation du modèle est présentée dans la figure 26 et la figure 27, ces résultats ont été obtenus au laboratoire Ampère dans des travaux de thèse [36]. La figure 26 présente la comparaison entre la mesure et la simulation de la caractéristique de transfert en saturation du JFET. Un petit écart est constaté entre la mesure et la simulation dû au fait que pour le modèle, le dopage du canal est considéré uniforme.

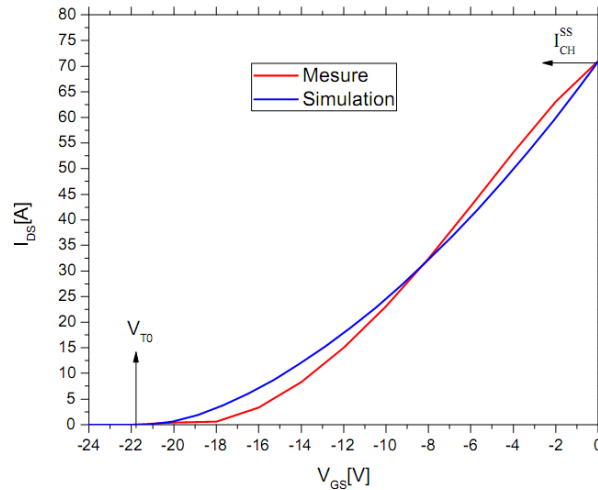


Figure 26. Comparaison du courant source entre la mesure et la simulation

Le modèle du JFET est aussi validé en commutation. Les résultats présentés dans la figure 27 montrent une bonne concordance entre la mesure et la simulation. Il existe toutefois un petit écart dans l'amplitude des oscillations.

Le modèle du composant est mis dans la simulation toutefois dans le même contexte que dans l'expérience (commande, charge...).

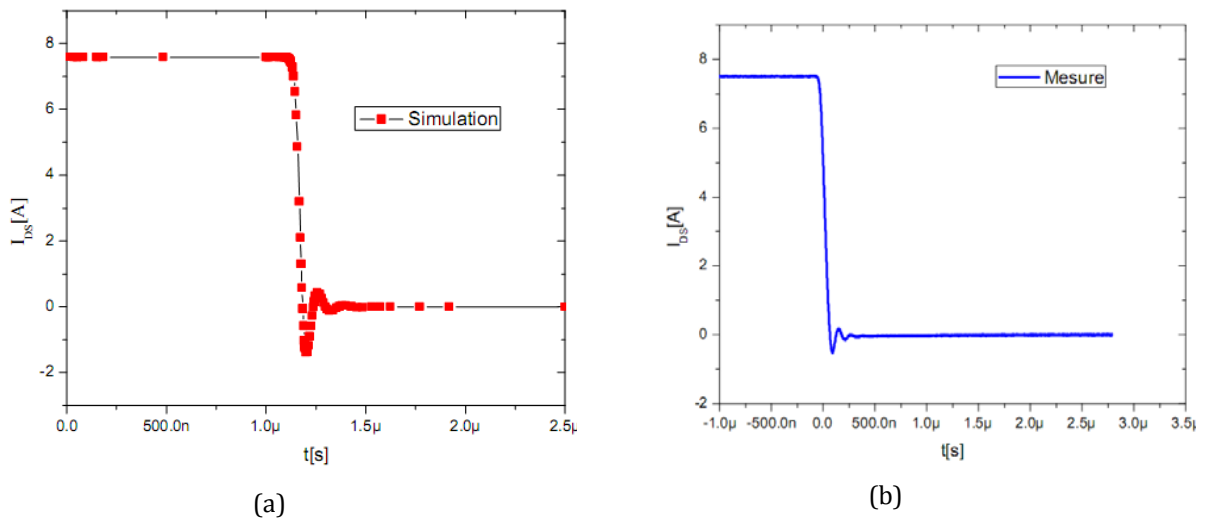


Figure 27. Comparaison des formes d'ondes simulées et mesurées en commutation du courant I_{DS} du JFET SiC [36]

I.4 Modélisation CEM en électronique de puissance

L'objectif de la modélisation CEM est de se rapprocher de manière la plus réaliste possible du spectre des signaux perturbateurs, qui apparaissent essentiellement durant les phases de commutation des interrupteurs de puissance générant de forts « dv/dt » ou « di/dt ».

La représentation d'une structure en CEM, de type circuit ou de type mathématique, correspond à l'ensemble des différents modèles de composants qui la constituent. On définit

deux méthodes d'estimation spectrales utilisées dans le cadre d'étude CEM pour les convertisseurs statiques : la méthode indirecte et la méthode directe. Dans la méthode indirecte, le spectre est issu d'une simulation temporelle alors que la méthode directe est basée sur l'estimation du spectre directement dans le domaine fréquentiel.

Dans la méthode indirecte, la reconstruction des signaux parasites est généralement réalisée par la simulation en temporel, qui exige des modèles précis des composants discrets tels que le modèle des composants semiconducteurs, les condensateurs de découplage et aussi les composants répartis. Le modèle CEM des interrupteurs en électronique de puissance cherche à représenter un comportement réaliste pendant la phase de transition des interrupteurs. Ce modèle doit être capable de représenter les principaux phénomènes tels que les oscillations de tension ou la phase de recouvrements des composants semi-conducteurs. Ce modèle doit également prendre en compte les non-linéarités des capacités et des résistances intrinsèques des composants.

La modélisation dans le domaine fréquentiel implique la linéarisation du fonctionnement du convertisseur. Cette linéarisation remplace la cellule de commutation par des générateurs équivalents. Ceci permet de représenter le convertisseur par un schéma équivalent qui génère les mêmes signaux parasites que le dispositif physique [45]. Ces méthodes donnent des résultats satisfaisants pour un point de fonctionnement mais la mise en équation reste assez laborieuse avec plusieurs étapes de mesure et d'identification des paramètres.

I.4.1 Méthode indirecte (Simulation temporelle)/ Méthode directe (Calcul fréquentiel)

I.4.1.1 Méthode indirecte (Simulation temporelle)

Cette méthode consiste à simuler les formes d'ondes du convertisseur dans le **domaine temporel** suivi d'une analyse fréquentielle des signaux simulés. L'analyse fréquentielle n'est déterminée qu'une fois le calcul temporel effectué. Après avoir réalisé les FFT des signaux perturbateurs, on compare le spectre obtenu avec les spécifications normatives.

Le but de la simulation temporelle est d'analyser les régimes transitoires engendrés par les commutations et aussi avoir une vision du comportement de la structure du point de vue de la commande comme de la puissance. La simulation temporelle permet également de traiter les non-linéarités des composants tels que la saturation des circuits magnétiques, ou les variations avec la tension des capacités des composants semiconducteurs. La finesse des résultats dépend de la précision des modèles implémentés dans le simulateur et aussi du pas de simulation.

En général, l'inconvénient dans les circuits d'électronique de puissance est que le temps de calcul devient élevé car les équations qui décrivent le comportement des semiconducteurs lors de la commutation présentent des non-linéarités. De plus, la complexité des relations utilisées peut donner des instabilités numériques qui peuvent bloquer la simulation.

Les logiciels qui intègrent les algorithmes des solutions de systèmes non-linéaires sont par exemple SPICE, SABER.

Le comportement fréquentiel des signaux perturbateurs est calculé par des algorithmes de Transformations de Fourier Rapide (TFR), plus connus en anglais sous « Fast Fourier Transforms : FFT ». Pour avoir des résultats cohérents dans le domaine fréquentiel, le nombre d'échantillons (points de calcul) doit être assez important et les signaux doivent avoir atteint le régime permanent [46].

Quelques étapes à respecter pour minimiser les erreurs lors du calcul du spectre sont présentées ci-après:

- Le pas de simulation Δt doit être choisi en respectant le théorème de Nyquist-Shannon relatif à l'échantillonnage (par exemple pour couvrir une plage d'étude de 100 MHz le pas de simulation doit être inférieur à 5 ns).

$$\Delta t = \frac{1}{2} \frac{T_{\text{étude}}}{E(F_{\text{max}} * T_{\text{étude}})} \quad (10)$$

Où :

- $E(x)$ est la partie entière de x
- $T_{\text{étude}} = N * T$ (avec T = la période du signal et N = le nombre de périodes d'étude)
- F_{max} = La fréquence maximale du spectre

Le pas de la simulation Δt doit être plus petit que la plus petite constante de temps du système électrique étudié.

La période du signal correspond à celle utilisée pour le découplage.

- Le signal temporel ($T_{\text{étude}}$) choisi pour réaliser la FFT doit correspondre à un multiple entier de la période réelle du signal considéré (figure 28). Sinon des harmoniques supplémentaires peuvent apparaître [47].

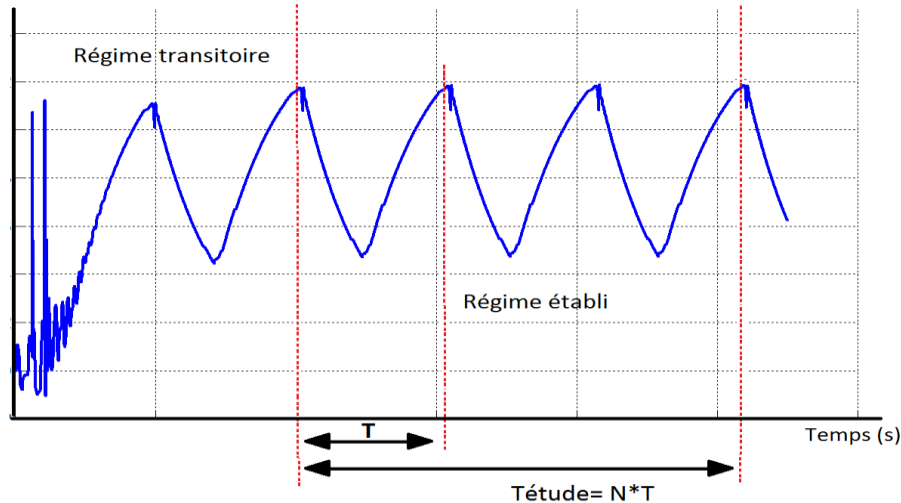


Figure 28. Signal temporel simulé dans la méthode indirecte

Une autre approche consiste à représenter les phases de commutation par des sections d'ondes trapézoïdales avec des intervalles de temps successifs identifiés par les mesures [48], cette méthode permet la reconstruction des phases de commutations mais les résultats en CEM sont limités à cause des pertes d'informations en hautes fréquences.

I.4.1.2 Méthode directe (Calcul fréquentiel)

L'objectif est de déterminer le spectre des signaux directement dans le **domaine fréquentiel**. Un avantage par rapport à la simulation temporelle est la diminution du temps de calcul, mais la mise en équation des sources de perturbations peut devenir complexe. Par exemple pour une structure donnée il faut connaître les principaux mécanismes de génération de perturbations et aussi les chemins de propagation de ces perturbations.

I.4.1.2.1 Sources de perturbations localisées : linéarisation de la structure

Pour travailler dans le domaine fréquentiel, une linéarisation de fonctionnement du convertisseur doit être faite. Cette linéarisation implique de substituer la cellule de commutation par des générateurs de tensions ou courants équivalents. Dans cette méthode on introduit aussi la notion de modélisation des sources de perturbations [49-51].

Cette méthode est totalement basée sur une démarche « source- chemin- victime ». Elle consiste à décomposer les sources de perturbations et les chemins de perturbations. Chaque mode de propagation est remplacé pour une source équivalente, en général, le mode commun par une source de tension et le mode différentiel par une source de courant.

I.4.1.2.2 Définition des sources de perturbations

Les modèles de sources de perturbations consistent à remplacer la cellule de commutation par des générateurs équivalents. Ces générateurs représentent les signaux de puissance dans la cellule qui génèrent les courants en mode différentiel et en mode commun. Pour la cellule de

commutation dans la figure 29, les sources de perturbations sont définies en supposant que le courant en mode différentiel est généré par le courant absorbé par le réseau. Donc le mode différentiel est représenté par un générateur de courant. Pour les perturbations en mode commun, on suppose qu'elles sont générées par des variations brutales dans le point « milieu » de la cellule. Elles sont donc représentées par un générateur de tension harmonique équivalent, comme dans la figure 29 de droite.

Les sources de perturbations équivalentes doivent contenir quelques informations comme la puissance, la fréquence de découpage et l'impédance interne équivalente pour bien représenter les phénomènes qui génèrent les courants parasites dans la cellule.

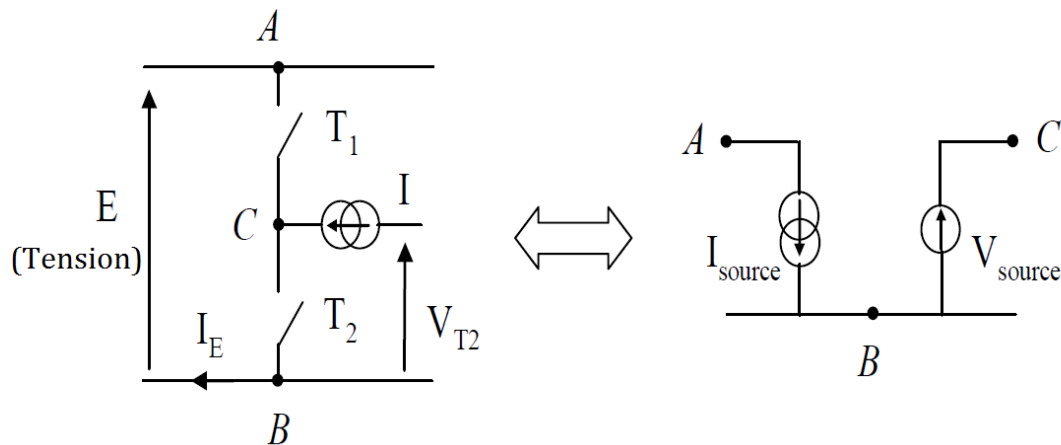


Figure 29. Modèle de la cellule de commutation utilisé pour représenter les perturbations conduites [49]

Après avoir identifié les sources de perturbations, les chemins de perturbations doivent être définis. Cette partie de la modélisation peut devenir complexe selon la structure traitée.

I.4.1.2.3 Approche par fonction de transferts

Cette approche consiste à dissocier le mode commun du mode différentiel en établissant une fonction de transfert pour chaque mode. Elle suppose qu'il n'existe aucune interaction entre les deux modes et leurs chemins de propagation. Ceci est possible pour des structures de convertisseurs relativement simples et symétriques.

Afin d'être plus clair quant à cette approche, la méthode est présentée pour une cellule de commutation avec un RSIL. L'alimentation du convertisseur est considérée comme parfaite ce qui permet de la remplacer par un court circuit.

La figure 30 montre la structure de la cellule de commutation (représentation fréquentielle équivalente), V_+ est la tension mesurée au niveau de la borne positive du RSIL et V_- la tension mesurée au niveau de la borne négative. Les tensions mode commun et mode différentiel sont définies en (1) et (2).

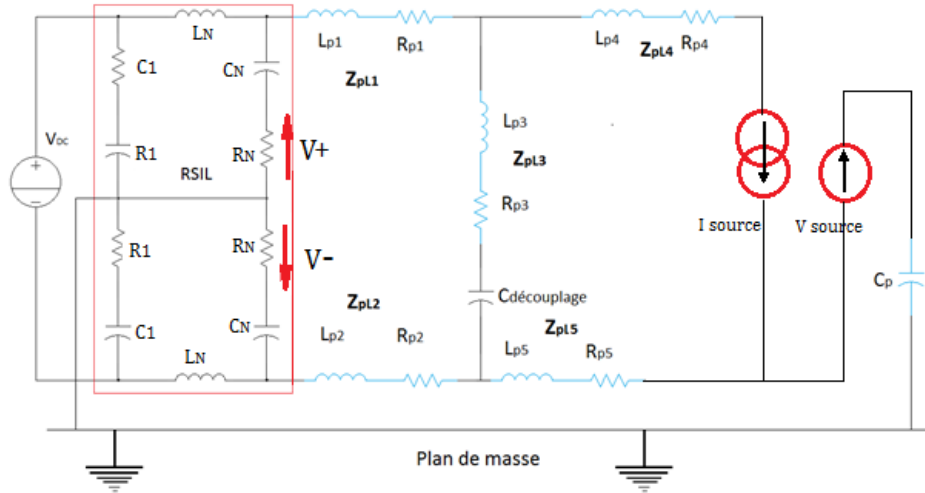


Figure 30. Structure fréquentielle linéarisée

Les modes de perturbations conduites sont séparés. Les circuits équivalents sont présentés dans la figure 31. Chaque schéma a sa propre source de perturbation, respectivement I_{source} et V_{Source} , et le chemin de perturbations est bien défini.

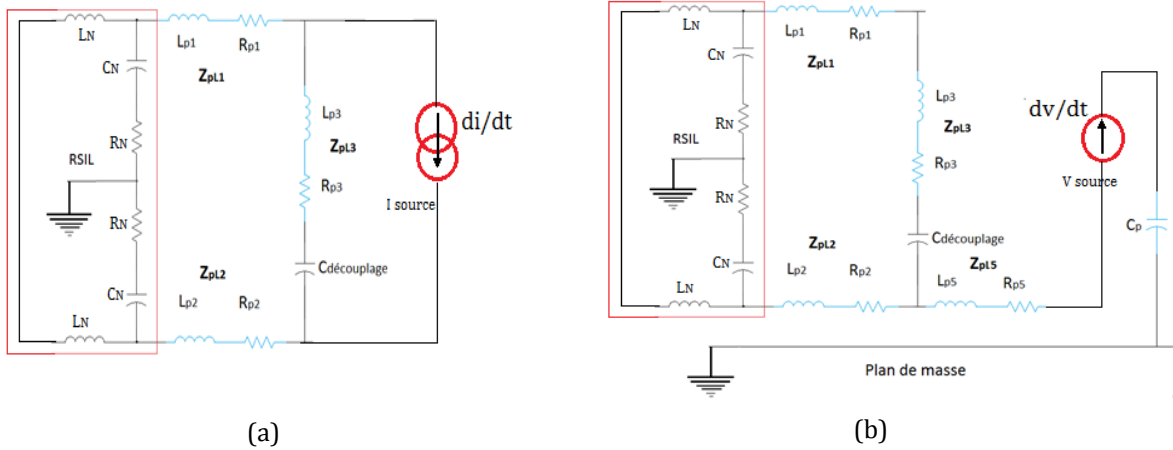


Figure 31. Circuits équivalents pour (a) MD et (b) MC

Les équations qui décrivent le MC et le MD sont présentées ci-dessous :

$$V_{MD} = \frac{R_N Z_2 Z_{Lp3}}{(2Z_1 + Z_2)(Z_{Lp1} + Z_{Lp2} + Z_{Lp3}) + 2Z_1 Z_2} I_s \quad (11)$$

$$V_{MC} = \frac{0.5R_N}{(Z_{Lp5} + Z_{eq})} V_s \quad (12)$$

Où :

$$Z_1 = R_N + \frac{1}{j\omega C_N}$$

$$Z_2 = 2j\omega L_N$$

$$Z_{pL1} = R_{p1} + j\omega L_{p1}$$

$$Z_{pL2} = R_{p2} + j\omega L_{p2}$$

$$Z_{pL3} = R_{p3} + j\omega L_{p3} + \frac{1}{j\omega C_{\text{découplage}}}$$

$$Z_{pL5} = R_{p5} + j\omega L_{p5} + \frac{1}{j\omega C_p}$$

$$Z_{\text{eq}} = \frac{Z_1(Z_1+Z_2)(Z_{PL1}+2Z_{PL2}+Z_{PL3})+2Z_{PL2}(Z_{PL1}+Z_{PL2}+Z_{PL3})(2Z_1+Z_2)+(Z_1^2Z_2)}{(2Z_1+Z_2)(Z_{PL1}+2Z_{PL2}+Z_{PL3})+2Z_1Z_2}$$

Cette approche peut rapidement devenir compliquée selon la structure. Les résultats dans le domaine spectral peuvent ne pas être corrects en haute fréquence (à partir quelques MHz) puisque les interactions en mode commun et mode différentiel ne peuvent pas être dissociées dans tous les cas.

I.4.1.2.4 Approche matricielle

Dans cette approche, un seul schéma est utilisé pour étudier le mode commun et le mode différentiel simultanément (figure 32). Elle peut être utilisée dans l'étude de structures asymétriques. Les sources de perturbations sont toujours des sources de tensions et de courants équivalents. A la différence de l'approche par fonction de transferts, la mise en équation du système est globale. La matrice établie permet de représenter l'ensemble des chemins de propagation, plus concrètement cette approche prend en compte les couplages par impédance entre les courants parasites en MC et en MD. Cette approche prend également en compte les différents phénomènes influents sur la CEM comme les impédances qui représentent la charge ou la connectique.

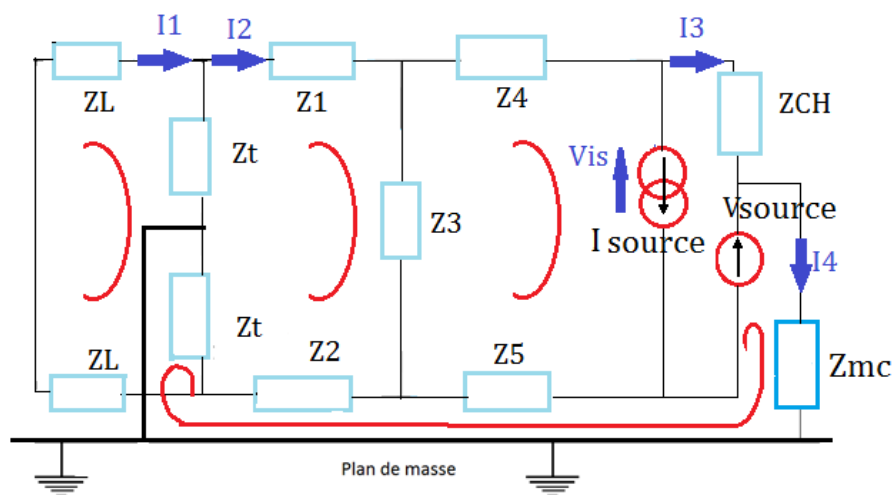


Figure 32. Schéma fréquentiel équivalent pour l'approche matricielle, inspiré de [23]

La représentation matricielle est basée sur l'écriture des équations régies par les lois de Kirchhoff. Ces lois permettent de relier les courants et tensions d'un circuit. La démarche

consiste à définir l'ensemble des courants de mailles élémentaires avec lesquels le système matriciel est établi [50].

La relation matricielle classique utilisée est présentée en (13) dans laquelle [H] représente la matrice du système, [Inc] les vecteurs des inconnues et [S] le vecteur d'excitation.

$$[H] * [Inc] + [S] = 0 \rightarrow [Inc] = [H]^{-1} * [S] \quad (13)$$

Le système matriciel associé pour le convertisseur présenté dans la figure 32 est le suivant:

$$\begin{bmatrix} I1 \\ I2 \\ I3 \\ I4 \\ Vis \end{bmatrix} = H^{-1} * \begin{bmatrix} 0 \\ Z3 * Isource \\ -Vsource - (Z3 + Z4 + Z5) * Isource \\ Vsource + Z5 * Isource \\ -(Z3 + Z4 + Z5) * Isource \end{bmatrix} \quad (14)$$

Avec

$$H = \begin{bmatrix} 2 * (Zt + ZL) & -2Zt & 0 & Zt & 0 \\ -2 * Zt & 2Zt + Z1 + Z2 + Z3 & -Z3 & -(Z2 + Zt) & 0 \\ 0 & -Z3 & ZCH + Z4 + Z5 + Z3 & -Z5 & 0 \\ Zt & -(Z2 + Zt) & -Z5 & Z2 + Z5 + Zmc + Zt & 0 \\ 0 & -Z3 & Z3 + Z4 + Z5 & -Z5 & -1 \end{bmatrix}$$

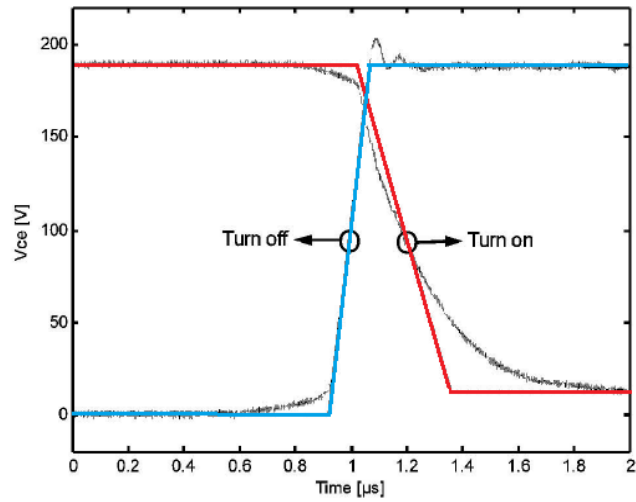
La solution de l'équation matricielle détermine la tension dans le RSIL aux bornes de l'impédance Zt.

Une autre différence avec l'approche par fonctions de transfert est que la solution permet d'obtenir les courants et tensions dans les différents points du circuit et pas seulement au niveau du RSIL.

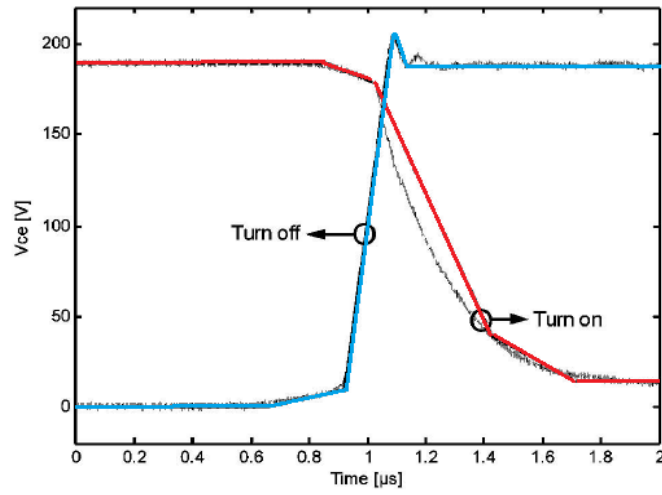
Cette méthode donne de bons résultats dans le domaine fréquentiel mais l'écriture des matrices du modèle peut devenir laborieuse.

Un autre point faible du modèle est que l'équation matricielle doit être changée chaque fois que la topologie du circuit change. Ceci n'est pas pratique si le modèle doit être utilisé pour l'optimisation des éléments du filtrage par exemple.

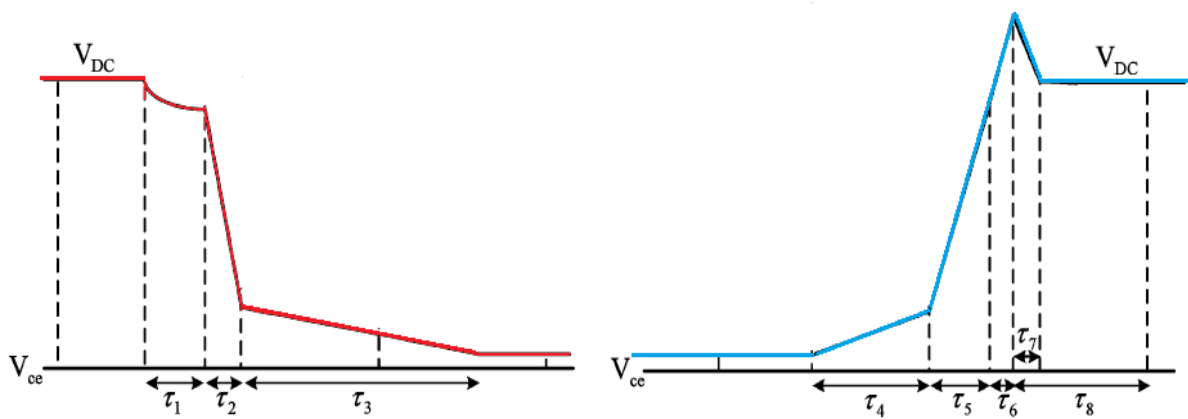
Les résultats obtenus pour la prédiction CEM de perturbations conduites pour les approches décrites précédemment, peuvent être fortement améliorés en hautes fréquences. La méthode consiste à agir dans le modèle de la source de perturbations. Le modèle de source qui utilise la forme d'onde trapézoïdale (figure 33a) est très limité, on peut voir que des informations sont perdues dans le spectre à hautes fréquences. Dans [52] la tension et le courant lors d'une commutation ont été étudiés et un modèle de source utilisant de multiples dv/dt et di/dt est présenté figure 33c. Le nouveau modèle présente une amélioration dans la prédiction des perturbations à haute fréquence.



(a)



(b)



(c)

Figure 33. Approximation de la commutation à la fermeture et à l'ouverture avec les signaux trapézoïdaux (a), approximation avec des signaux plus élaborés (b), modèle de commutation avec multiples dv/dt et di/dt (c)[52]

I.4.1.2.5 Approche quadripolaire

Cette approche de simulation [24,51,53] prédit les perturbations conduites dans le domaine fréquentiel. Cette méthode représente, vis-à-vis du mode commun, chaque composant du système par un quadripôle associé à une matrice d'impédance $[Z]$. Cette matrice est transformée en matrice de transfert $[T]$ afin de simplifier le calcul des courants de mode commun en chaque point au niveau du système lors de la mise en cascade de quadripôles. Les coefficients de la matrice des quadripôles sont obtenus avec des mesures expérimentales grâce à un impédancemètre ou grâce à des modélisations des sous ensembles.

Pour mieux comprendre cette méthode, une chaîne de conversion avec différents blocs comme le RSIL, le redresseur, l'onduleur et la charge est présentée dans la figure 34.

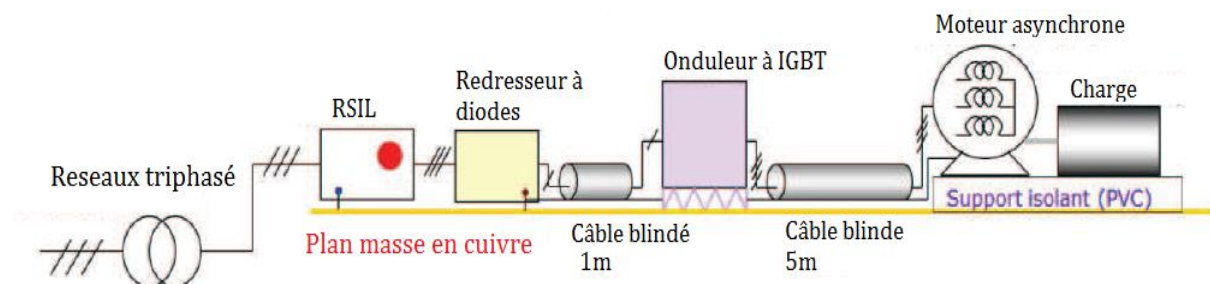


Figure 34. Exemple d'un banc expérimental d'une chaîne de conversion électromagnétique [24]

Cette technique consiste à décomposer le système en un ensemble de sous-systèmes. Les parties actives des perturbations sont représentées par une source de tension, chaque partie du système est définie comme un quadripôle à partir de grandeurs de mode commun vues de l'entrée et de la sortie.

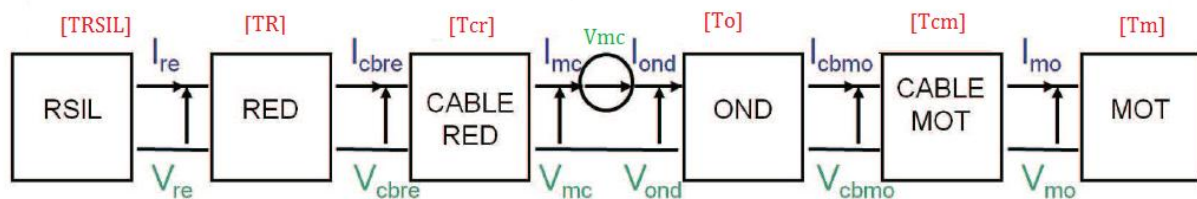


Figure 35. Modèle quadripolaire d'une chaîne de conversion électromagnétique [51]

Pour trouver les impédances équivalentes, les entrées et sorties de chaque composants sont court-circuitées. Les mesures d'impédances sont réalisées entre les conducteurs et le plan de masse comme dans la figure 36.

Le modèle de la source de perturbation est obtenu avec des mesures dans le domaine fréquentiel, cela permet de connaître les harmoniques du signal et de les utiliser pour les calculs.

Ceci reste valable si l'impédance "interne" de la source est négligeable dans celle ramenée pour les différents éléments connectés au convertisseur.

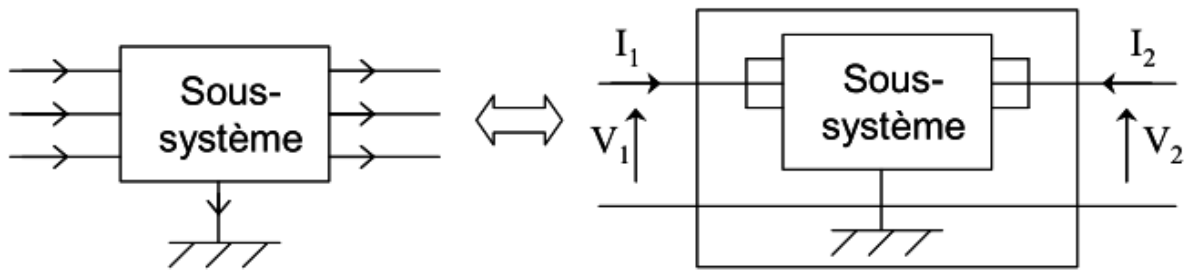


Figure 36 : Configuration permettant de déterminer le coefficient de la matrice du système du point de vue mode commun

Chaque quadripôle représentatif d'un sous-système est associé à une matrice d'impédance [Z].

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} * \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (15)$$

L'avantage de cette méthode est que les tensions ou courant MC peuvent être calculés dans les différents points du circuit directement dans le domaine fréquentiel.

Une autre méthode appelée « pentapolaire » est présentée en [54][55]. A différence de la méthode de quadripôles, cette méthode prend en compte le MC, le MD et le transfert de mode.

Elle consiste à décomposer un système électronique par un bloc actif lié à la masse et des blocs passifs qui détiennent l'information de chaque partie du système.

Le bloc actif représente le convertisseur avec des sources de tension (le modèle de sources est obtenu à partir de mesures et il est intégré au système).

Chaque bloc passif est modélisé par une matrice d'impédances. Ces matrices sont déterminées par simulations et mesures à l'analyseur d'impédance ou à l'analyseur vectoriel. Pour avoir un système plus compact, la méthode associe toutes les matrices des différents blocs en une seule matrice. Finalement le modèle est réduit en une seule matrice d'impédance, avec un bloc qui modélise le convertisseur.

Pour illustrer la méthode, l'application à un amplificateur audio de classe D (figure 37) est représentée par des blocs comme dans la figure 37. Le bloc actif qui contient les sources de tension est présenté dans la figure 37b.

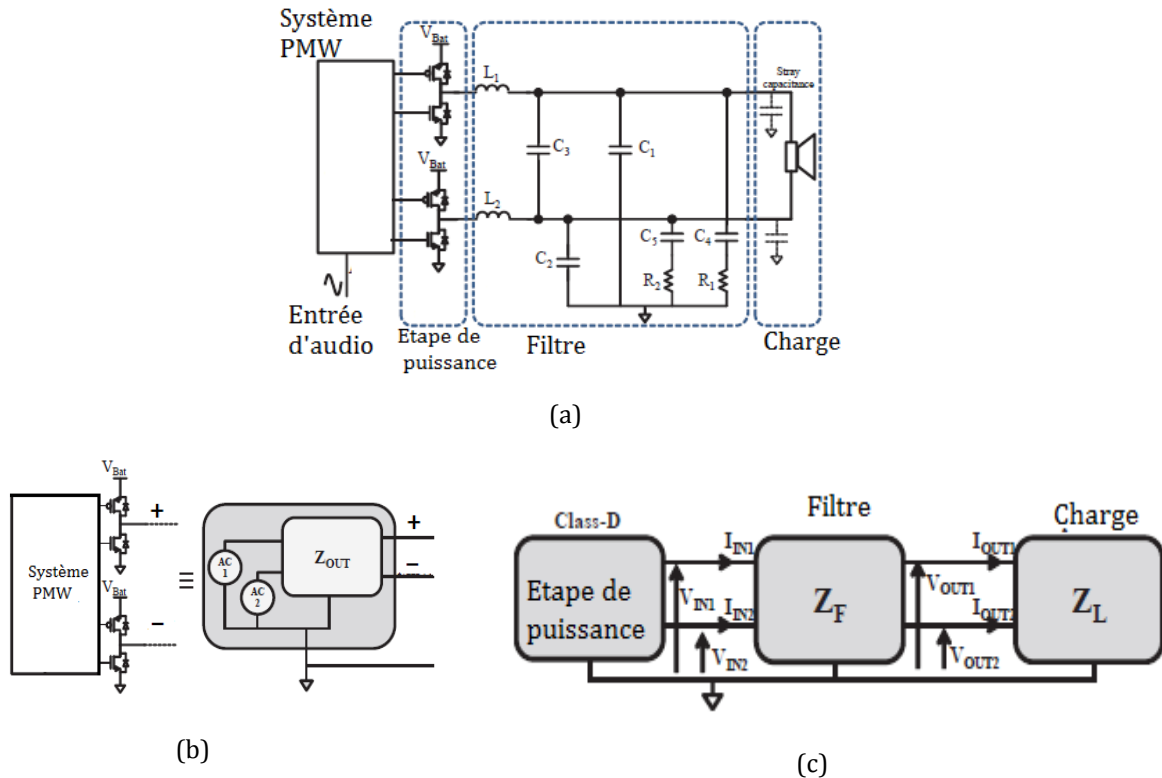


Figure 37. Système audio de classe D (a), modèle du bloc actif (b), décomposition du système en blocs (c) [56]

Cette méthode permet facilement de lier les différents éléments d'un système et peut être utilisée par exemple pour la conception de filtres.

Tout comme la méthode présentée en I.4.1.2.4, cette méthode n'est pas pratique quand on fait évoluer des éléments de la partie passive (routage, câblage...).

I.4.2 Modèles « boîte noire »

Différentes méthodes travaillant dans le domaine fréquentiel ont été présentées. Les semiconducteurs sont remplacés par des sources équivalentes, cependant ces méthodes requièrent la connaissance du contenu du convertisseur et particulièrement les éléments parasites. Ceci peut rapidement être handicapant car les composants d'un convertisseur ne sont pas toujours connus (références des composants, câblage, etc.). L'identification de toute la partie parasite devient parfois laborieuse surtout si on parle d'un ensemble de convertisseurs connectés à un réseau. Cela pose aussi des problèmes de confidentialité, quand la description interne du convertisseur n'est pas connue.

Le modèle boîte noire permet de représenter le convertisseur par un schéma équivalent générant les mêmes signaux parasites que ceux mesurés [57]. Les différents paramètres du convertisseur sont mesurés dans le domaine temporel ou fréquentiel. La différence avec les autres modèles est que la cellule de commutation n'est pas remplacée uniquement par des sources équivalentes mais par des sources équivalentes et des impédances équivalentes.

Le modèle se base sur le principe des quadripôles avec deux sources de courant et trois impédances (figure 38). L'identification des paramètres du modèle est faite avec des mesures de

grandeurs d'entrée du circuit à modéliser. Ces mesures sont réalisées pour trois conditions de fonctionnements différentes.

Les tensions et les courants (V_1 , V_2 , I_1 , I_2) sont mesurés pour les différents points de fonctionnement, un système d'équations est proposé et sa solution donne les valeurs d'impédance Z_1 , Z_2 , Z_3 et de sources équivalentes I_{s1} , I_{s2} .

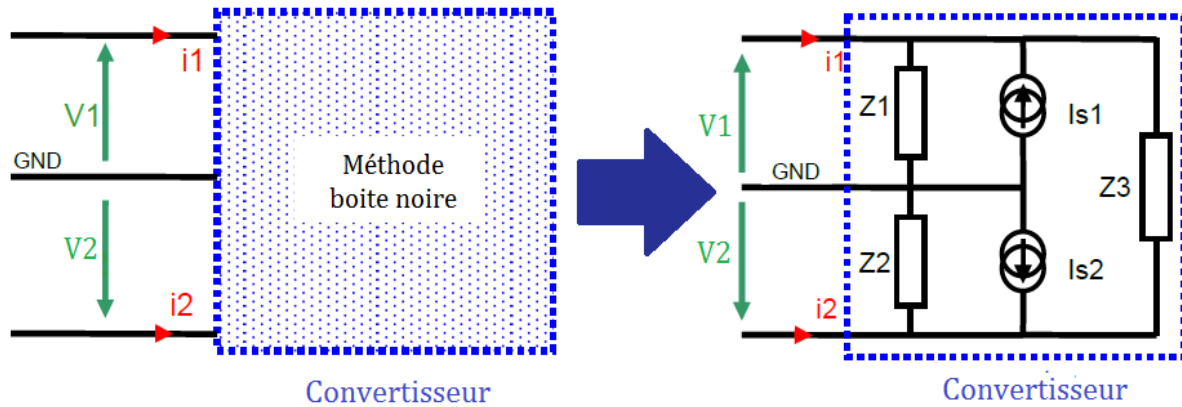


Figure 38. Modèle de type boîte noire à 5 paramètres [58]

La qualité d'acquisition des signaux est d'une grande importance, l'identification des paramètres dépend de ces signaux. Dans le cas de signaux mesurés dans le domaine temporel, ceux doivent avoir suffisamment de points dans une période d'étude afin de ne pas perdre d'informations. Une FFT est réalisée après l'acquisition pour obtenir les paramètres du modèle dans le domaine fréquentiel.

Un inconvénient de cette méthode est que plusieurs erreurs peuvent apparaître dans les mesures à cause de la sensibilité des appareils de mesure. Les tensions et courants doivent être pris simultanément afin d'éviter des erreurs de calcul.

Cette méthode donne de bons résultats pour un point de fonctionnement donné. Mais une fois qu'un paramètre du convertisseur change, il est nécessaire de refaire les étapes de mesure et ou d'identification des paramètres.

I.5 Conclusion du chapitre

Dans ce chapitre, l'évolution des perturbations en électronique de puissance depuis l'apparition de ces systèmes et avec la forte croissance des composants semiconducteurs utilisant les nouvelles technologies a d'abord été présentée.

Les différents avantages en termes de puissance et température de travail offerts par les composants SiC ont été présentés. Cependant la préoccupation vis-à-vis de la CEM est croissante car ce matériau permet de travailler à haute fréquence avec de forts dv/dt et di/dt .

Le développement d'une méthode précise et complète dans la prédiction des perturbations en CEM est un des objectifs principaux de cette étude. Les différents modèles utilisés pour la prédiction des perturbations conduites ont été présentés.

La méthode directe est basée sur une représentation linéaire du convertisseur. Cette représentation permet d'obtenir analytiquement les tensions de MC et de MD en fonction des sources V_{source} et I_{source} respectivement. La séparation des deux modes de propagation permet d'estimer l'influence relative de chacun d'eux. En termes de conception, cette démarche permet de se focaliser séparément sur le filtrage de mode différentiel et de mode commun.

Les méthodes présentées restent limitées pour des applications avec des géométries de circuits complexes et quelques unes ne donnent pas de bons résultats dans toute la plage des fréquences étudiées. La définition des fonctions de transfert deviendrait laborieuse si l'on voulait une meilleure précision.

Un autre point important pour la linéarisation des circuits est la définition fréquentielle des générateurs de perturbations V_{source} et I_{source} . Dans plusieurs méthodes, les générateurs sont présentés comme une fonction trapézoïdale, mais cette représentation joue un rôle important en hautes fréquences. Pour améliorer les résultats, ces sources doivent avoir plus d'informations concernant les composants semi-conducteurs en tenant compte de certains phénomènes physiques tels que le courant de recouvrement de la diode entre autres. Ces modèles complexes de sources ne sont généralement pas très faciles à exprimer analytiquement.

Le modèle « boîte noire » est le modèle basé sur les approximations quadripolaires. Il présente de bons résultats mais une fois que l'un des paramètres du circuit étudié change, les mesures et l'identification des paramètres du modèle doivent être réétudiées. Ce modèle n'est pas pratique quand il va à être utilisé pour de l'optimisation de filtres ou pour chercher à diminuer les perturbations en optimisant le câblage.

La méthode indirecte consiste à reconstruire les signaux parasites par la simulation temporelle. Cette méthode exige des modèles précis des semi-conducteurs ainsi que des éléments parasites du convertisseur. Le choix de la méthode dépend de l'objectif de l'étude. Si l'objectif est d'étudier aussi le fonctionnement transitoire, alors la simulation temporelle est la plus appropriée.

Dans notre étude, la simulation temporelle est utilisée. Grâce à cette simulation, l'impact CEM de chaque composant du convertisseur (nouveaux composants SiC, couplages, routage, etc.) peut être étudié.

Chapitre II : MODELISATION DES COMPOSANTS PASSIFS ET REPARTIS D'UN CONVERTISSEUR EN ELECTRONIQUE DE PUISSANCE

II.1 Présentation du convertisseur étudié

Le convertisseur étudié est un hacheur série (figure 39). Le modèle proposé comprend un RSIL (représenté sur la figure 39 par ses composant nominaux/idéaux), les composants semi-conducteurs, le routage (dans la figure 39 représenté par les impédances parasites inductives Z_{pL1} , Z_{pL2} , Z_{pL3} , Z_{pL4} , Z_{pL5} ainsi que les couplages entre les pistes et le plan de masse non représentés sur la figure 39 par soucis de clarté et l'impédance parasite capacitive Z_{pC}), les condensateurs de découplage et la charge. La fréquence de commutation est de 20kHz.

Cette partie présente la modélisation des éléments parasites des différents composants discrets et répartis. Les semiconducteurs sont la source de perturbations. Les éléments parasites (capacités et inductances), se combinent pour former des circuits LC en série et en parallèle, qui peuvent être excités. Il peut y avoir des harmoniques de forte amplitude s'il a des résonances. Dans le domaine temporel ces harmoniques correspondent aux oscillations qui apparaissent lors de la commutation des composants.

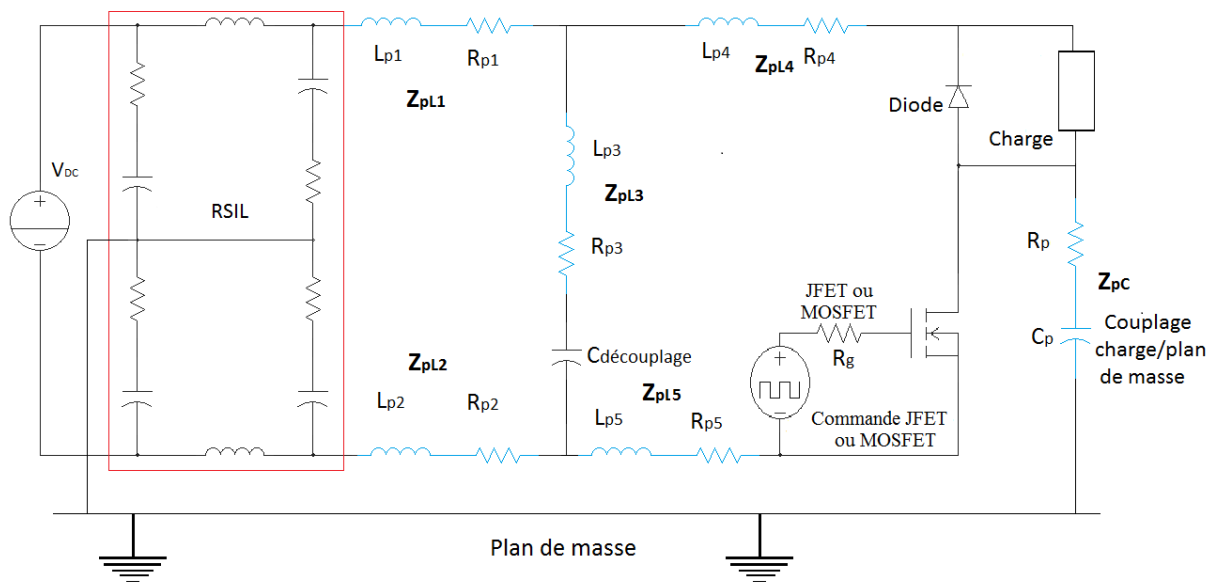


Figure 39. Modèle du convertisseur avec les éléments parasites du routage (mutuelles entre pistes et couplages capacitifs pistes-plan de masse non représentés par soucis de lisibilité)- le RSIL est représenté par ses composant nominaux/ idéaux.

II.1.1 Composants passifs discrets

Les éléments passifs doivent être modélisés puisqu'aucun composant ne présente un comportement idéal sur toute la plage de fréquence d'intérêt (20kHz à plusieurs dizaines de MHz).

Pour obtenir un modèle électrique équivalent dans la plage de fréquence désirée des composants passifs (condensateurs de découplage, charge et éléments du RSIL), le pont d'impédance AGILENT 4294A a été utilisé pour extraire l'impédance de chaque composant en fonction de la fréquence.

II.1.1.1 Obtention d'un modèle avec l'impédancemètre

Un modèle avec plusieurs cellules R-L-C doit être défini, ce modèle est déduit de l'allure de l'impédance en fonction de la fréquence de chaque composant. Quand l'enveloppe d'impédance est simple (comme pour les capacités pour exemple), la structure du modèle est évidente. Quand le comportement d'impédance présente plusieurs résonances (comme pour la charge dans ce travail) l'ordre du modèle est déduit du numéro de résonances de la courbe d'impédance.

Pour la structure du modèle obtenue, les valeurs initiales sont calculées « manuellement » pour commencer l'algorithme. Ces calculs sont faits en considérant des valeurs spécifiques comme les valeurs d'impédance quand la fréquence approche 0Hz, les fréquences de résonances et aussi les valeurs de l'impédance à la fréquence de résonance...

Les résultats d'impédance sont calculés automatiquement avec le modèle et sont comparés avec les valeurs mesurées avec l'impédancemètre. Si la différence est plus élevée qu'une valeur minimale fixe, un algorithme d'optimisation (écrit en MATLAB) est utilisé pour calculer les paramètres du modèle électrique proposé pour minimiser la différence entre la mesure et le modèle d'impédance. La fonction MATLAB utilisée est '*Fminsearch*' qui permet d'optimiser une fonction scalaire $y=f(x)$ de plusieurs variables m à partir d'une estimation initiale (x_i, y_i) . Le script utilisé sur Matlab pour la modélisation est présenté en *annexe A* et la démarche est représentée dans la figure 40.

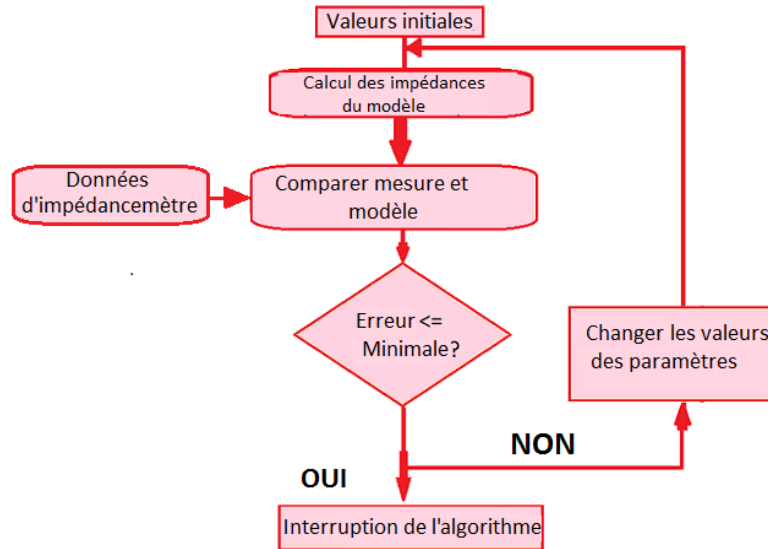


Figure 40. Organigramme du modèle d'impédance

Finalement les résultats des mesures sont confrontés au comportement fréquentiel du circuit électrique équivalent modélisé avec le logiciel Saber® de 40Hz (limite basse pour l'impédancemètre AGILENT 4294A) à 30MHz.

II.1.1.2 Condensateurs de découplage

Dans les circuits de commutation rapides, les condensateurs de découplage diminuent l'impédance équivalente du bus continu ce qui permet de réduire la boucle de circulation de courant transitoire qui est généré lors de la commutation de semi-conducteurs. Les condensateurs de découplage permettent aussi la stabilisation de la tension à l'entrée du convertisseur.

Dans le convertisseur considéré, deux condensateurs de découplage (un condensateur polyester C1 et un condensateur céramique C2) sont utilisés, les mesures d'impédances pour les deux condensateurs ont été réalisées avec l'impédancemètre.

D'après les résultats obtenus, on voit que les comportements des capacitances présentent une résonance à environ 1MHz. Ce comportement en fréquence peut être modélisé comme un circuit R-L-C en série (figure 41c).

Finalement on compare les mesures réalisées avec les résultats de modélisation du circuit, les résultats sont satisfaisants pour le modèle proposé (figure 41).

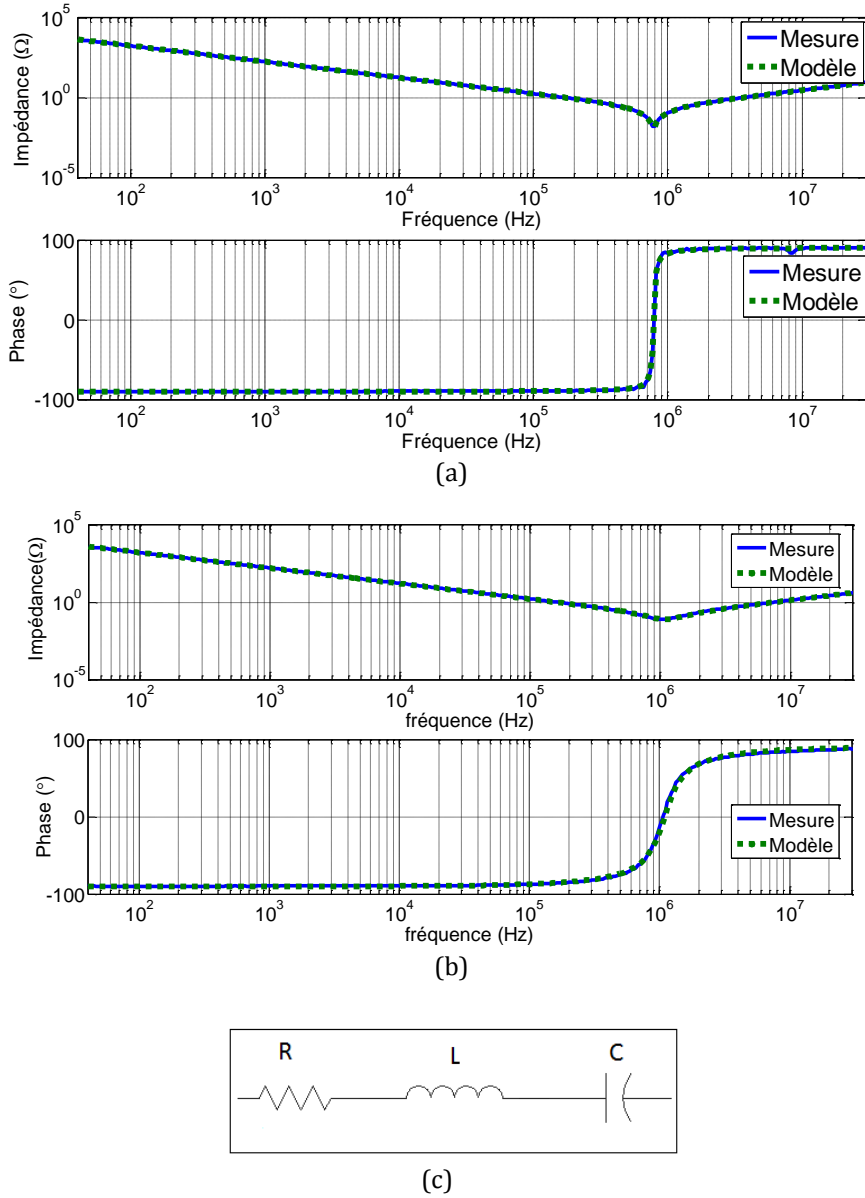


Figure 41. Impédance mesurée et modélisée en fonction de la fréquence, condensateur 1 (a) et condensateur 2 (b), modèle électrique pour chaque condensateur (c)

Le tableau 7 donne les valeurs du circuit équivalent pour les deux condensateurs de découplage.

	R	L	C
C1	12.9mΩ	45.8nH	899nF
C2	76mΩ	21.6nH	980nF

Tableau 7. Valeurs des composants des circuits équivalents des condensateurs

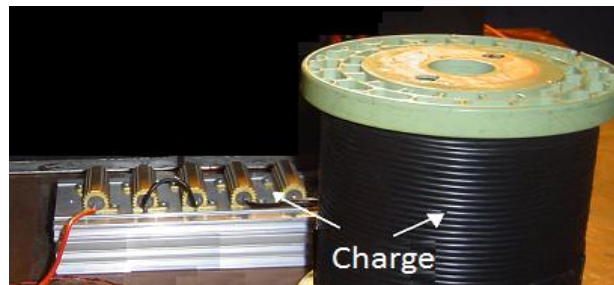
II.1.1.3 Charge

La charge est une résistance en série avec une inductance à air (figure 42a). L'impédance mesurée entre les terminaux de la charge possède de nombreuses résonances (figure 42b) de part sa technologie de fabrication. D'après la mesure, le comportement de la charge peut être modélisé par le circuit de la figure 42c, ce modèle possède trois « bornes » (A, B et le plan de masse). L'impédance mesurée entre les terminaux A et B est présentée dans la figure 42b. L'impédance mesurée entre A et le plan de masse et B et le plan de masse est représentée par deux capacités qui traduisent le couplage entre la charge et le plan de masse (Cp1 et Cp2).

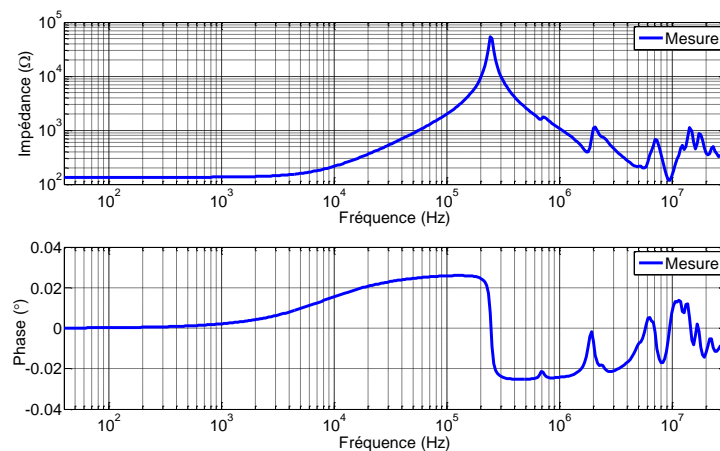
La détermination du circuit équivalent pour la charge et des valeurs initiales pour l'algorithme d'optimisation ne sont pas évidents, et sont décrits ci-après.

Le comportement en basse fréquence (jusqu'à 1MHz) est modélisé par des composants (R0, R1, L1, C1) comme dans la figure 42c. Les valeurs initiales pour l'optimisation sont obtenues de la manière suivante : La valeur initiale de R1 est la valeur nominale de la résistance, le même pour L1 et la valeur nominale de l'inductance. La valeur initiale de C1 est déduite de la plus basse fréquence de résonance. Finalement, l'impédance à la première fréquence de résonance donne une valeur initiale pour R0.

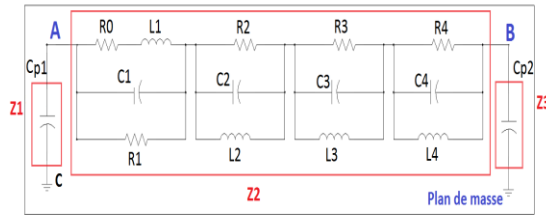
Pour des fréquences à partir de 1MHz, les résonances en haute fréquence sont modélisées par des circuits R,L,C en parallèles, ces circuits sont ajoutés en série avec le circuit antérieurement décrit. Pour le processus d'optimisation, les valeurs initiales de ces composants sont déduites des fréquences d'anti-résonance et résonance et des valeurs d'impédance à ces fréquences de résonance. Les valeurs initiales de Cp1 et Cp2, pour l'algorithme d'optimisation sont mesurées directement avec l'impédancemètre.



(a)



(b)



(c)

Figure 42. Charge: module (a), impédance mesurée entre les bornes A et B (b), modèle (c)

Le modèle de la charge est représenté pour trois impédances (Z_1 , Z_2 et Z_3), ces impédances ne peuvent pas être mesurées indépendamment, par exemple si l'impédancemètre est placé en Z_2 , cela revient à mesurer Z_2 en parallèle avec (Z_1+Z_3) .

Pour trouver le modèle, une première série de mesures a été effectuée, l'impédancemètre est placé sur chaque impédance équivalente. Ces résultats ne peuvent pas être utilisés, les valeurs obtenues avec l'impédancemètre sont très faibles en basse fréquence (en basse fréquence $Z_{charge} \ll$ l'impédance capacitive).

Une deuxième série de mesures a été effectuée (figure 43). La première mesure consiste à faire un court-circuit de Z_2 et placer l'impédancemètre en Z_3 .

Trois équations sont résolues pour trouver les valeurs d'impédance.

L'équation pour cette mesure A est la suivante :

$$A = (Z_3 * Z_1) / (Z_3 + Z_1) \quad (16)$$

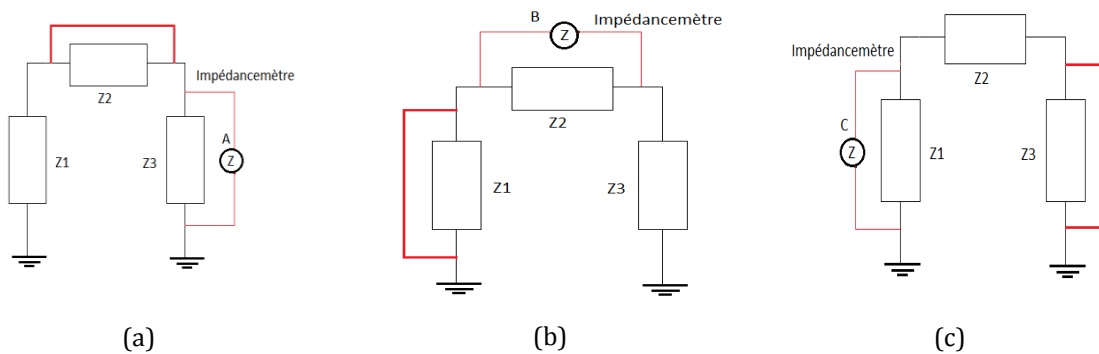


Figure 43. Mesure A (a), mesure B (b), mesure C (c)

La mesure **A** correspond à un comportement capacitif (capacité C_{p1} en parallèle avec C_{p2}), ce comportement est constaté dans la figure 44, la valeur pour la mesure **A** est 265pF.

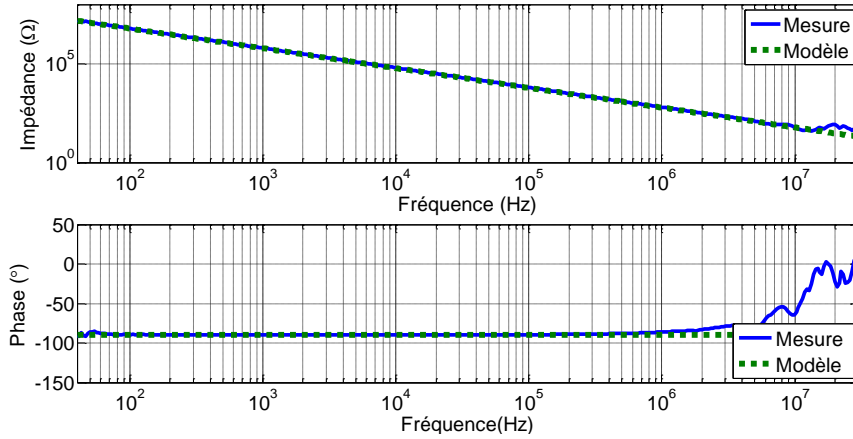


Figure 44. Impédance mesurée pour la mesure A

$$B = (Z_2 * Z_3) / (Z_2 + Z_3) \quad (17)$$

$$C = (Z_1 * Z_2) / (Z_1 + Z_2) \quad (18)$$

La solution de ce système d'équations donne les valeurs équivalentes pour les modules Z_1 , Z_2 , Z_3 .

$$Z_1 = (2 * A * B * C) / ((A * B) + (C * B) - (A * C)) \quad (19)$$

$$Z_2 = (2 * A * B * C) / ((A * B) + (C * A) - (B * C)) \quad (20)$$

$$Z_3 = (2 * A * B * C) / ((A * C) + (C * B) - (A * B)) \quad (21)$$

Après avoir calculé Z_1 , Z_2 , Z_3 , on utilise le programme d'optimisation décrit dans la partie II.1.1.1 pour trouver les valeurs du circuit équivalent. La figure 45 présente le modèle de la charge entre les bornes A et B. Le tableau 8 donne les valeurs du circuit équivalent pour la charge.

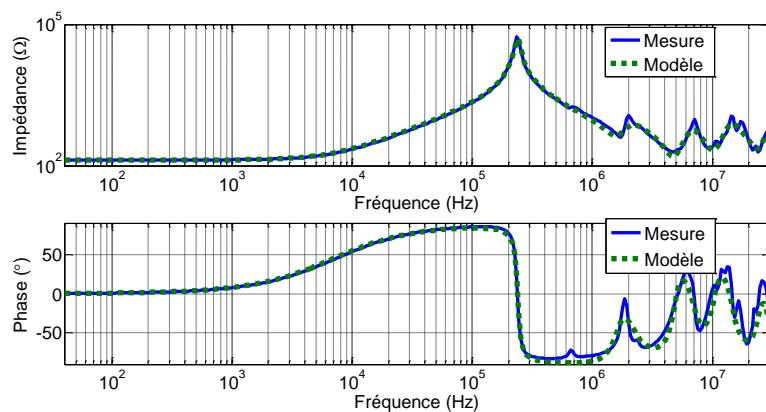


Figure 45. Impédance mesurée et simulée pour la charge entre les bornes A et B

Valeurs du circuit équivalent de la charge		
$R_0=134.6\Omega$	$C_1=110\text{pF}$	$L_1=2.5\text{mH}$
$R_1=99.3\text{k}\Omega$	$C_2=320\text{pF}$	$L_2=17.7\mu\text{H}$
$R_2=1.22\text{k}\Omega$	$C_3=230\text{pF}$	$L_3=2.1\mu\text{H}$
$R_3=367\Omega$	$C_4=1.2\text{pF}$	$L_4=5.1\mu\text{H}$
$R_4=1.74\text{k}\Omega$	$C_{p1}=70.2\text{pF}$	
	$C_{p2}=194\text{pF}$	

Tableau 8. Valeurs du circuit équivalent de la charge.

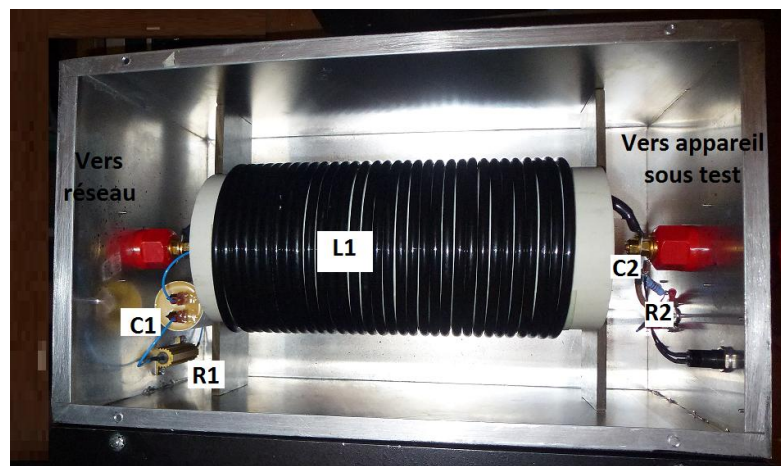
II.1.1.4 Modélisation du RSIL (réseau stabilisateur d'impédance en ligne)

Pour réaliser les mesures normalisées des perturbations conduites, on utilise un RSIL. Le rôle du RSIL est d'isoler le convertisseur du réseau sur lequel peuvent exister des perturbations en MC et MD et aussi d'imposer une impédance interne du réseau vu par le convertisseur sur la plage de fréquence normative de 150kHz - 30MHz.

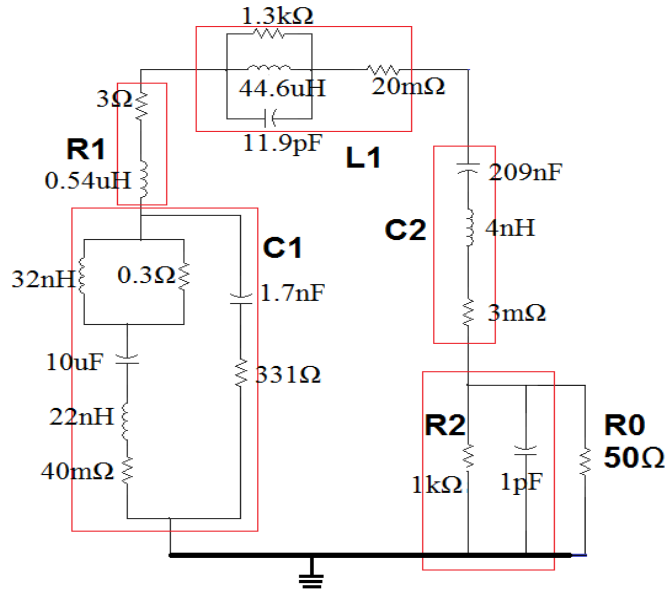
Cette impédance est normalisée par le CISPR [59]. La norme définit les limites de variation de cette impédance, mesurée entre une borne de la sortie et la terre dans la gamme de fréquence de 10kHz-100MHz.

Le RSIL monophasé utilisé dans le laboratoire est un « 50A: Prana Tegam- 50 Ω - 50 μH », présenté dans la figure 46a.

Même si cet équipement standard est habituellement considéré comme parfait, chaque composant a été mesuré et un modèle de circuit équivalent a été développé avec l'impédancemètre. La figure 46b, présente le modèle complet pour le RSIL ainsi que les valeurs des composants.



(a)

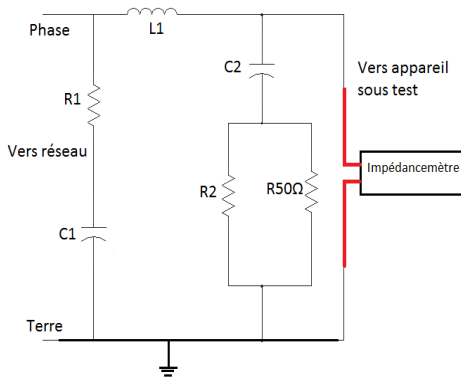


(b)

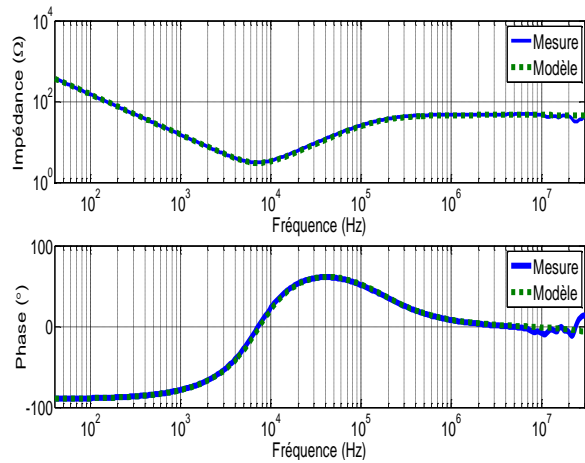
Figure 46. RSIL (a), modèle du RSIL monophasé (b)

II.1.1.4.1 Validation du modèle d'impédance du RSIL avec les mesures

Pour valider l'association des modèles de composants, des mesures avec l'impédancemètre sont présentées. Dans la figure 47a l'impédancemètre est placé entre la borne de la sortie vers l'appareil sous test et la terre.



(a)



(b)

Figure 47. Schéma de mesure 1 de l'impédance du RSIL (a), impédance mesurée et simulée pour le RSIL (b)

La comparaison modèle-mesure dans la figure 47b présente des résultats valides dans la gamme de fréquence de 40Hz -30MHz.

Une autre mesure est présentée dans la figure 48b, l'impédancemètre est placé entre la borne d'entrée côté réseau et la terre.

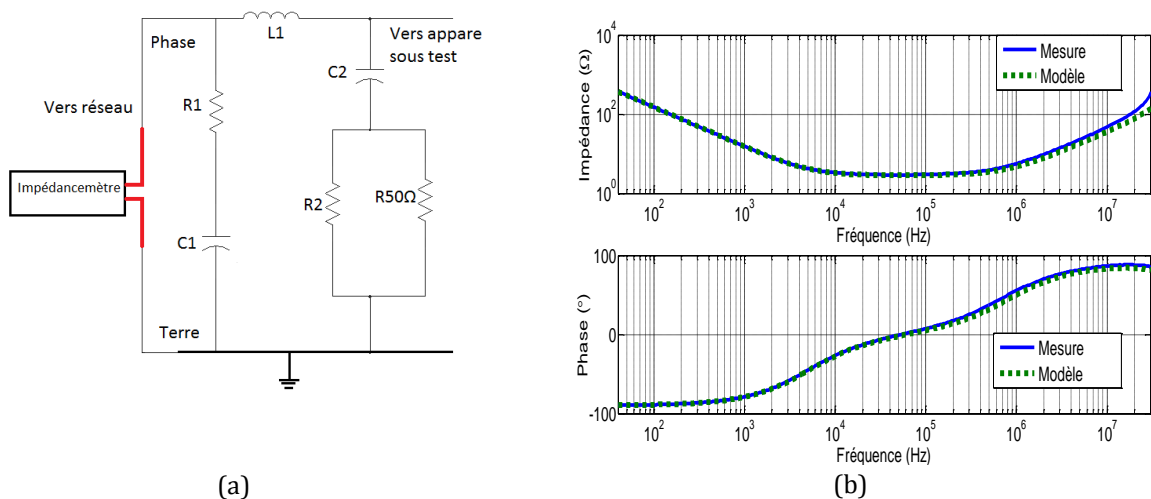


Figure 48. Schéma de mesure 2 de l'impédance du RSIL (a), impédance mesurée et simulée pour le RSIL(b)

Les résultats pour ces mesures sont valides dans la gamme de fréquence de 40Hz - 30MHz (figure 48b).

II.1.2 Composants répartis

II.1.2.1 Routage

Le routage a un rôle important dans la conception du convertisseur puisqu'il est responsable des surtensions aux bornes des interrupteurs dues aux forts di/dt qui apparaissent lors de la phase de commutation. Le courant de mode commun (MC) est généré à cause de la présence des capacités parasites et des forts dv/dt [60]. Une conception optimale du routage réduit les interférences en CEM quand les inductances parasites sont minimisées [61].

Dans ce travail une approche prédictive est réalisée pour le routage.

Le circuit du système étudié est présenté dans la figure 49. Les couplages capacitifs sont modélisés par des condensateurs entre pistes et entre pistes et le plan de masse. Chaque piste est modélisée par une inductance et une résistance. Les couplages inductifs entre les pistes sont pris en compte ainsi que les effets de peau (définis comme la concentration du courant vers la surface extérieure d'un conducteur) et les effets de proximité (présents dans un système de plusieurs conducteurs où la répartition du champ d'un des conducteurs a une influence sur la répartition de courant de l'autre). Ces effets génèrent des pertes supplémentaires dans les conducteurs qui peuvent être réduites en changeant la forme et le positionnement entre les conducteurs.

La modélisation du routage du circuit a été faite avec le logiciel InCa3D®, cette version du logiciel ne modélise que les aspects résistifs et inductifs par la méthode PEEC (Partiel Element Equivalent Circuit)[62]. Pour les éléments capacitifs on trouve dans un premier temps les valeurs à partir d'expressions analytiques trouvées dans la littérature [63]. Dans un deuxième

temps, on réalise des mesures avec l'impédancemètre Agilent 4294A et on compare finalement les résultats obtenus.

Dans le logiciel InCa3D®, la fréquence à laquelle les calculs d'inductances et de résistances vont être faits doit être choisie. Pour les études de CEM conduite, on cherche à connaître l'influence du câblage à haute fréquence. Dans cette gamme de fréquence, l'inductance reste constante et une approximation à la fréquence équivalente au temps de montée est appropriée [64].

$$F_{\text{équivalente}} = \frac{0.35}{t_m} \quad (22)$$

La fréquence à laquelle INCA fait ses calculs présente peu d'influence sur la valeur des inductances calculées, qui ont beaucoup d'importance dans notre étude.

Les valeurs des résistances sont plus sensibles à cause des effets de peau et de proximité qui varient avec la fréquence. Les impédances du câblage ont été calculées pour la fréquence équivalente de 1MHz, cette fréquence correspond à un temps de commutation de quelques centaines de nanosecondes (350ns).

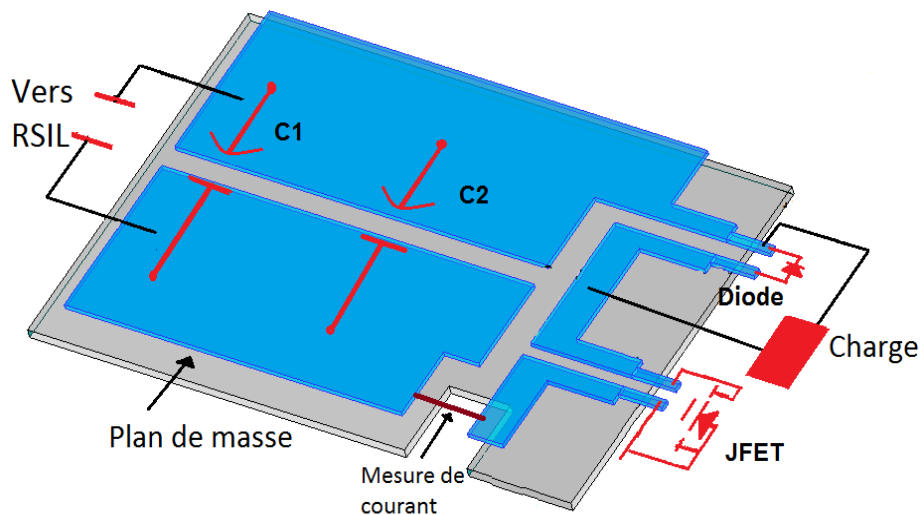


Figure 49. Géométrie du circuit

II.1.2.1.1 Prédiction des résistances, des inductances et des mutuelles

La modélisation des aspects résistifs et inductifs a été faite par la méthode PEEC. Cette méthode est basée sur des formulations analytiques qui permettent de modéliser les conducteurs sans inclure l'espace autour d'eux, cette propriété permet la réduction du temps de calcul par rapport aux autres méthodes (EF, FDTD...)[65,66].

Pour appliquer les formulations, il est nécessaire de diviser le conducteur en mailles élémentaires. Si le sens de propagation du courant est connu, le maillage utilisé est 1D. Si la propagation du courant dans le conducteur n'est pas connue, il est nécessaire de mailler en 2D pour prendre en compte la propagation du courant dans tout le conducteur.

Pour réaliser le modèle du câblage avec le logiciel InCa3D, il est nécessaire de suivre les étapes suivantes dans la modélisation :

1) Identification des entrées et sorties du système qui correspondent aux points d'interface entre le câblage et les autres éléments du système.

2) Association des points d'interface avec les conducteurs. Il est nécessaire d'identifier dans quel conducteur sont placés les entrées et sorties du circuit.

3) Parmi chaque groupe de conducteurs, un point de référence doit être identifié par conducteur, cela permet de trouver la matrice du modèle équivalent qui représente le système avec une référence donnée.

4) Calcul des impédances entre les points de référence et les autres points électriquement liés.

Finalement, la matrice d'impédance qui représente le modèle R,L,M est obtenue. Ce modèle prend en compte les effets de peau et de proximité qui existent dans la répartition de courant dans les différents conducteurs. Le logiciel InCa3D permet d'exporter le modèle (équations différentielles écrites en langage MAST) vers le logiciel Saber®, où la simulation de l'ensemble du système sera faite.

La matrice impédance donnée par InCa3D se présente sous la forme de l'équation 23.

$$\begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ \vdots \\ \vdots \\ \vdots \\ V_n \end{bmatrix} = \begin{bmatrix} \mathbf{R}_{11} + \mathbf{jL}_{11}\omega & M_{R12} + \mathbf{jM}_{12}\omega & M_{R13} + \mathbf{jM}_{13}\omega & \dots & M_{R1n} + \mathbf{jM}_{1n}\omega \\ \vdots & \mathbf{R}_{22} + \mathbf{jL}_{22}\omega & \vdots & \vdots & \vdots \\ \vdots & \vdots & \mathbf{R}_{33} + \mathbf{jL}_{33}\omega & \vdots & \vdots \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ M_{R1n} + \mathbf{jM}_{1n}\omega & \dots & \dots & \dots & \mathbf{R}_{nn} + \mathbf{jL}_{nn}\omega \end{bmatrix} * \begin{bmatrix} I_1 \\ I_2 \\ I_3 \\ \vdots \\ \vdots \\ \vdots \\ I_n \end{bmatrix} \quad (23)$$

Les termes sur la diagonale de la matrice représentent la résistance (partie réelle) et l'inductance propre (partie imaginaire) de chaque piste définie dans le modèle. Les autres termes modélisent les effets de proximité et aussi les mutuelles entre pistes.

II.1.2.1.2 Effets capacitifs

Les capacités parasites sont d'une grande importance puisqu'elles offrent un chemin aux courants parasites en mode commun principalement mais aussi en mode différentiel. Les perturbations en mode commun sont induites sur les signaux liés au plan de masse.

Il existe de nombreuses formulations, destinées principalement aux lignes micro-ruban [67], qui permettent le calcul de la capacité entre pistes et plan de masse. Certaines formulations prennent en compte les effets bord [68,69] et d'autres pas [70,71].

Dans la figure 50, on identifie quatre capacités de couplage entre pistes et quatre capacités entre pistes et plan de masse. On considère le couplage capacitif au travers d'un composant "localisé" car les dimensions du circuit imprimé sont inférieures à la longueur d'onde de la fréquence maximale d'intérêt (30MHz $\rightarrow \lambda = 10m$).

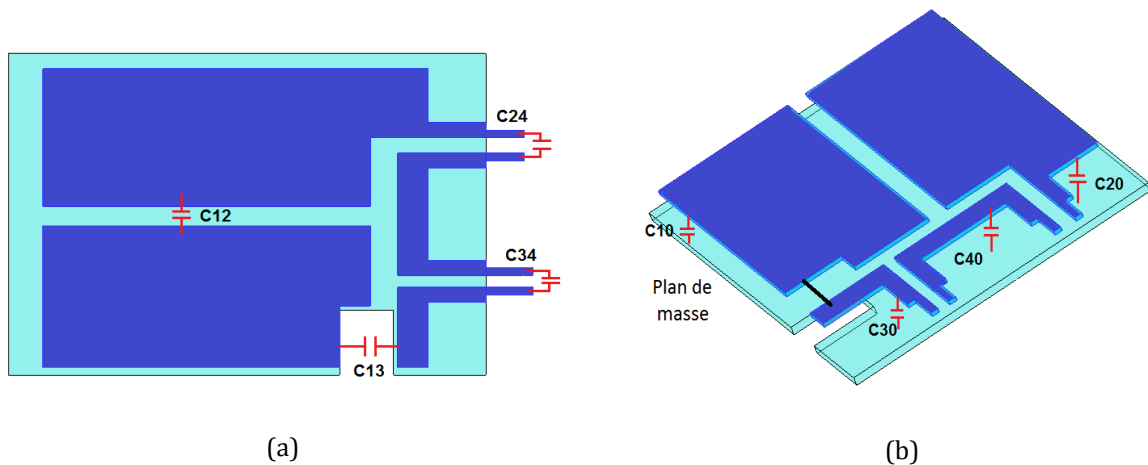


Figure 50. Capacités parasites entre pistes (a), capacités parasites entre pistes et plan de masse (b)

La figure 51 présente le modèle électrique quand les effets résistifs et inductifs sont négligés. Ces capacités ne peuvent pas être mesurées directement. En effet, quand l'impédancemètre est placé entre deux points plusieurs capacités sont mesurées en série et/ou en parallèle. La méthode utilisée pour faire les mesures d'impédance des capacités parasites est expliquée ultérieurement dans la section II.1.2.1.2.2.

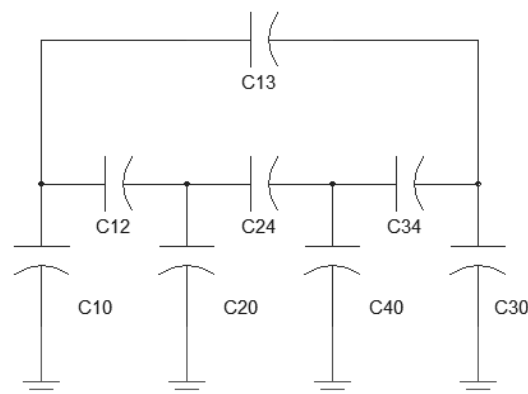


Figure 51. Modèle électrique des capacités parasites quand les inductances et résistances sont négligées

Deux approches sont envisagées pour renseigner ce modèle: une approche analytique prédictive et une approche expérimentale.

II.1.2.1.2.1 Prédiction des capacités parasites

Les valeurs de capacités parasites dépendent de la géométrie de la structure physique. Trois modèles issus de la bibliographie sont utilisés (la formule classique condensateurs plans en parallèle, la méthode des transformations conformes et la formulation de Sakurai et Tamaru)[63], et comparés aux mesures d'impédance.

La figure suivante présente une piste en cuivre sur un plan de masse avec les paramètres qui seront utilisés dans les trois modèles suivants :

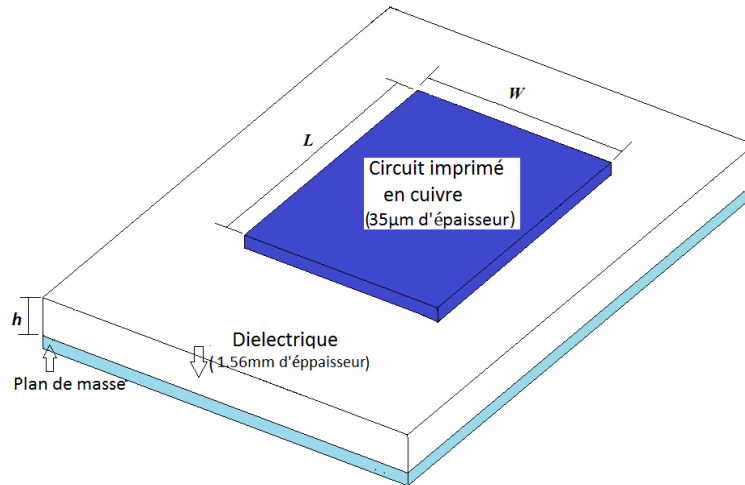


Figure 52. Schéma d'une piste en cuivre

Où :

- **W** = Largeur de piste
- **L** = Longueur de piste
- **h** = Epaisseur de diélectrique : 1.56mm
- **t** = Epaisseur de la piste : 35µm
- **ε** = Permittivité du diélectrique : $\epsilon_r = 4.7$ et $\epsilon_0 = 8.85419 * 10^{-12} \text{F/m}$

❖ **Modèle 1 : Formule classique condensateurs plans en parallèle**

La première formulation est la relation entre deux plaques planes séparées par un diélectrique de permittivité ϵ , d'une épaisseur h. (figure 52)

$$C = \epsilon_0 * \epsilon_r * \frac{W * L}{h} \quad (24)$$

Tous les résultats des calculs entre pistes et plan de masse sont exposés dans le tableau 9 et sont comparés avec les valeurs de mesures obtenues avec l'impédancemètre.

En comparant les résultats, on voit que les pourcentages d'erreurs entre les mesures et les valeurs calculées sont très élevés, cette approximation ne peut pas être utilisée dans notre cas car le rapport entre (w/h) et (L/h) est égal à 2.5. Alors que pour démontrer ce modèle il faut faire l'hypothèse que (w/h) et (L/h) tendent vers l'infini.

❖ **Modèle 2 : Méthode des transformations conformes**

Cette méthode [67] est utilisée pour des géométries plus complexes, elle provient d'un calcul analytique. La relation est la suivante :

$$C = \epsilon_0 * \epsilon_r * \left[\frac{W}{h} + \frac{2}{\pi} * \left(1 + \ln \left(\frac{\pi * W}{2 * h} + 1 \right) \right) \right] * L \quad (25)$$

❖ Modèle 3 : Formulation de Sakurai et Tamaru

Cette formulation (empirique) prend en compte les effets de bords. Ces derniers deviennent importants si la largeur de la piste est faible devant le plan de masse.

$$C = \epsilon_0 * \epsilon_r * \left[1.15 * \frac{W}{h} + 2.8 * \left(\frac{t}{h} \right)^{0.222} \right] * L \quad (26)$$

Les valeurs des capacités parasites correspondantes aux trois formulations sont présentées dans le tableau 9 et comparées aux résultats obtenus avec l'impédancemètre. Les mesures des capacités parasites avec l'impédancemètre ne servent qu'à valider la prédiction. Dans le cas de la conception d'un convertisseur la mesure ne sera pas faite.

II.1.2.1.2 Mesures avec l'impédancemètre des capacités parasites

L'appareil utilisé est un Agilent 4294A, la méthodologie présentée dans cette section est utilisée pour mesurer les valeurs des capacités parasites. Cette méthodologie consiste à mesurer des capacités équivalentes (**C_{eq}**) en ayant recours à des circuits ouverts ou courts-circuits entre les pistes [67].

La figure 53a explique les mesures réalisées pour trouver la valeur de C_{eq1} avec l'impédancemètre. On a relié entre elles certaines pistes et certaines pistes ont été reliées au plan de masse. De la même manière, on a laissé d'autres circuits ouverts entre les pistes, ceci réduit le schéma de huit à trois capacitances en parallèle.

L'équation pour cette mesure est la suivante :

$$C_{eq1} = C_{13} + C_{10} + C_1 \quad (27)$$

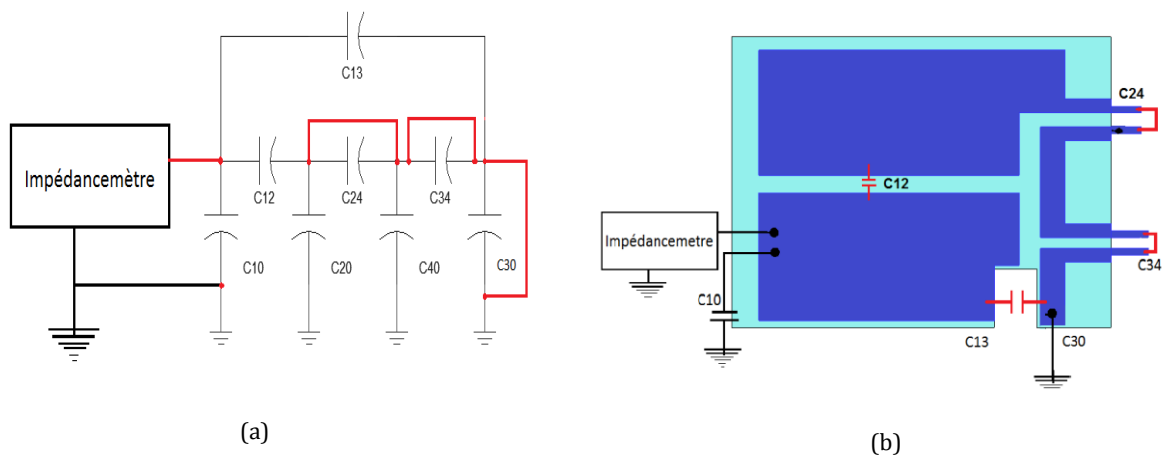


Figure 53. Modèle électrique des capacités parasites pour la mesure C_{eq1} (a), exemple de montage pour la mesure C_{eq1} (b)

La mesure de C_{eq1} est exposée figure 54, le couplage est capacitif jusqu'à la fréquence de 30MHz montrant que les aspects résistifs et inductifs peuvent être négligés pour les mesures des capacités parasites.

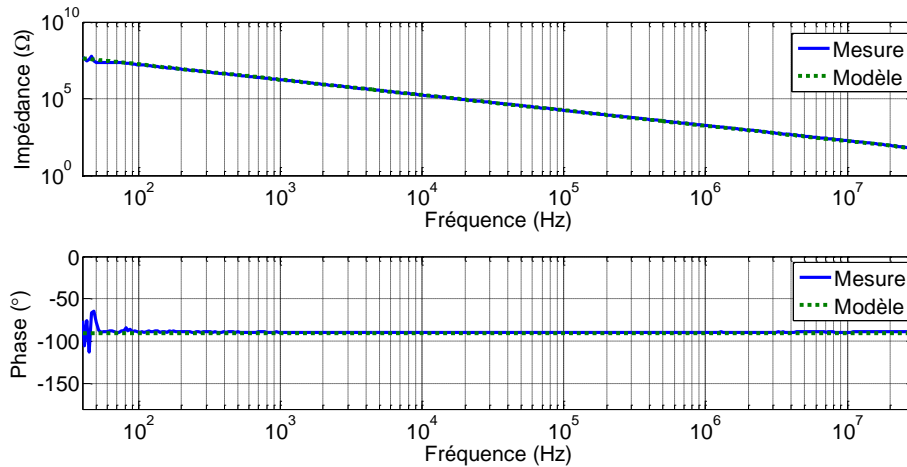


Figure 54. Résultat de mesure avec l'impédancemètre de C_{eq1}

Sept autres mesures ont été réalisées et un système d'équations a été obtenu et résolu pour obtenir les valeurs des capacités parasites.

Les équations qui mettent en relation les capacités équivalentes mesurées avec les capacités parasites du système sont les suivantes :

○ $C_{eq1} = C_{13} + C_{10} + C_{12}$	où	$C_{eq1} = 98.4 \text{ pF}$
○ $C_{eq2} = C_{20} + C_{12} + C_{24}$		$C_{eq2} = 118 \text{ pF}$
○ $C_{eq3} = C_{30} + C_{34} + C_{13}$		$C_{eq3} = 7.8 \text{ pF}$
○ $C_{eq4} = C_{40} + C_{34} + C_{24}$		$C_{eq4} = 17 \text{ pF}$
○ $C_{eq5} = C_{10} + C_{20} + C_{30} + C_{40}$		$C_{eq5} = 230 \text{ pF}$
○ $C_{eq6} = C_{10} + C_{20} + C_{24} + C_{13}$		$C_{eq6} = 204 \text{ pF}$
○ $C_{eq7} = C_{20} + C_{40} + C_{12} + C_{34}$		$C_{eq7} = 128 \text{ pF}$
○ $C_{eq8} = C_{40} + C_{30} + C_{24} + C_{13}$		$C_{eq8} = 26.6 \text{ pF}$

La résolution du système d'équations donne les valeurs suivantes :

$C_{10} = 95.4 \text{ pF}$
 $C_{20} = 108 \text{ pF}$
 $C_{30} = 11 \text{ pF}$
 $C_{40} = 14 \text{ pF}$
 $C_{12} = 6.2 \text{ pF}$
 $C_{13} = -3.2 \text{ pF}$
 $C_{24} = 3.5 \text{ pF}$
 $C_{34} = -0.9 \text{ pF}$

Dans la littérature on remarque que les couplages entre pistes sont souvent négligés devant les couplages entre pistes et le plan de masse [72,73], ce phénomène est aussi observé ici avec les mesures expérimentales. Seulement les capacités parasites entre pistes en plan de masse (C_{10} , C_{20} , C_{30} , C_{40}) ont été intégrées dans le modèle complet du convertisseur dans le logiciel Saber®. Le tableau 9 présente les valeurs de toutes les formulations présentées antérieurement comparées aux résultats obtenus avec l'impédancemètre.

Mesures		Modèle 1 (condensateurs plans en parallèle)	Erreur	Modèle 2 (Méthode des transformations conformes)	Erreur	Modèle 3 (Formulation Sakurai et Tamaru)	Erreur
C_{10}	95.4e-12	79.6e-12	16.5%	88.2e-12	7.5%	94.4e-12	1%
C_{20}	108e-12	90.8e-12	15.9%	99.8e-12	7.6%	107e-12	0.9%
C_{30}	11e-12	6.78e-12	39%	9.7e-12	11.8%	10.3e-12	6.4%
C_{40}	14.4e-12	11e-12	23.6%	15.7e-12	9.3%	14.7e-12	2%

Tableau 9. Comparatif des capacités parasites entre pistes et plan de masse avec les mesures

Finalement, en comparant les pourcentages d'erreurs présentés dans le tableau 3, la méthode de calcul qui donne les meilleurs résultats est la formulation de Sakurai et Tamaru [68] (avec 6% d'erreur dans le pire des cas). En conclusion, nous allons utiliser le modèle 3 pour le calcul des capacités entre pistes et plan de masse pour les travaux à venir.

La figure 55, montre un exemple de calcul de la valeur de C_{10} avec cette formulation.

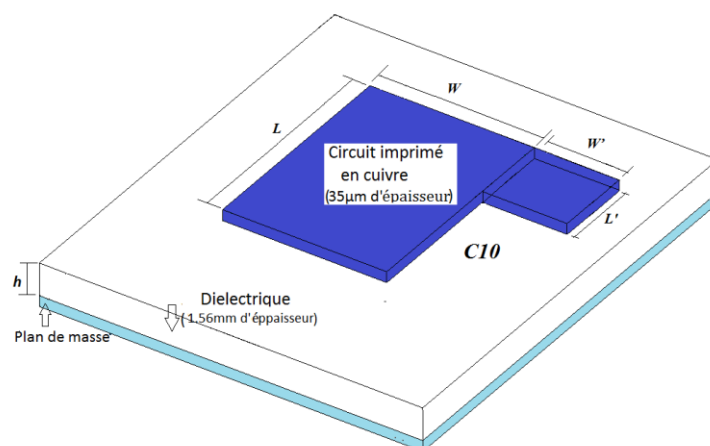


Figure 55. Schéma d'une piste en cuivre

$$C_{10} = \varepsilon_0 \varepsilon_r * \left(\left[1.15 * \frac{W}{h} + 2.8 * \left(\frac{t}{h} \right)^{0.222} \right] * L + \left[1.15 * \frac{W'}{h} + 2.8 * \left(\frac{t}{h} \right)^{0.222} \right] * L' \right)$$

Où : $\varepsilon_r = 4.7$, $\varepsilon_0 = 8.85419 * 10^{-12}$ F/m, $W=76.5 * 10^{-3}$ [m], $L=36.5 * 10^{-3}$ [m], $W'=9 * 10^{-3}$ [m], $L'=21.5 * 10^{-3}$ [m]

$$C_{10} = 94.39 \text{ pF}$$

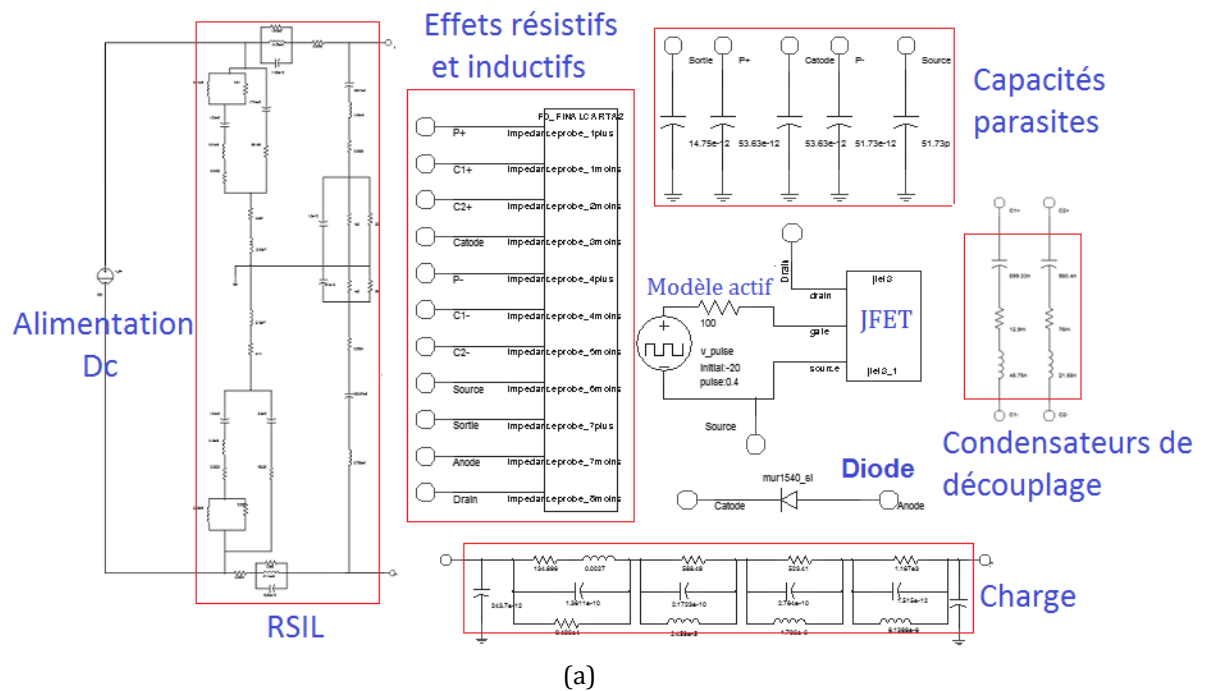
La méthode présentée (simulation en InCa3D® pour les effets inductifs et la formulation Sakurai et Tamaru pour les effets capacitifs) permet la prédiction des effets parasites du câblage sans la construction de prototype.

II.1.3 Validation globale du modèle

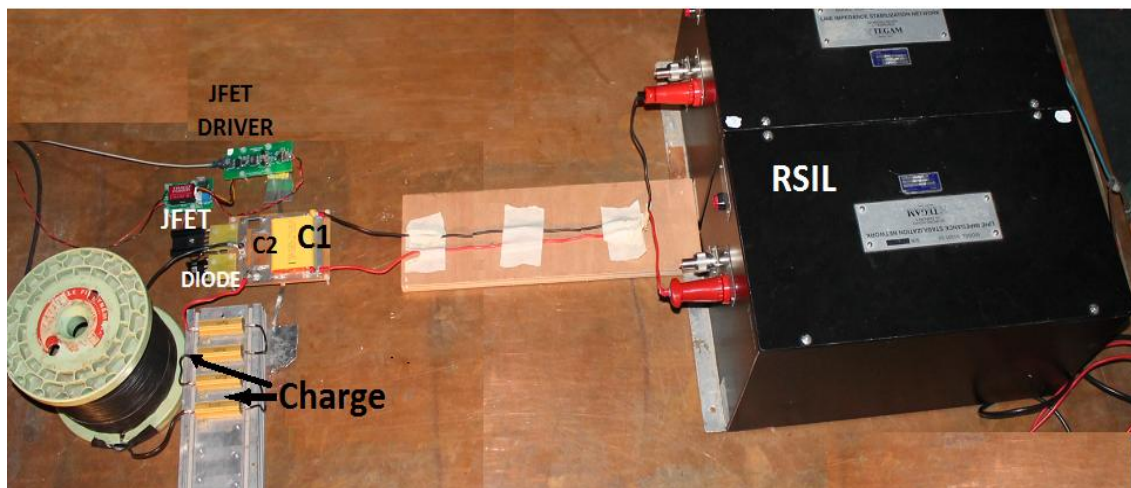
Pour valider le modèle, deux comparaisons entre les mesures expérimentales et le modèle Saber® ont été effectuées. La première consiste à comparer le modèle passif du convertisseur (composants discrets et répartis) avec des mesures d'impédance équivalente pour valider le modèle des éléments parasites. Ces résultats sont présentés dans ce chapitre. La deuxième comparaison consiste à valider l'ensemble du modèle de la cellule de commutation (éléments passifs et actifs). Des mesures en temporel ont été réalisées avec un oscilloscope (LeCroy HRO 66Zi) et comparées avec les résultats obtenus avec le model Saber®. Ces comparaisons sont présentées dans le chapitre 3.

II.1.3.1 Circuit final simulé dans le logiciel Saber®

Le circuit utilisé pour valider le modèle de la cellule de commutation (figure 56b) est présenté dans la figure 56a.



(a)



(b)

Figure 56. Convertisseur et RSIL modélisés dans Saber® (a), photo de l'ensemble (b)

II.1.3.2 Validation du modèle des composants passifs et du routage

Pour la validation du modèle d'impédance du convertisseur (figure 56b), une comparaison entre les mesures et le modèle Saber® (figure 56a) a été effectuée, tous les éléments parasites sont pris en compte. Les mesures réalisées à l'impédancemètre sont reproduites virtuellement dans le modèle sous Saber®.

Différentes configurations de mesures ont été testées pour tenir compte de l'ensemble du système (composants parasites inductifs et résistifs calculés sur InCa3D®, charge, capacités parasites, capacités de découplage et RSIL). Les composants actifs du modèle sont remplacés par des courts-circuits entre pistes ou des circuits ouverts.

Dans l'exemple de la configuration de mesures d'impédances (figure 57a), la diode est remplacée par un court-circuit et l'impédance « vue » par la JFET a été mesurée. La configuration expérimentale pour cette mesure est présentée (figure 57c). Symétriquement dans une autre

mesure le JFET est remplacé pour un court-circuit et la mesure est réalisée à l'emplacement de la diode. Finalement, une dernière configuration consiste à mesurer l'impédance équivalente « vue » de la résistance 50Ω du RSIL (figure 58a), les composants actifs sont remplacés par des courts-circuits ou circuits ouverts.

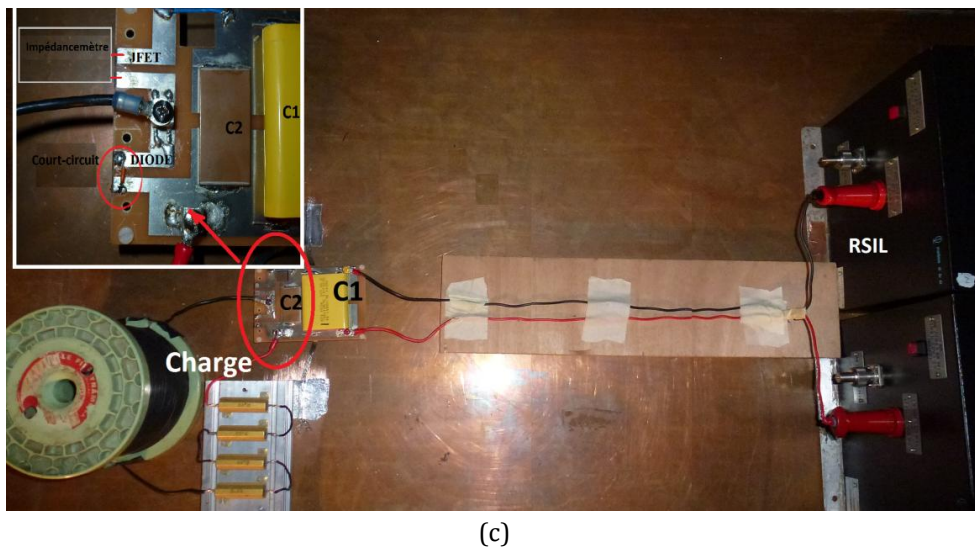
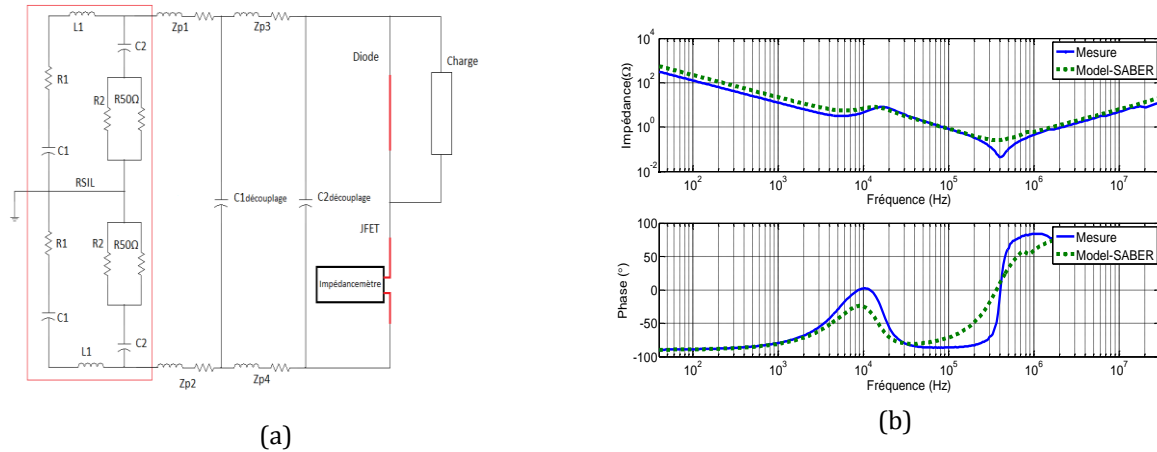


Figure 57. Configuration des mesures pour valider le modèle passif « vu » par le JFET (a), impédance équivalente mesurée et modélisée (b), configuration expérimentale (c)

La comparaison des résultats pour la première et la deuxième configuration (figure 57a et figure 58a) est présentée respectivement dans les figure 57b et figure 58b. Tous les résultats présentent une bonne concordance avec les modèles. Les couplages entre les différentes parties (charge et pistes du routage, charge et fils) ne sont pas considérés. Quand la simulation est comparée aux mesures, les résultats sont corrects sans prendre en compte ce couplage. En conclusion le modèle des éléments passifs reste valide pour une gamme de fréquences de 40Hz à 10MHz pour la figure 58b.

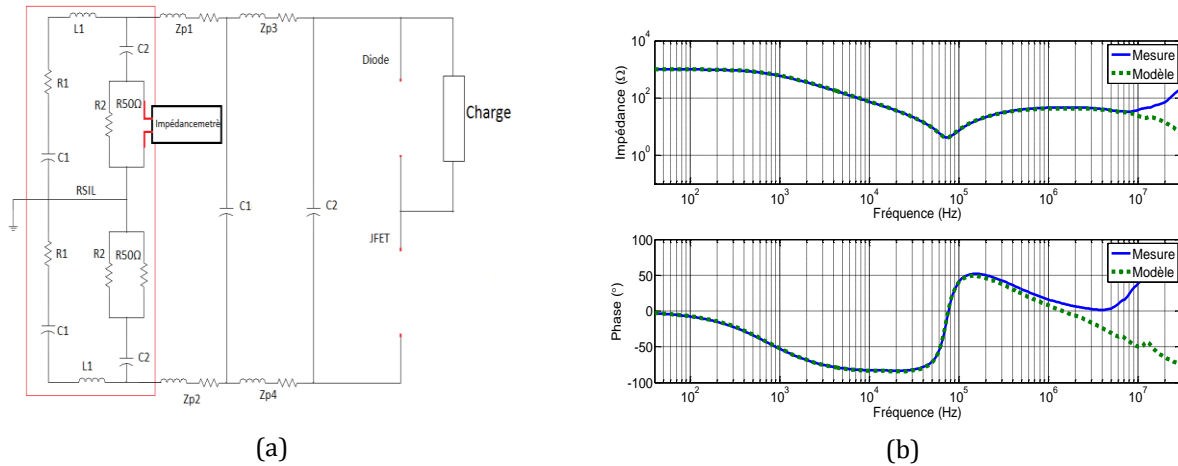


Figure 58. Configuration de mesure pour valider le modèle passif « vu » par le RSIL (a), impédance équivalente mesurée et modélisée (b)

II.1.4 Conclusion du chapitre

Une méthode prenant en compte les effets parasites générés par les pistes (effets inductifs et capacitifs), les condensateurs de découplage, la charge et le RSIL d'un convertisseur en électronique de puissance a été présentée.

Les condensateurs de découplage, la charge ainsi que le RSIL ont été modélisés à partir de mesures réalisées à l'impédancemètre. Ces mesures et des algorithmes d'optimisation développés sous Matlab ont permis d'obtenir des modèles équivalents de type circuit.

La modélisation des pistes a été réalisée à l'aide de la méthode PEEC (InCa3D®). Cet outil permet de calculer les résistances et inductances équivalentes aux pistes ainsi que les couplages entre ces éléments. Les couplages capacitifs (notamment entre les pistes et le plan de masse) ont été modélisés par des condensateurs calculés analytiquement à partir de relations trouvées dans la littérature. Ces calculs ont été confirmés par des mesures effectuées à l'impédancemètre.

Afin de valider le modèle des éléments passifs, les résultats de simulation avec le logiciel Saber® sont comparés aux mesures d'impédance. Le modèle est valide pour mesures d'impédance équivalente pour une gamme de fréquences de 40Hz à 10MHz.

Chapitre III : VALIDATION DU MODELE COMPLET DU CONVERTISSEUR

III.1 Modèles des composants actifs

Les composants utilisés dans les essais du convertisseur sont des diodes Schottky en SiC (MUR1540), des MOSFET en Si (IRFPG50) et des JFET en SiC de la société SiCED/INFINEON.

Pour la diode Schottky et les MOSFET, on utilise des modèles fournis dans la bibliothèque du logiciel Saber®. Pour les JFET SiC on travaille avec le modèle développé au laboratoire Ampère [44], certains paramètres diffèrent d'un composant à l'autre à cause de disparités de réalisation. Ainsi le modèle doit être ajusté pour chaque composant à l'aide des caractéristiques statiques.

III.1.1 Caractérisations statiques du JFET normally-on en SiC

Pour faire commuter le JFET, on a mesuré quelques-unes des caractéristiques électriques du JFET qui permettent de connaître les valeurs de tension à appliquer pour la commande du driver.

La caractérisation en mode de polarisation directe présentée dans la section (I.3.3.1), nous permet de connaître les régimes de fonctionnement du transistor et également la tension V_{DS} pour laquelle le JFET se comporte en régime saturé (figure 59a). A partir de cette caractérisation on obtient la caractéristique de transfert (voir I.3.3.1.2) quand le JFET est en régime saturé ($V_{DS}=25V$).

La caractéristique de transfert (figure 59b) nous permet d'observer les limites du JFET: le courant I_{DSsat} (le courant I_{DS} maximal en régime saturé) et la valeur de V_{GS} qui annule le courant de drain (tension de seuil V_{T0}).

Dans la figure 59b, on remarque qu'à partir d'une tension $V_{GS}=-16V$, le courant de I_{DS} devient petit. Pour bien connaître la valeur à utiliser dans la commande du JFET, la variation du courant I_{DS} en fonction de la tension V_{GS} pour des valeurs faibles de V_{DS} (100mV, 200mV, 300mV) est présentée dans la figure 59c. A partir de cette caractérisation, on trouve les valeurs V_{GS} pour lesquelles les courants de fuite deviennent plus petits quand le JFET opère dans l'état bloqué (faibles valeurs de V_{DS}). On peut également noter que pour $V_{GS}=-20V$, le JFET est bloqué.

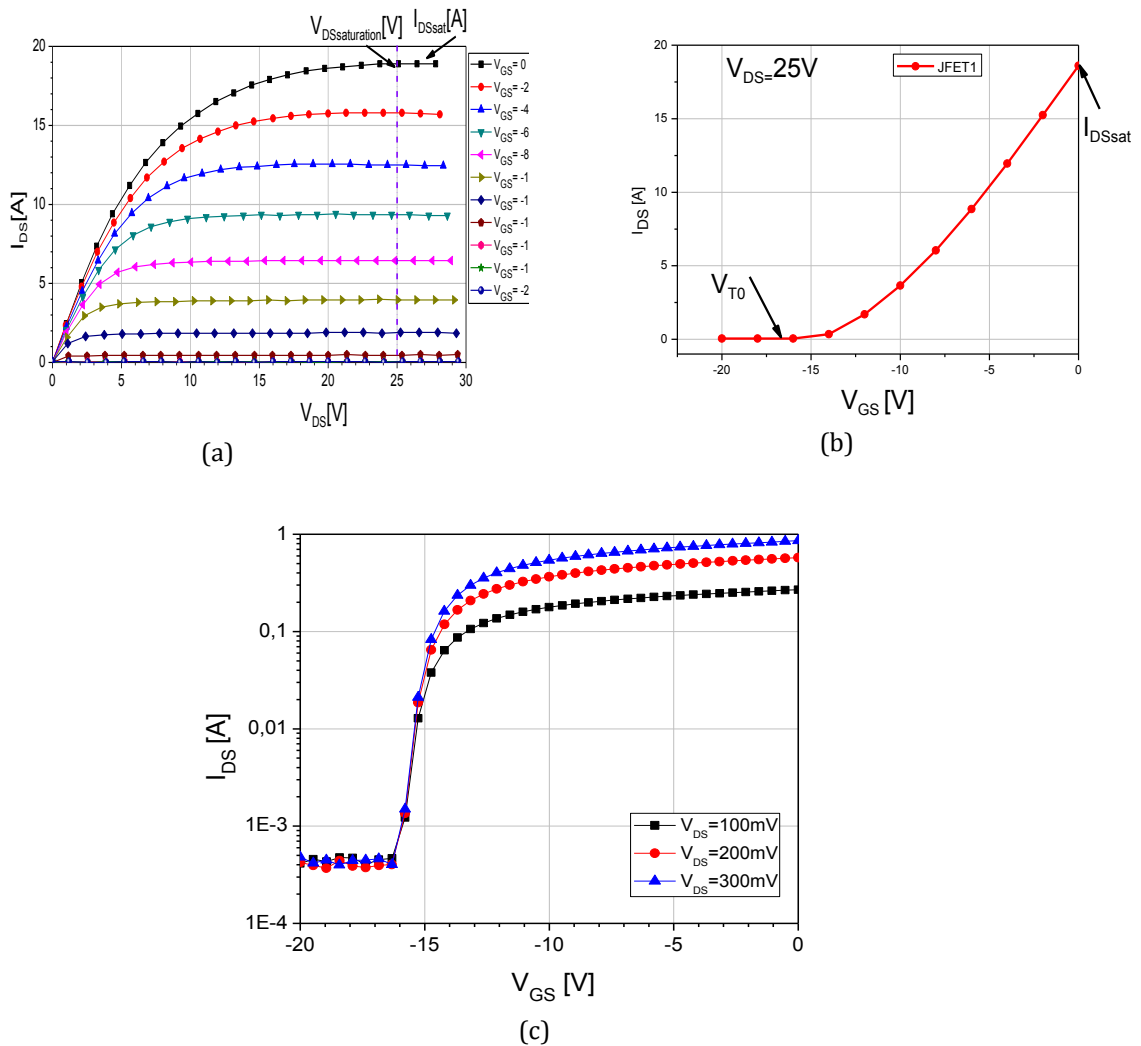


Figure 59. Caractérisation statique du transistor JFET (a), caractérisation de transfert en régime de saturation (b), variation du courant I_{DS} en fonction de V_{GS} pour faibles valeurs de V_{DS}

On réalise les mêmes simulations avec le logiciel Saber® pour comparer le modèle avec les résultats de mesures réelles. Le circuit électrique utilisé est présenté dans la figure 60.

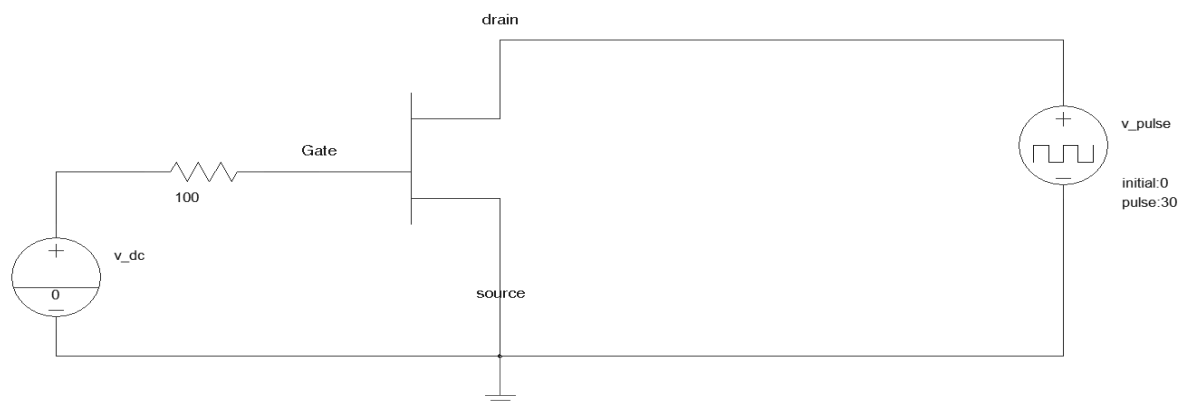


Figure 60. Circuit utilisé dans le simulateur SABER®

Pour réajuster les valeurs du modèle, il est important de connaître les paramètres comme I_{DSS} et la tension de seuil V_{t0} (voir le tableau 4). Le modèle des JFETs a été ajusté en réalisant la caractérisation de quatre composants différents. Les résultats des mesures expérimentales sont présentés dans la figure 61.

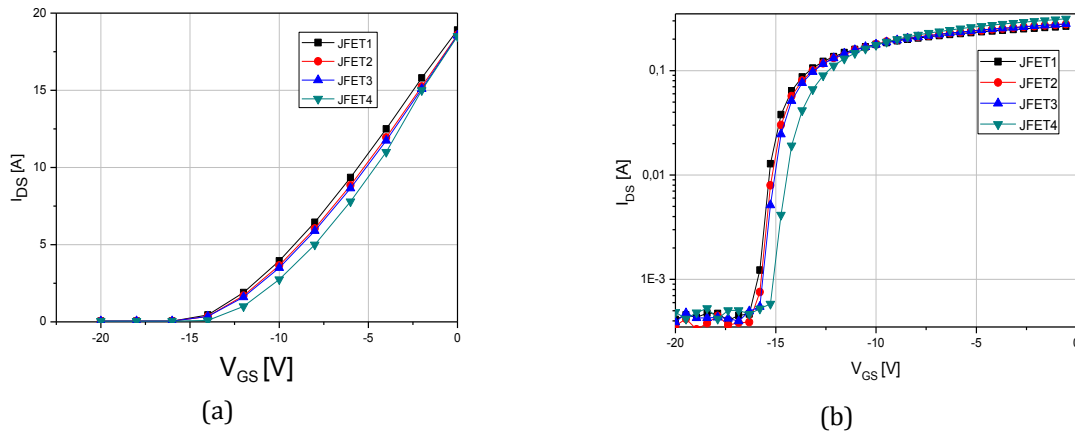


Figure 61. Caractéristiques typiques de transfert pour les quatre composants (a), variation du courant I_{DS} en fonction de V_{GS} pour de faibles valeurs de $V_{DS}=100$ mV pour les quatre composants (b)

Pour trouver un modèle général du comportement, on fait la moyenne des résultats en statique (figure 62 en noir) et à partir de ces résultats on règle le modèle [44]. Finalement les paramètres du modèle utilisé pour faire les réajustements sont :

- a = Moitié de la largeur du canal latéral → Réajustement de la valeur de V_{t0}
- Z = Largeur du canal — Réajustement de la valeur de I_{DSS}

Les valeurs utilisées sont $a=0.708e-6$ m et $Z=0.403e-2$ m, le comportement est présenté dans le graphique de la figure 62 (en rouge) :

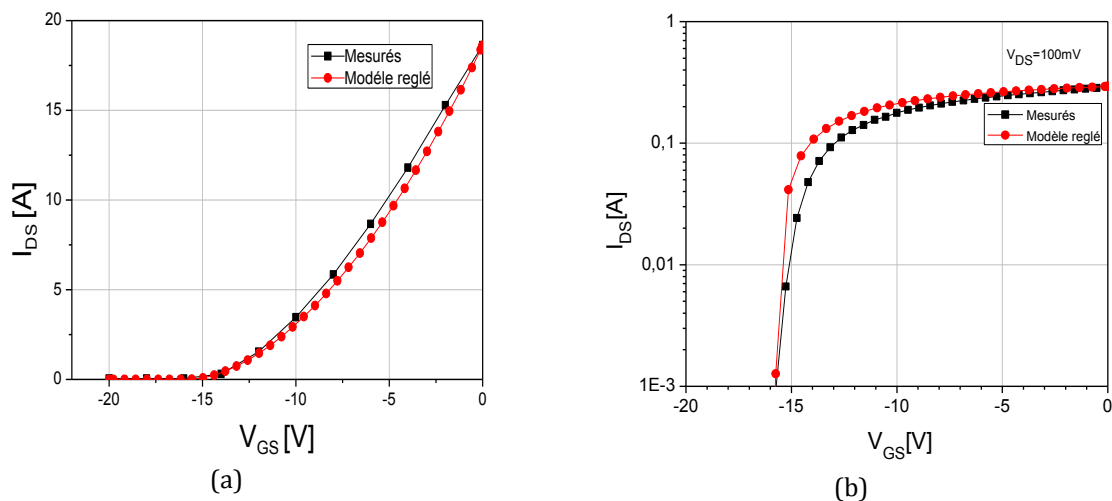


Figure 62. Comparaison des résultats en simulation (noir), modèle SABER® (rouge)

Les résultats obtenus avec le simulateur Saber® présentent quelques écarts par rapport aux mesures réelles du comportement du JFET SiC (figure 62). Ces variations sont dues au fait que dans la modélisation du JFET, le paramètre N_{DD} (concentration de dopants dans le canal vertical) est considéré comme uniforme. Dans le régime dynamique les différences entre ces valeurs influent dans le comportement en transitoire avec une différence dans l'amplitude des oscillations [36].

III.2 Spectre des perturbations électromagnétiques simulées avec saber® comparé aux mesures

Le modèle complet du convertisseur est simulé dans le logiciel Saber® (figure 56). Pour valider l'ensemble du modèle de la cellule de commutation (éléments passifs et actifs), des mesures en temporel ont été réalisées avec un oscilloscope (LeCroy HRO 66Zi codage de l'amplitude sur 12 bits) et comparées avec les résultats obtenus avec le modèle Saber® (une FFT est réalisée avec le logiciel Matlab après rééchantillonnage des signaux temporels).

Pour valider les deux modèles de composants semiconducteurs, les mêmes mesures sont faites pour la cellule de commutation avec le JFET SiC et le MOSFET Si. Les mesures présentées sont la tension drain-source, les courants dans la source et dans la charge, la tension positive et négative dans la résistance de 50Ω aux bornes positive et négative du RSIL et la tension en mode commun et mode différentiel.

Le driver est le même pour le JFET et le MOSFET.

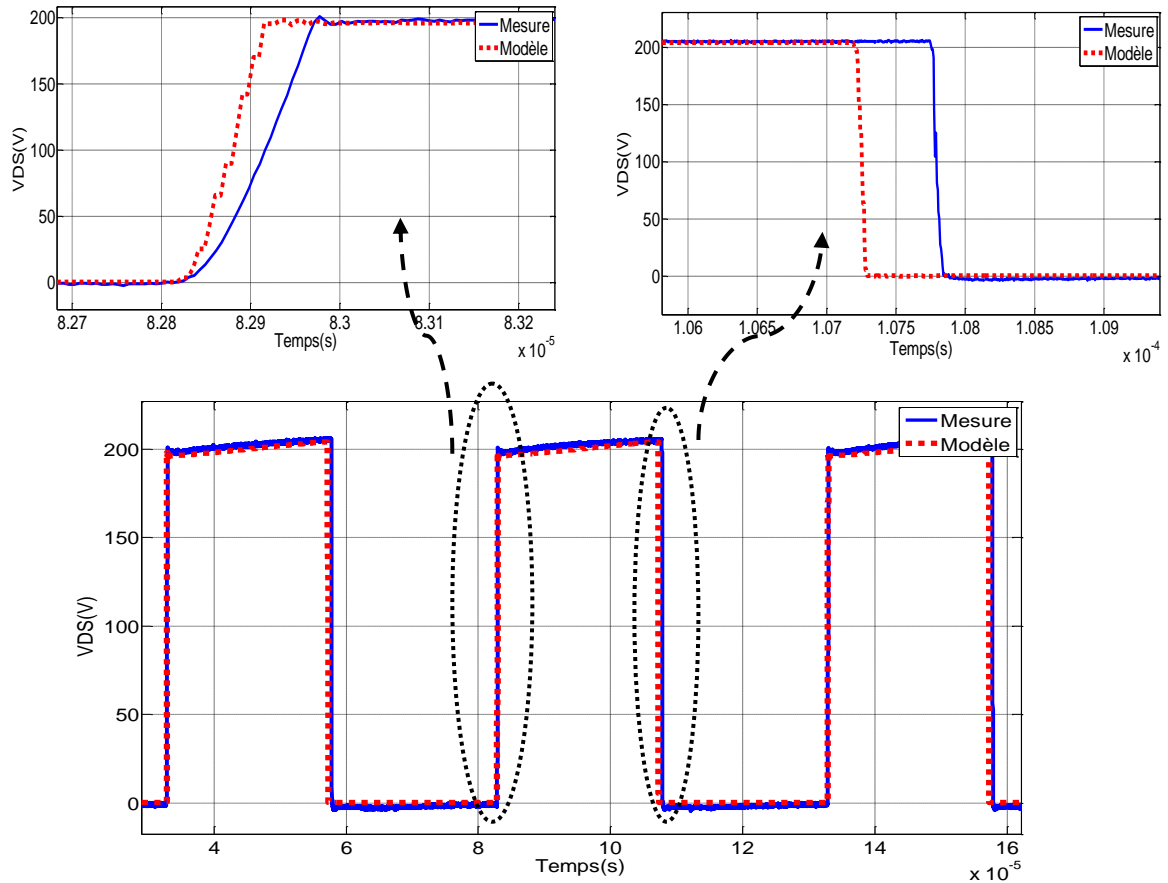
Le signal de commande est généré par un générateur de signal Tektronix AFG3252. Les paramètres de commande sont : la fréquence de découpage 20kHz et le rapport cyclique 50%.

La tension V_{GS} appliquée pour le JFET est déduite des caractérisations statiques de 0V à -20V. Pour le MOSFET la tension de commande V_{GS} de 0 à 20V est obtenue à partir de la fiche technique du composant.

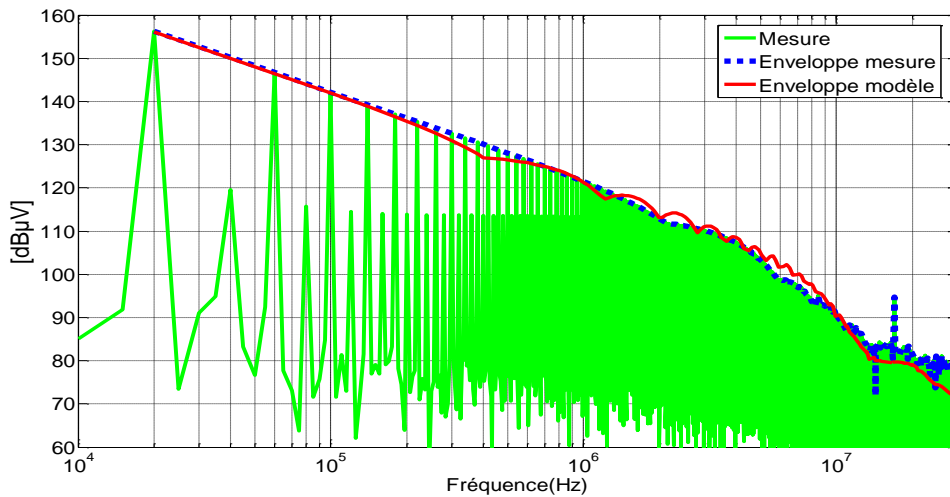
III.2.1 Validation du modèle pour le JFET SiC

Pour valider le modèle de la cellule de commutation équipée avec le JFET, une comparaison de la tension Drain-Source est réalisée. Cette tension est mesurée directement aux bornes du JFET avec des sondes différentielles (LeCroyADP305). La figure 63 montre les formes d'onde à l'ouverture et fermeture du JFET. Le modèle présenté concorde avec les mesures. La FFT peut prédire le comportement en fréquence pour la tension dans le JFET jusqu'à une fréquence de 25MHz (figure 63b).

Il existe des différences dans le spectre de 5dB μ V maximum dans une plage de fréquence de 25 à 30MHz.



(a)



(b)

Figure 63. Comparaison de la tension Drain-Source mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

Pour positionner la sonde de courant, une ouverture est réalisée dans le pcb (figure 49). Le courant dans la source du JFET est mesuré avec une sonde de courant (Tektronix-TCP-30ADC) connectée à un amplificateur (Tektronix-TCP A300-AC/DC). L'amplitude de la première oscillation (autour de 2A) n'est pas bien représentée dans le modèle (figure 64a), ce qui explique les différences constatées dans le domaine fréquentiel au-delà de 8MHz. Ceci est dû au fait que le modèle du composant JFET utilisé présente des problèmes dans la prédiction du courant I_{DS} (le

modèle du JFET ne prend pas en compte les différents comportements des courants dans les deux canaux du JFET, ces comportements restent difficiles à modéliser [36]). Pour corriger les différences dans l'amplitude des oscillations, le modèle du JFET doit être amélioré. Malgré des différences dans le domaine temporel, le modèle permet de représenter le spectre du courant dans la source pour le JFET jusqu'à une fréquence de 8MHz. Il existe une différence dans l'amplitude du spectre mesuré et le modèle de 13dBμV à une fréquence de 1MHz.

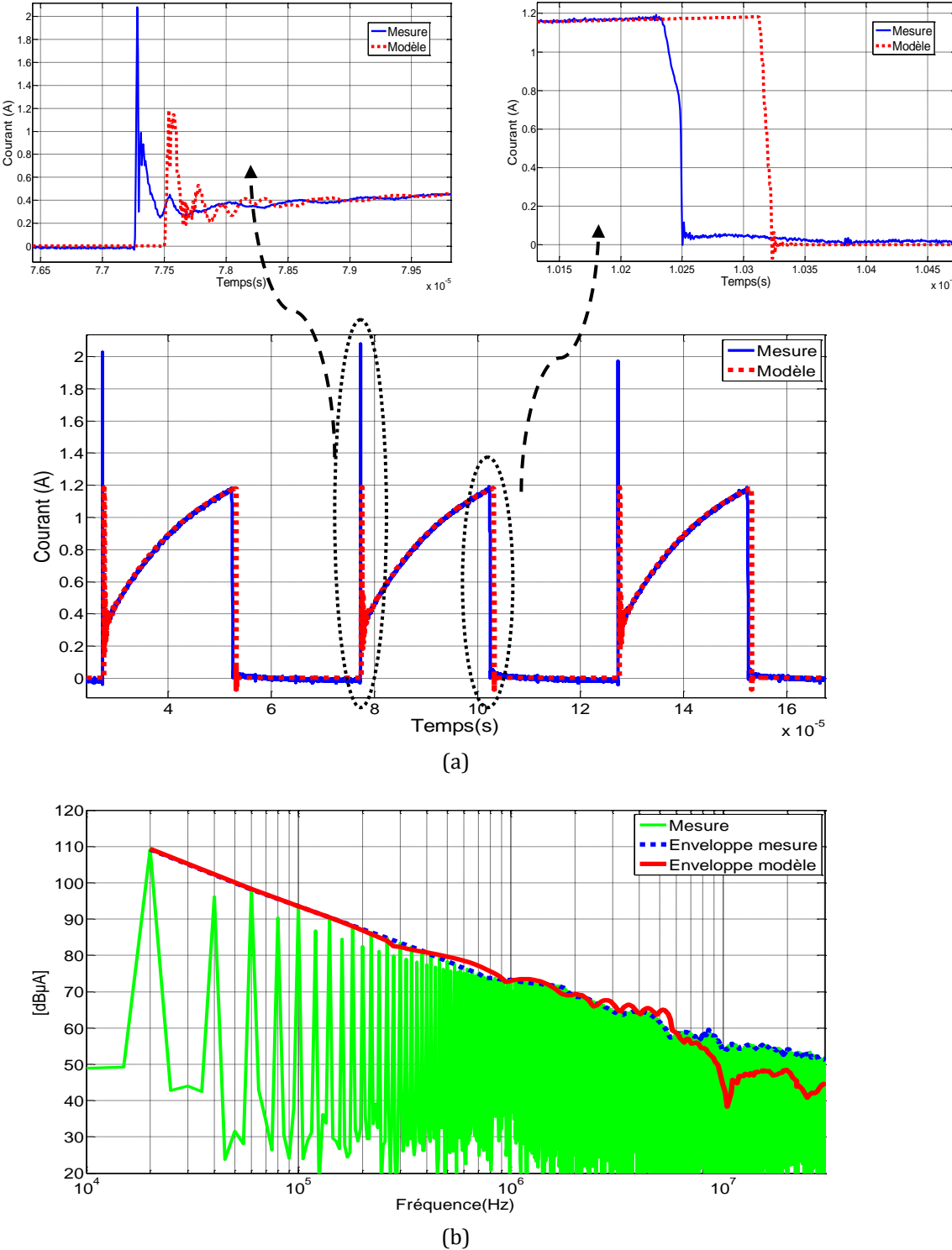
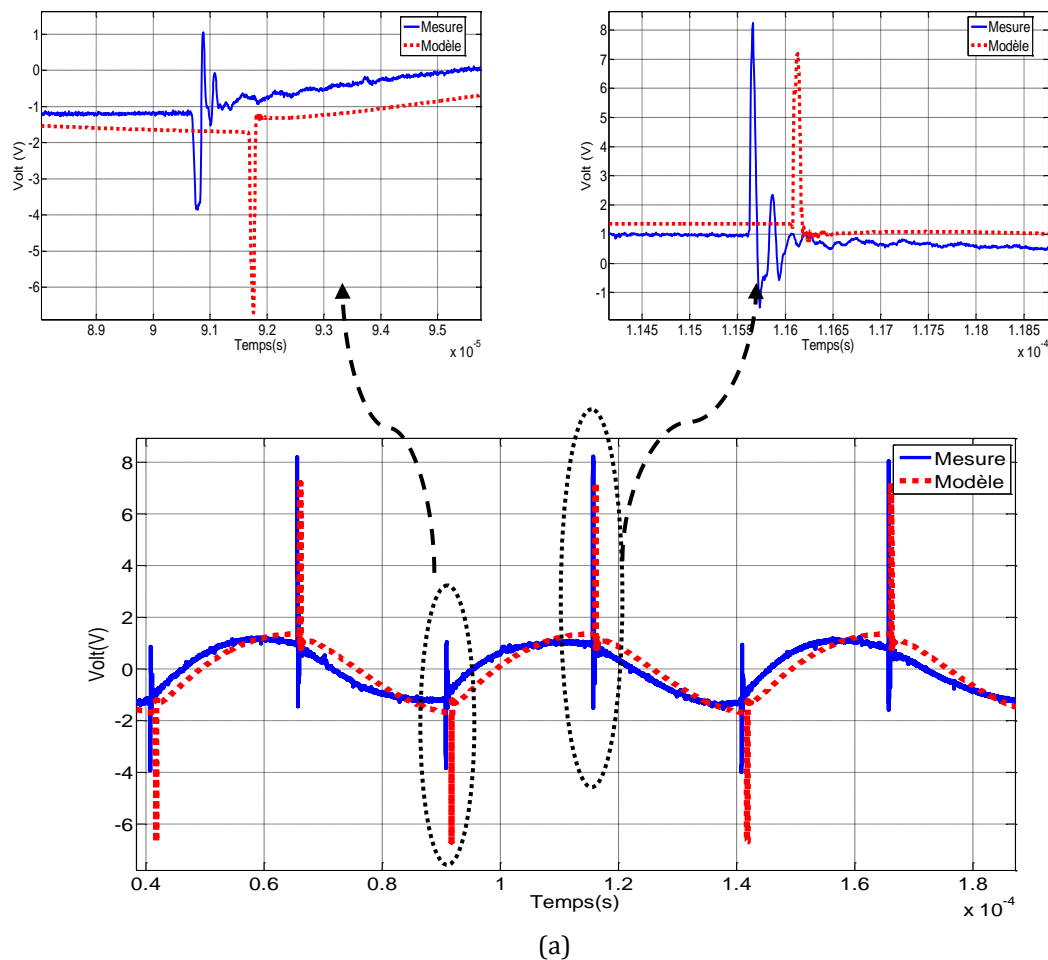
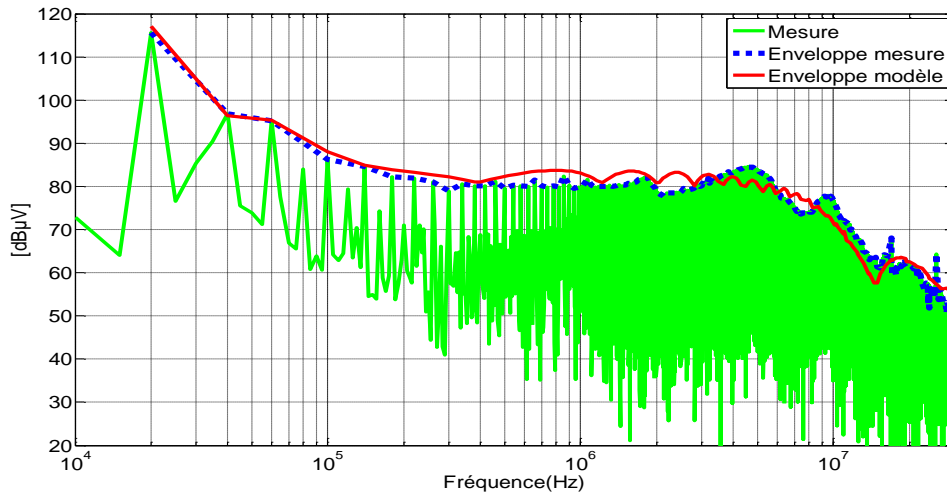


Figure 64. Comparaison du courant de source mesuré et modélisé : domaine temporel (a), domaine fréquentiel (b)

III.2.1.1 Comparaison de la simulation et des mesures au niveau du terminal positif et négatif du RSIL pour le JFET SiC

La tension dans la résistance de 50Ω dans la borne positive du RSIL est présentée dans la figure 65. Cette mesure est importante parce qu'elle permet de vérifier que les niveaux d'émissions sont conformes aux normes en CEM. Le modèle complet présente de bons résultats dans le domaine temporel même si des oscillations à hautes fréquences ne sont pas reproduites par le modèle. La comparaison du spectre présente de bons résultats jusqu'à une fréquence de 30MHz (figure 65b).

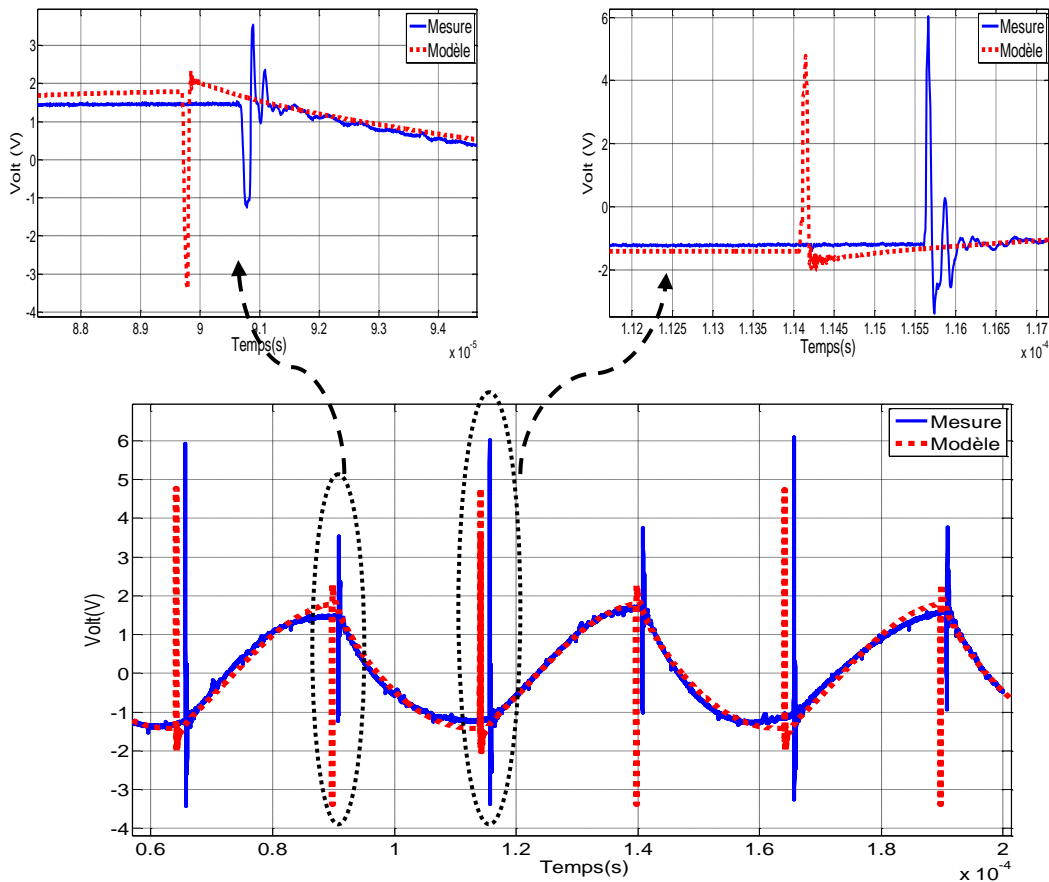




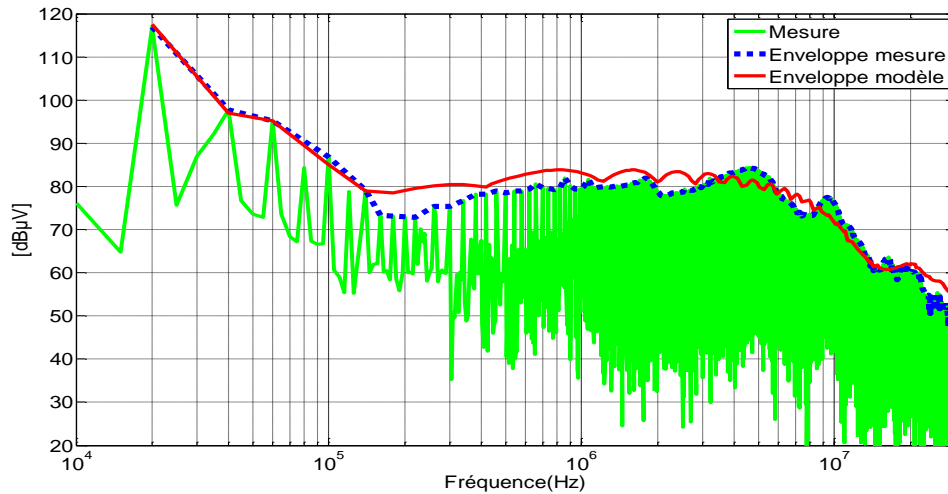
(b)

Figure 65. Comparaison de la tension au niveau de la borne positive du RSIL mesurée et modelisée : domaine temporel (a), domaine fréquentiel (b)

La tension dans la résistance 50Ω de la borne négative du RSIL est présentée dans la figure 66. Le modèle complet présente de bons résultats dans le domaine temporel. La comparaison entre les mesures et le modèle Saber® montre une différence maximale de $5\text{dB}\mu\text{V}$ dans la plage de fréquence de 140kHz à 440kHz . Ce modèle peut être utilisé pour prédire les perturbations dans le spectre jusqu'à une fréquence de 30MHz .



(a)



(b)

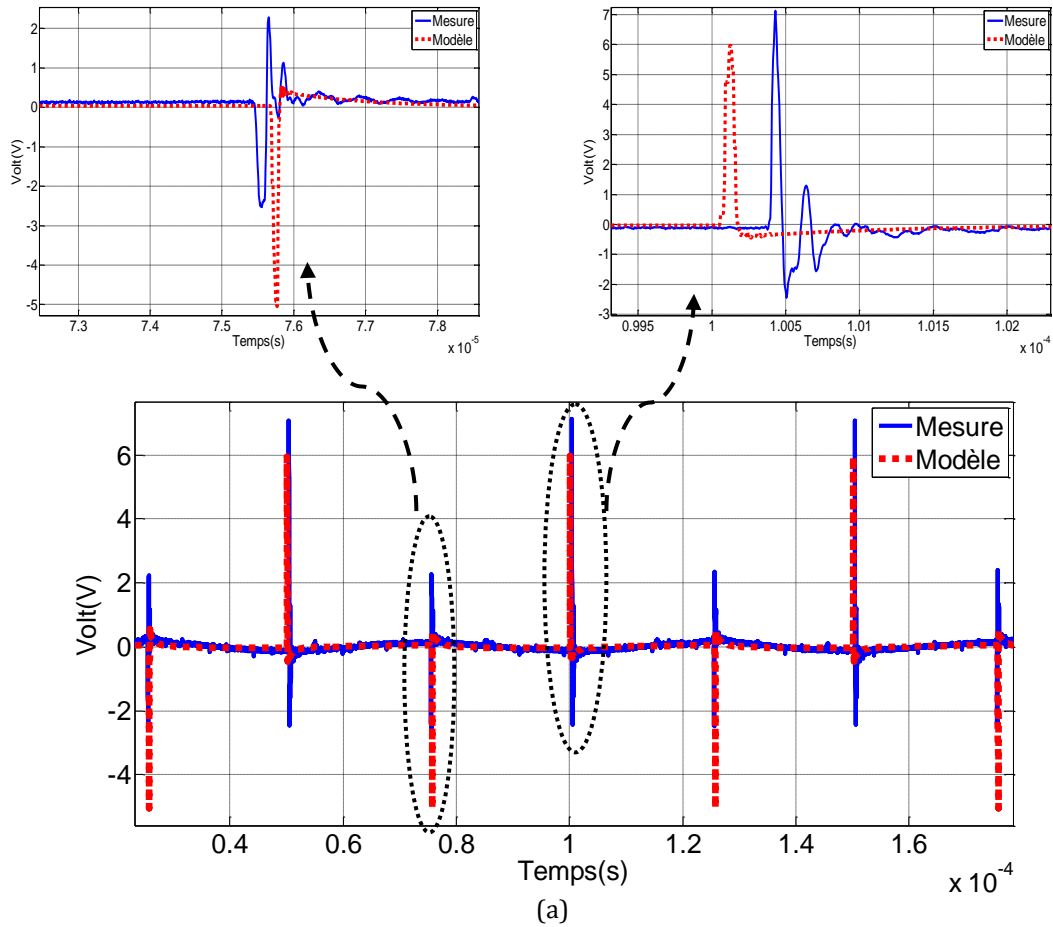
Figure 66. Comparaison de la tension au niveau de la borne négative du RSIL mesurée et modelisée : domaine temporel (a), domaine fréquentiel (b)

III.2.1.2 Comparaison de la simulation et des mesures de tension de mode commun et de mode différentiel pour le JFET SiC

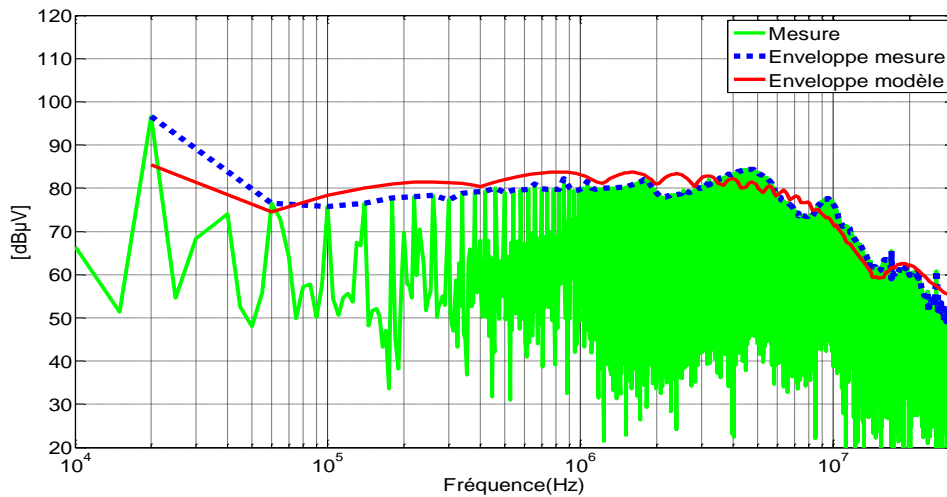
Les mesures en MC et MD pour la cellule de commutation équipée avec le JFET SiC sont présentées dans les figures 67 et 68.

Dans les résultats de la tension de MC dans le domaine temporel présentés (figure 67a), le modèle présente des différences dans l'amplitude des oscillations par rapport aux mesures.

Dans le spectre il existe une différence de 11dBµV pour la fréquence de découpage. On rappelle que les normes en CEM en mode conduit commencent en général à 150kHz jusqu'à 30MHz, dans cette gamme de fréquence le modèle donne de bons résultats. En conclusion le modèle peut être utilisé dans la prédiction des perturbations en MC et donc pour le design de filtres jusqu'à une fréquence de 30MHz. Le modèle du convertisseur ne prend pas en compte les perturbations générées par le circuit de commande.



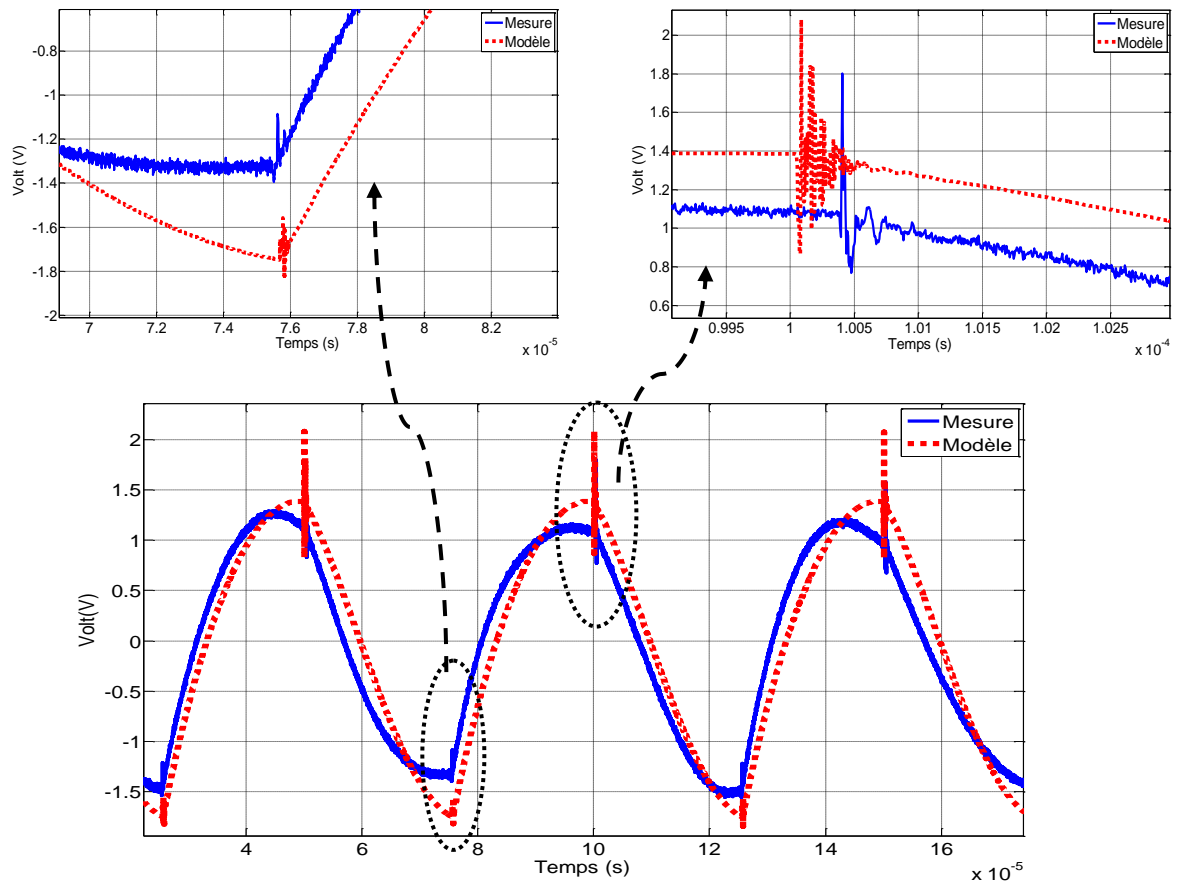
(a)



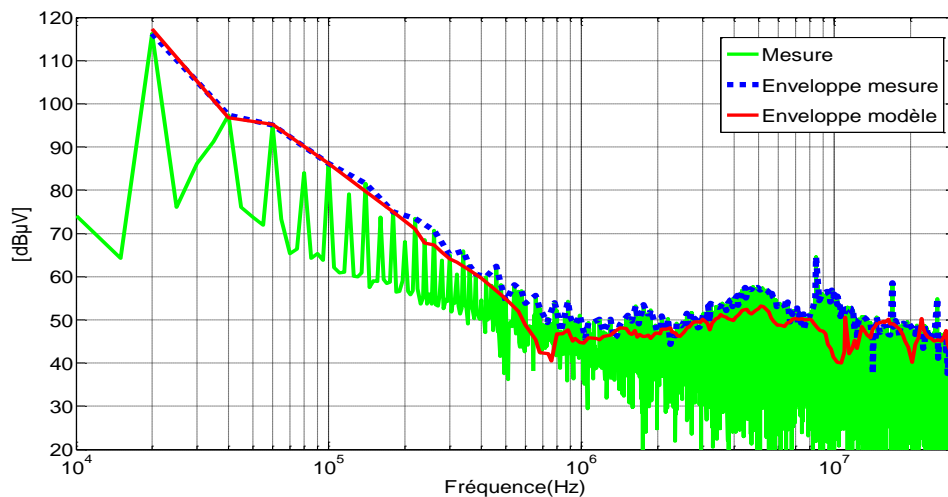
(b)

Figure 67. Comparaison de la tension MC mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

Pour la tension en MD le modèle donne de bons résultats dans le domaine temporel et aussi dans le domaine fréquentiel. Le modèle prédit les perturbations en MD sans prendre en compte la valeur de bruit ajoutée par les systèmes électroniques annexes.



(a)



(b)

Figure 68. Comparaison de la tension MD mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

III.2.1.3 Courant dans la charge pour le JFET SiC

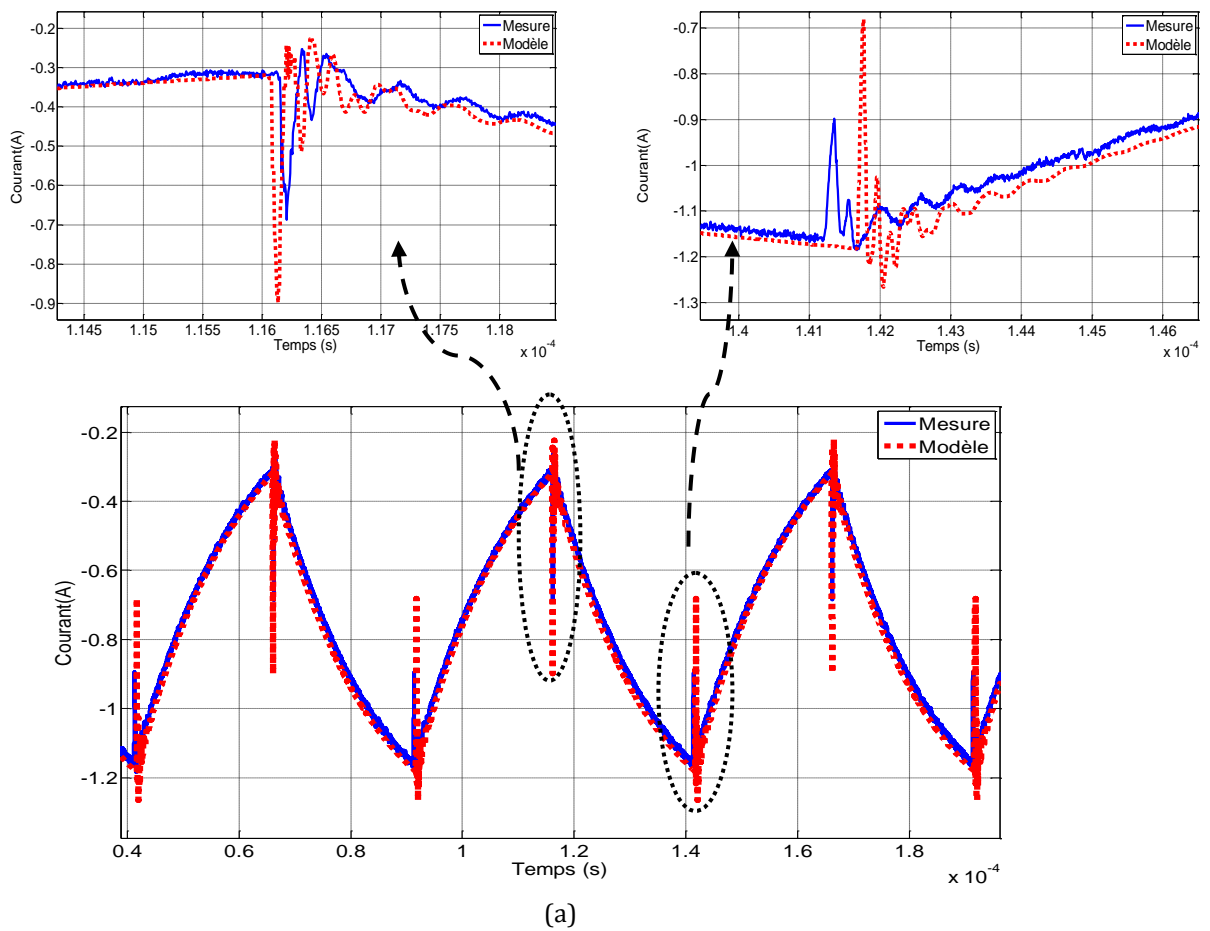
Finalement le courant dans la charge est mesuré et comparé avec les résultats du modèle. Dans les mesures en temporel il y a une différence dans l'amplitude des oscillations par rapport au modèle. Dans le domaine fréquentiel, cela se traduit par une différence de moins de 10dBμV dans une plage de fréquence de 5 à 10MHz. Ces données sont en adéquation avec les résultats

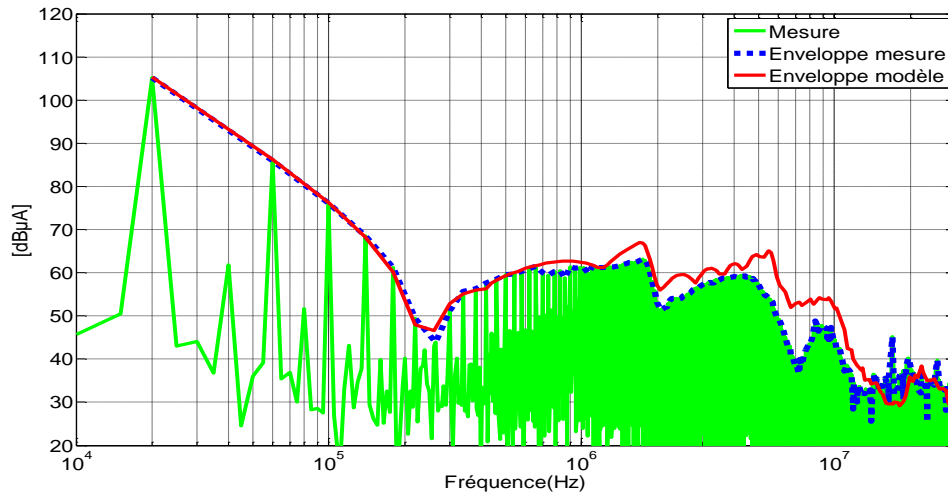
obtenus à partir du modèle pour le courant dans la source figure 64) où le modèle présente quelques écarts dans le domaine fréquentiel pour la même plage de fréquence (à partir de 5MHz).

En conclusion le modèle du JFET SiC utilisé est capable de prédire les perturbations en tension (tension drain-source, tension dans les bornes de RSIL) avec de bons résultats jusqu'à une fréquence de 30MHz.

Dans la comparaison des courants (courant dans la source et la charge), il existe quelques écarts dans le spectre à partir d'une fréquence de 8MHz.

Le modèle complet du convertisseur avec le JFET SiC est capable de prédire les perturbations en MC en MD jusqu'à une fréquence de 30MHz.





(b)

Figure 69. Comparaison du courant dans la charge mesuré et modelisé : domaine temporel (a), domaine fréquentiel (b)

III.2.2 Validation du modèle pour le MOSFET Si

Pour valider le modèle de la cellule de commutation équipée avec le MOSFET en Si, la même procédure que pour le JFET SiC a été réalisée.

Une comparaison de la tension drain-source est réalisée. La figure 70a montre les allures dans le domaine temporel à l'ouverture et fermeture du MOSFET. Avec ces résultats, on remarque que les temps de commutations mesurés sont plus courts que ceux obtenus à partir du modèle.

La FFT peut prédire le spectre jusqu'à une fréquence de 1.5MHz (figure 70b). A partir de cette fréquence il y a des différences dans le spectre de 10dBμV maximum entre la mesure et la simulation.

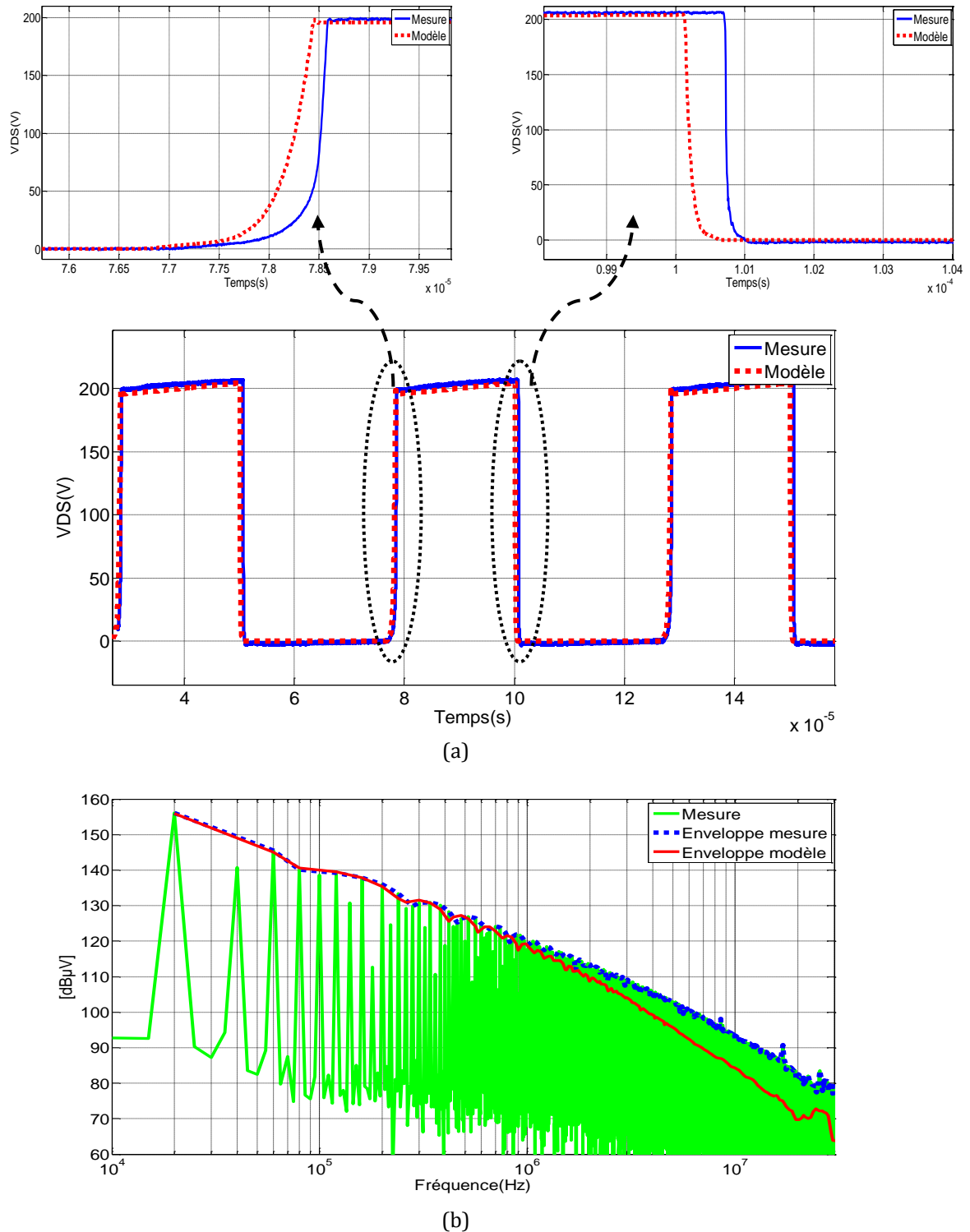
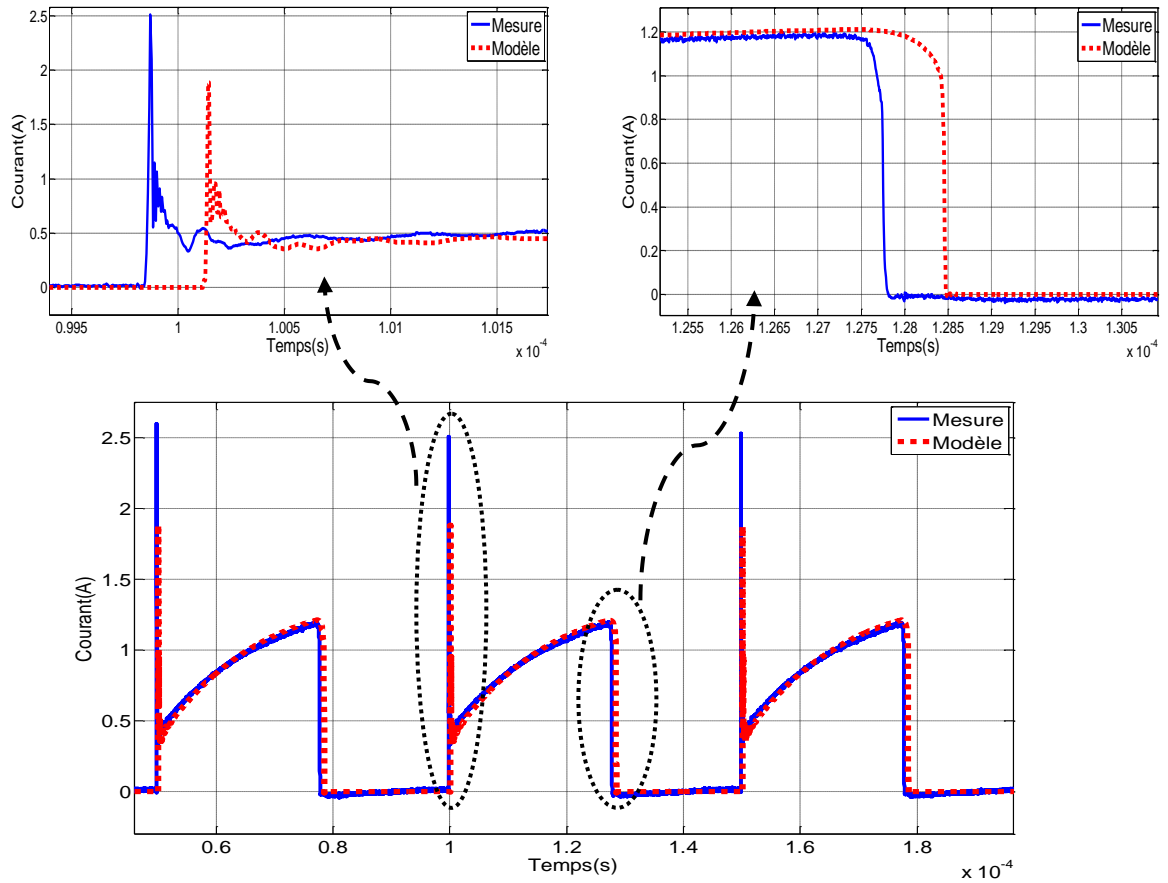
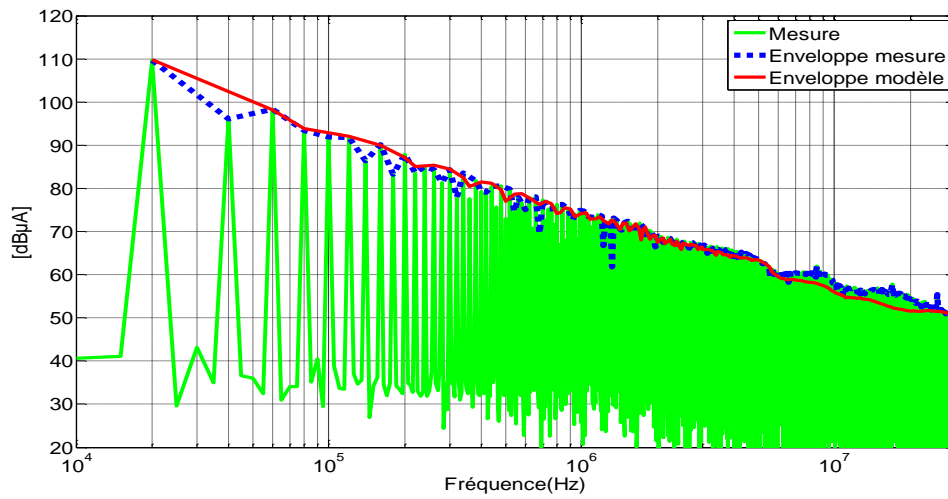


Figure 70. Comparaison de la tension drain-source mesurée et modélisée: domaine temporel (a), domaine fréquentiel (b)

Le courant dans la source est présenté dans la figure 71. Contrairement à la tension drain-source, le modèle donne de bons résultats en temporel et aussi dans le domaine fréquentiel pour toute la plage de fréquence étudiée.



(a)



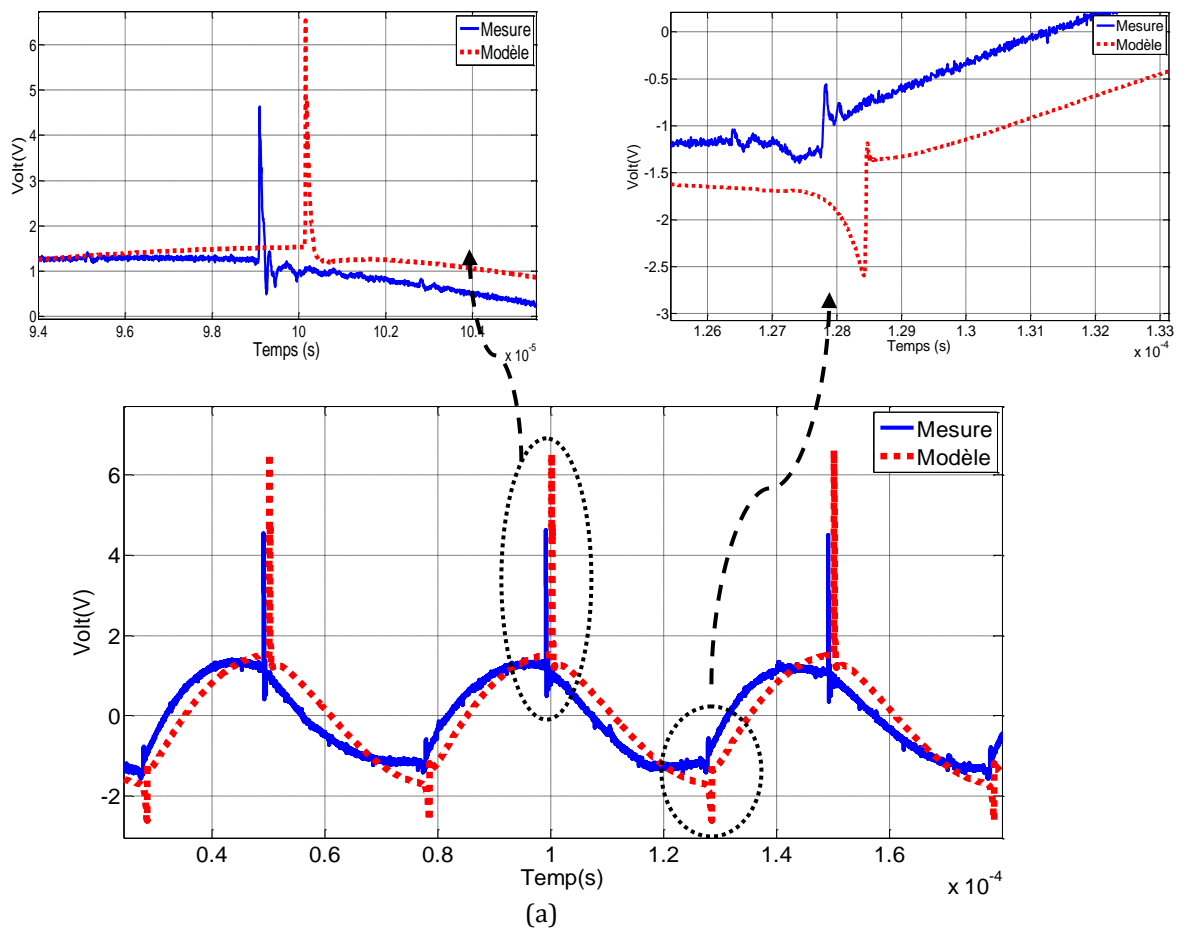
(b)

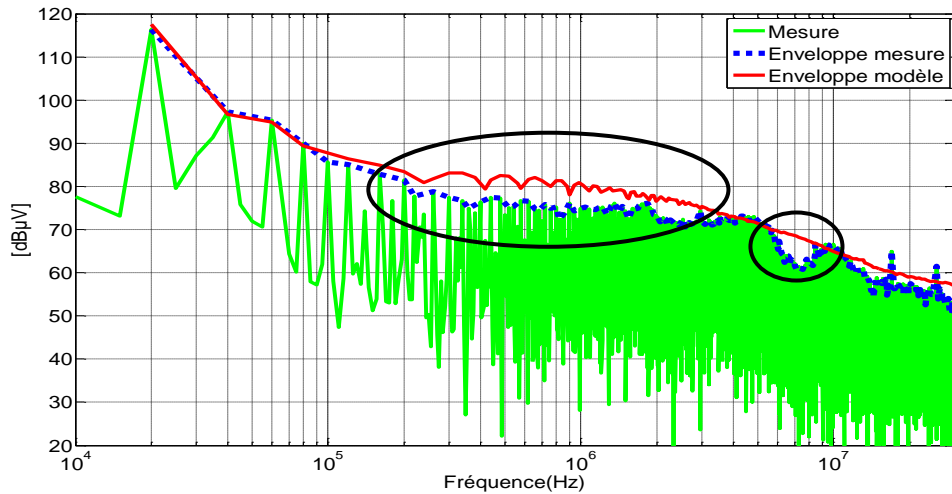
Figure 71. Comparaison du courant de source mesuré et modélisé: domaine temporel (a), domaine fréquentiel (b)

III.2.2.1 Comparaison de la simulation et des mesures au niveau du terminal positif et négatif du RSIL pour le MOSFET Si

La tension aux bornes de la résistance de 50Ω de la borne positive du RSIL est présentée dans la figure 72a. Les résultats dans le domaine temporel montrent une différence dans l'amplitude des perturbations du modèle par rapport aux mesures.

Les résultats dans le domaine fréquentiel montrent des différences de moins de $7\text{dB}\mu\text{V}$ entre les résultats obtenus en simulation par rapport aux mesures pour une plage de fréquence de 240kHz à 3.7MHz . A la fréquence de 7.2MHz , il existe une différence de $8\text{dB}\mu\text{V}$ (figure 72b).



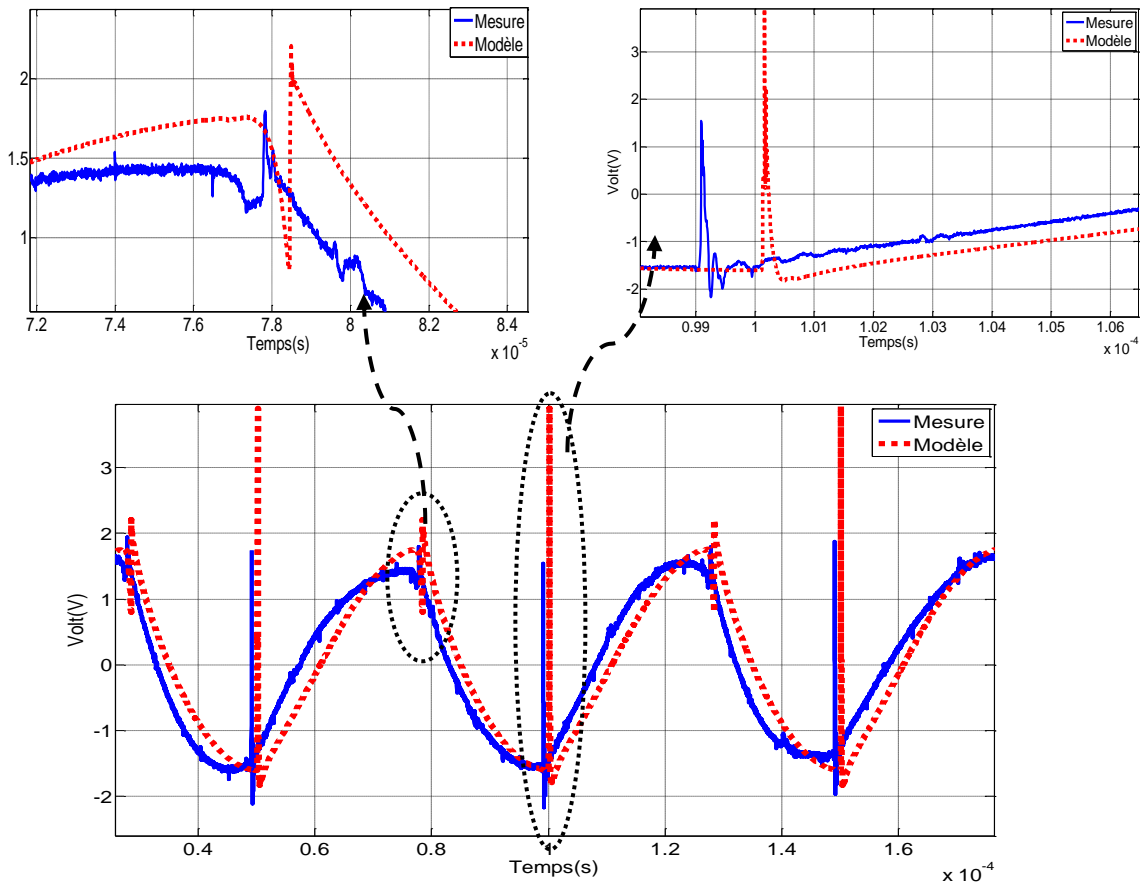


(b)

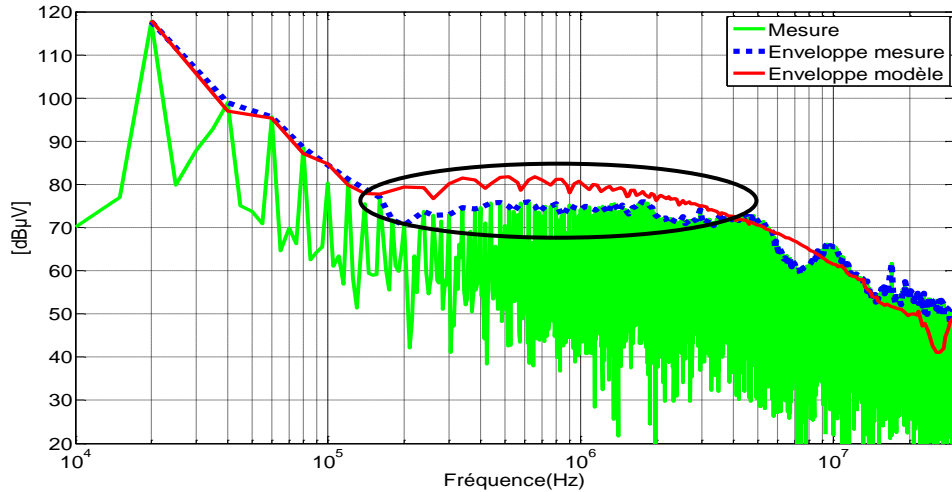
Figure 72. Comparaison de la tension positive du RSIL mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

La figure 73 montre la tension aux bornes de la résistance 50Ω de la borne négative du RSIL. Pour les résultats dans le domaine temporel (figure 73a), l'amplitude des oscillations du modèle est plus élevée que celle des mesures.

Dans le domaine fréquentiel, l'amplitude du spectre présente des différences de moins de $9\text{dB}\mu\text{V}$ dans une plage de fréquence de 160kHz à 3.6MHz (figure 73b).



(a)



(b)

Figure 73. Comparaison de la tension dans la borne négative du RSIL mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

III.2.2.2 Comparaison de la simulation et des mesures de tension de mode commun et mode différentiel pour le MOSFET Si

Les mesures MC et MD pour la cellule de commutation équipée avec le MOSFET sont présentées dans les figures 74 et 75.

La tension MC mesurée dans le domaine temporel présente des différences dans l'amplitude des oscillations par rapport au modèle (figure 74a). Dans le domaine fréquentiel il y a une différence de 11dB μ V pour la fréquence de découplage. Le modèle a un décalage de moins de 7dB μ V dans une plage de fréquence des 100kHz à 4MHz par rapport aux mesures expérimentales (figure 74b).

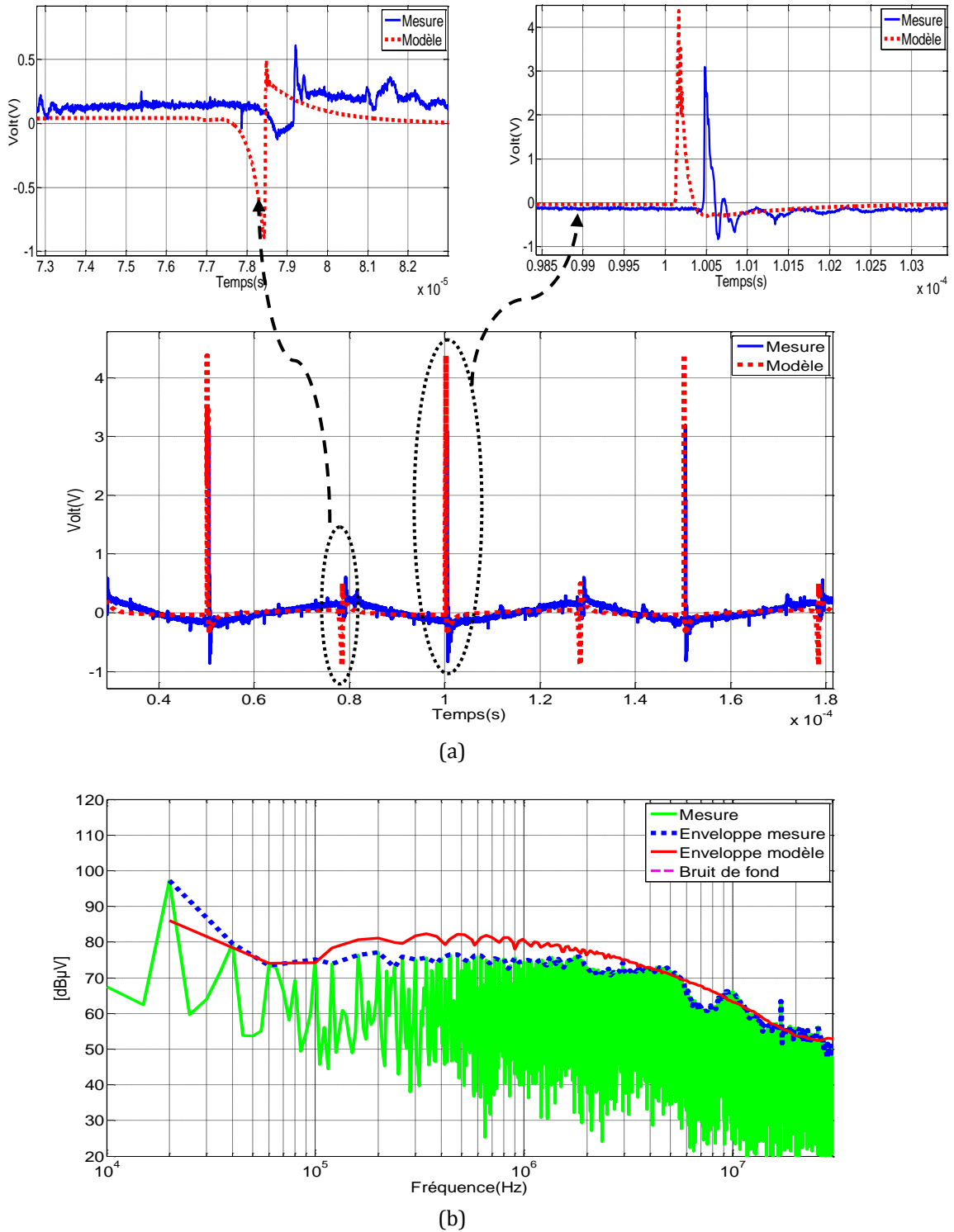


Figure 74. Comparaison de la tension MC mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

La tension MD dans le domaine temporel (figure 75a) présente une différence dans les oscillations du modèle par rapport à la mesure. Dans le domaine fréquentiel, le modèle présente une différence de moins de 7dBμV dans l'amplitude du spectre à partir d'une fréquence de 6MHz (figure 75b).

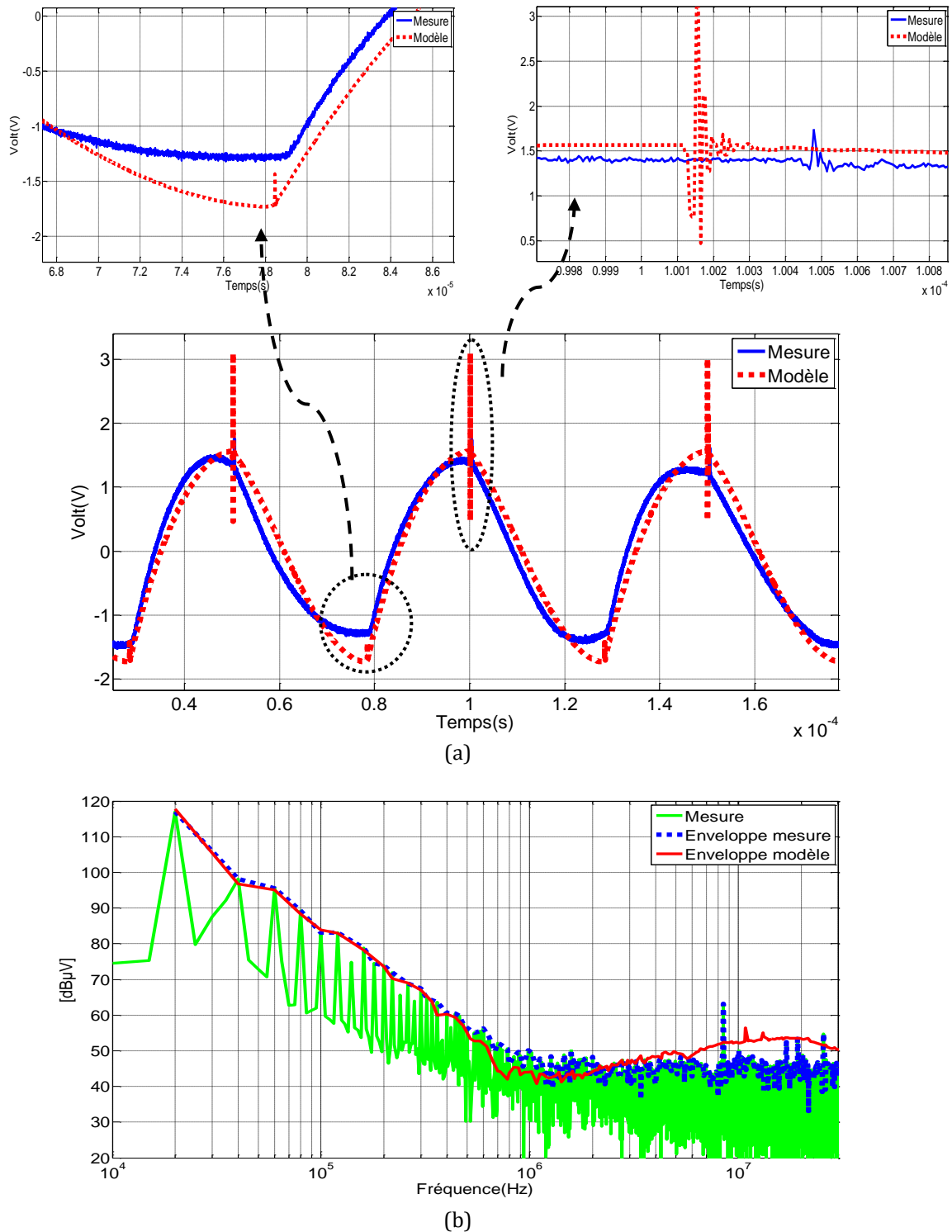


Figure 75. Comparaison de la tension MD mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

III.2.2.3 Courant dans la charge pour le MOSFET Si

Le courant de charge dans le domaine temporel est présenté dans la figure 76a, les mesures dans le domaine temporel présentent de bons résultats comparés au modèle. Dans le domaine fréquentiel, le modèle peut prédire le spectre pour le courant dans la charge jusqu'à une fréquence de 30MHz (figure 76b).

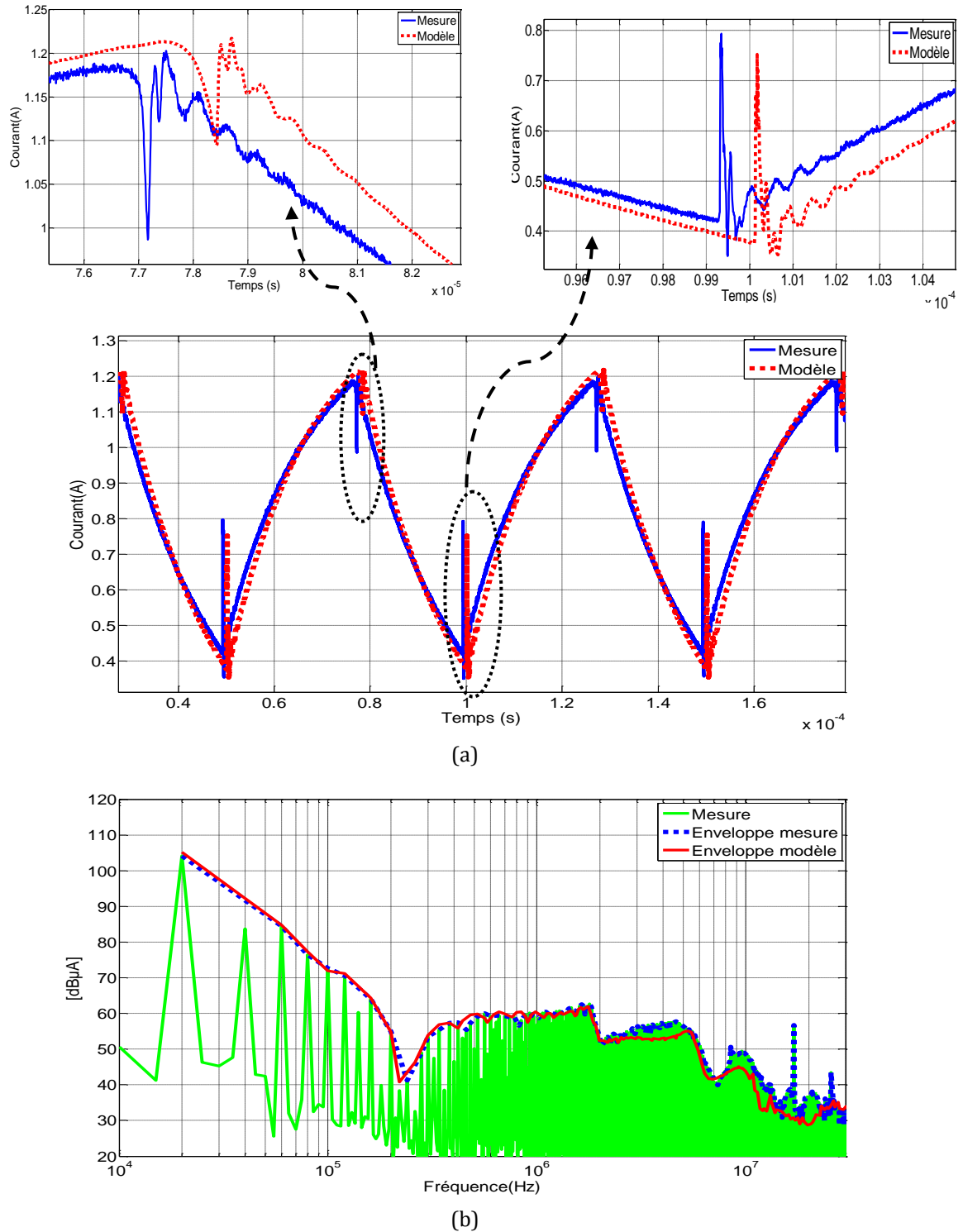


Figure 76. Comparaison du courant dans la charge mesuré et modélisé : domaine temporel (a), domaine fréquentiel (b)

Finalement le modèle de la cellule de commutation équipée avec le MOSFET Si donne de bons résultats pour les courants mesurés dans la cellule de commutation (courant source et dans la charge). Pour la prédiction des perturbations en tension, le modèle présente des différences dans le spectre de 7dBμV maximum dans une plage de fréquence de 100MHz à 4MHz.

A la différence du modèle du JFET SiC, le modèle de MOSFET Si génère plus d'erreurs dans la prédiction du spectre en MC et en MD.

III.3 Comparaison des interférences mesurées générées par le MOSFET (Si) et par les JFET (SiC)

Pour comparer les interférences générées par les deux composants semiconducteurs, des mesures en temporel ont été réalisées. Les mêmes conditions ont été appliquées. Le circuit de commande utilisé est le même pour le JFET et le MOSFET. La résistance de grille vaut 100Ω , la fréquence de découpage est de 20kHz et le rapport cyclique de 50% .

Pour commencer, la tension drain-source dans le domaine temporel est mesurée pour les deux composants (figure 77). Le temps de commutation est moins élevé pour le JFET (90ns) que pour le MOSFET (690 ns).

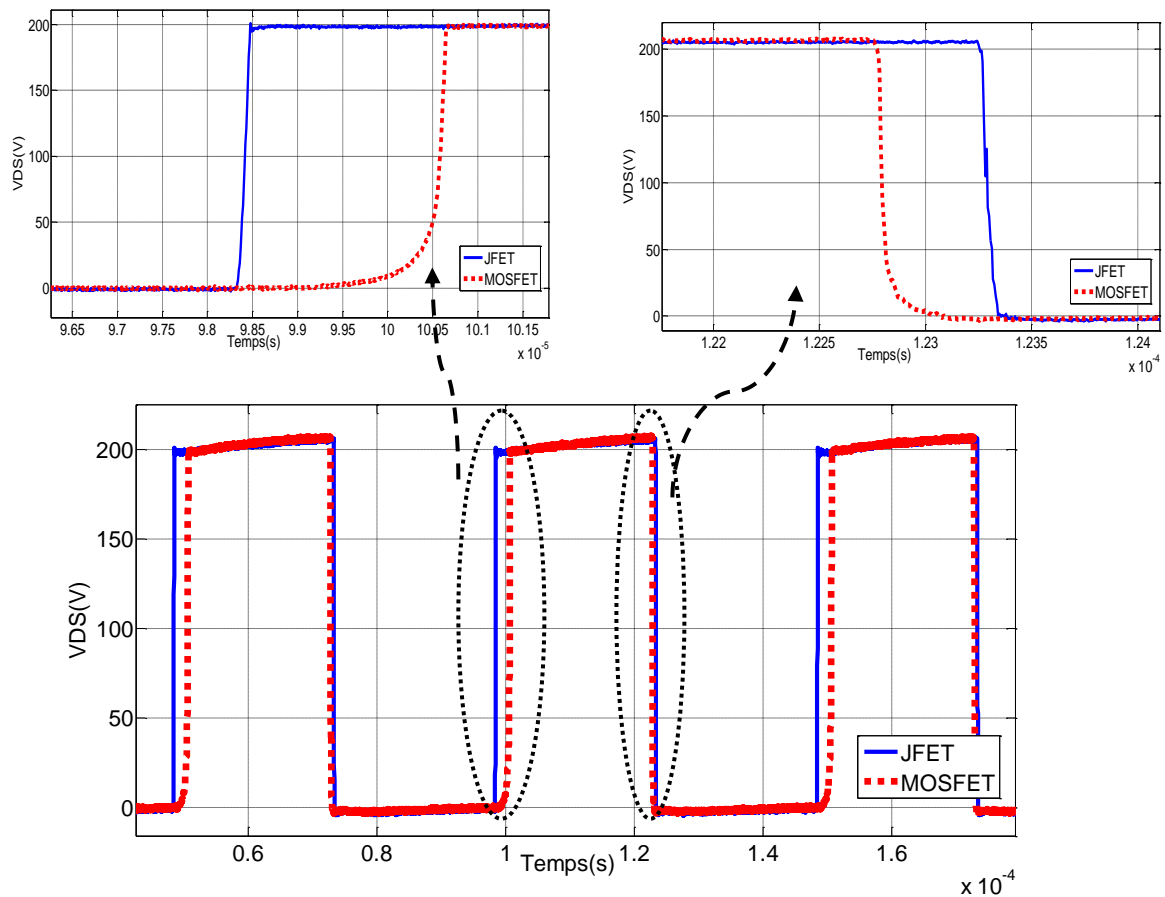


Figure 77. Tension Drain-Source mesurée dans le domaine temporel pour les deux composants

Le courant dans la source est mesuré et comparé pour les deux composants (figure 78), on remarque que la réponse en courant est la même pour les deux composants.

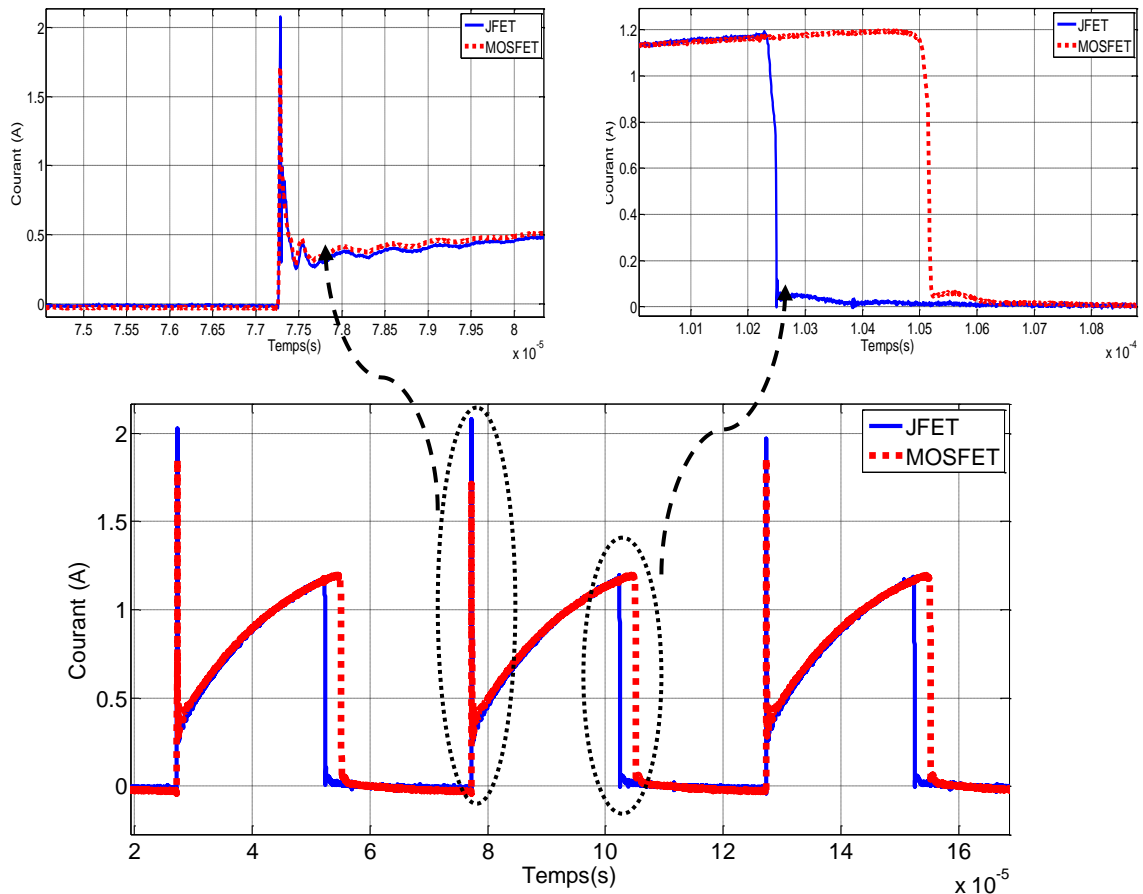


Figure 78. Courant drain mesuré pour le JFET et le MOSFET

III.3.1 Comparaison des mesures aux bornes des terminaux positif et négatif du RSIL

Les tensions positives et négatives aux bornes de la résistance 50Ω du RSIL ont été mesurées (figure 79 et figure 80). Les résultats des perturbations dans le domaine temporel des deux composants aux bornes de la résistance positive du RSIL (figure 79a) montrent que les JFET présentent plus d'oscillations avec des amplitudes plus élevées par rapport au MOSFET.

La figure 79b présente le spectre pour les deux composants, les niveaux des perturbations sont les mêmes jusqu'à une fréquence de 200kHz (perturbations liées aux harmoniques de la fréquence de découplage). A partir de cette fréquence et jusqu'à 1MHz, l'amplitude du spectre des perturbations est plus élevée pour les JFET SiC que pour le MOSFET Si (maximum $5\text{dB}\mu\text{V}$).

A haute fréquence (à partir de 1MHz), le niveau du spectre devient encore plus important pour le JFET SiC. Par exemple, à des fréquences de 5MHz et 10MHz les niveaux du spectre ont $10\text{dB}\mu\text{V}$ de décalage par rapport au MOSFET Si.

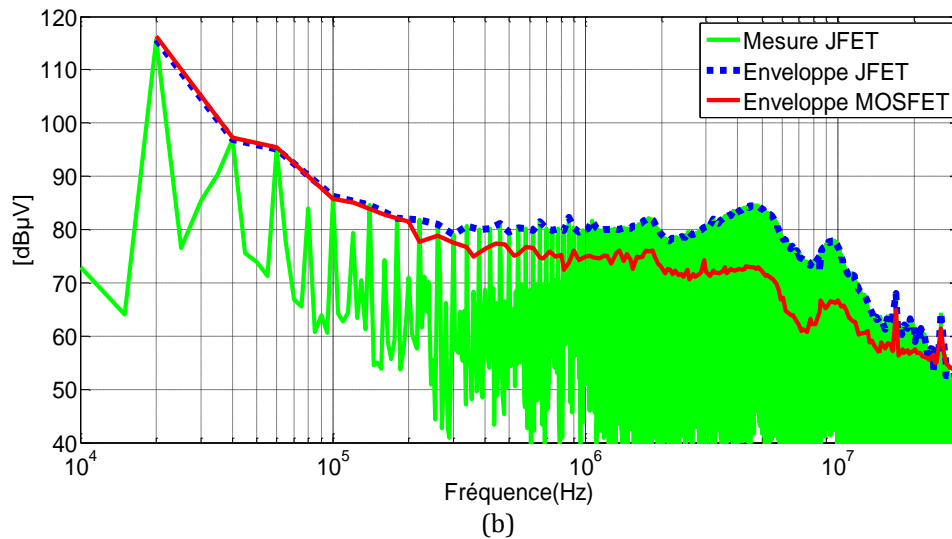
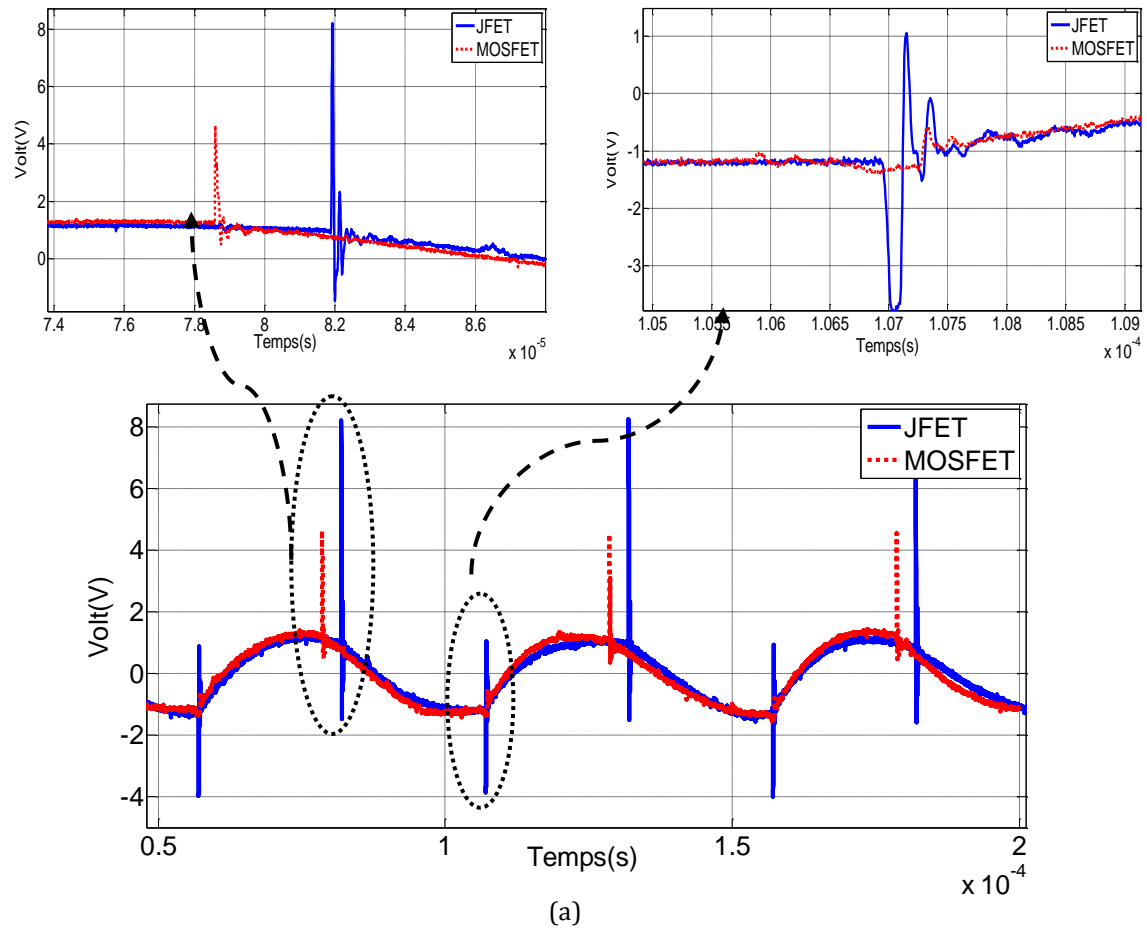


Figure 79: Comparaison de la tension mesurée aux bornes de la résistance positive RSIL pour le JFET et le MOSFET : (a) domaine temporel (b) domaine fréquentiel

La figure 80a compare les résultats des mesures en temporel dans la résistance négative du RSIL. On remarque que le JFET présente plus d'oscillations avec une amplitude plus élevée. Les résultats dans le domaine temporel (figure 80b) montrent que les niveaux de perturbations sont plus élevés pour le JFET à partir d'une fréquence de 200kHz. A des fréquences de 5 et 10MHz, la différence entre les deux composants est de 12dBμV.

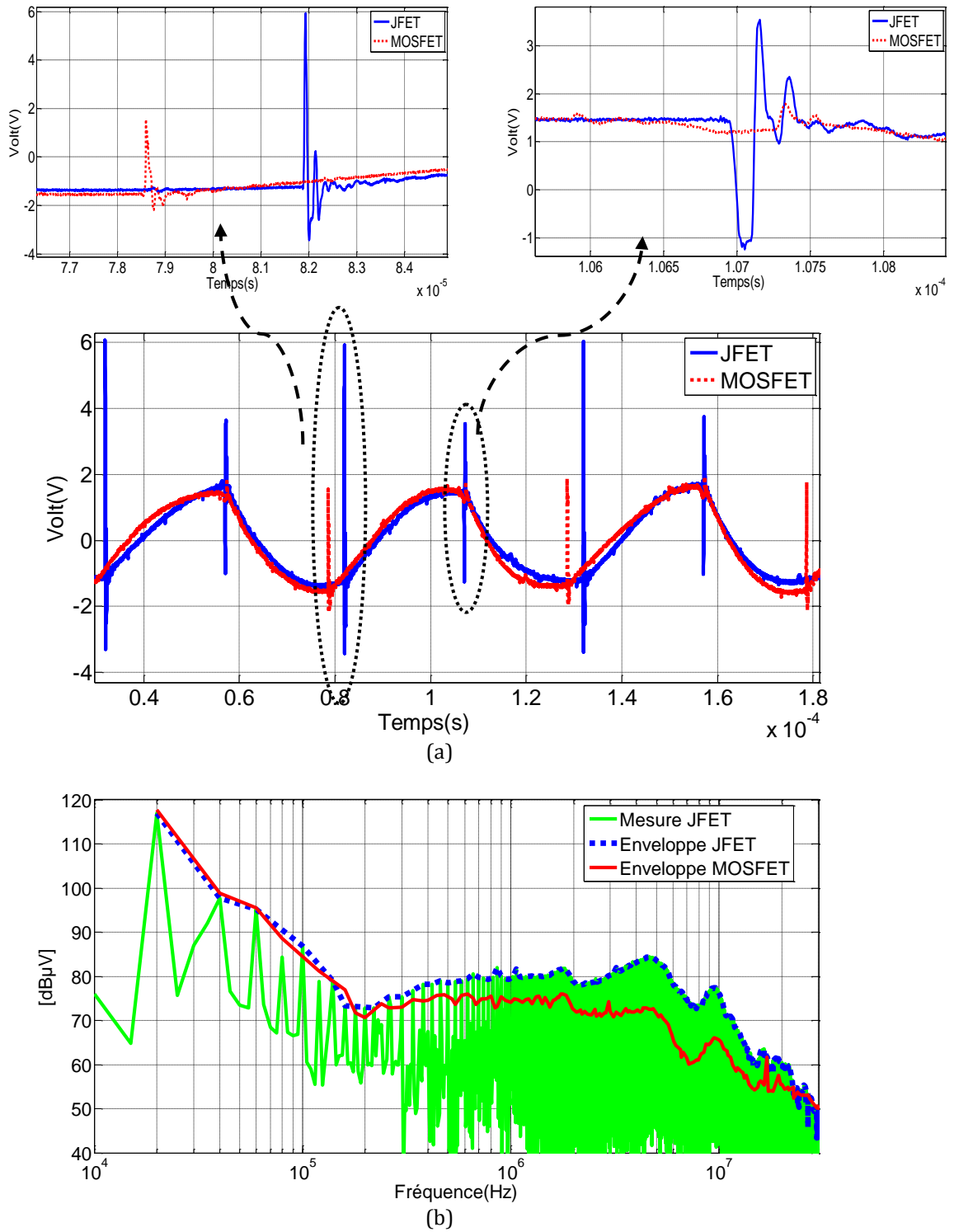
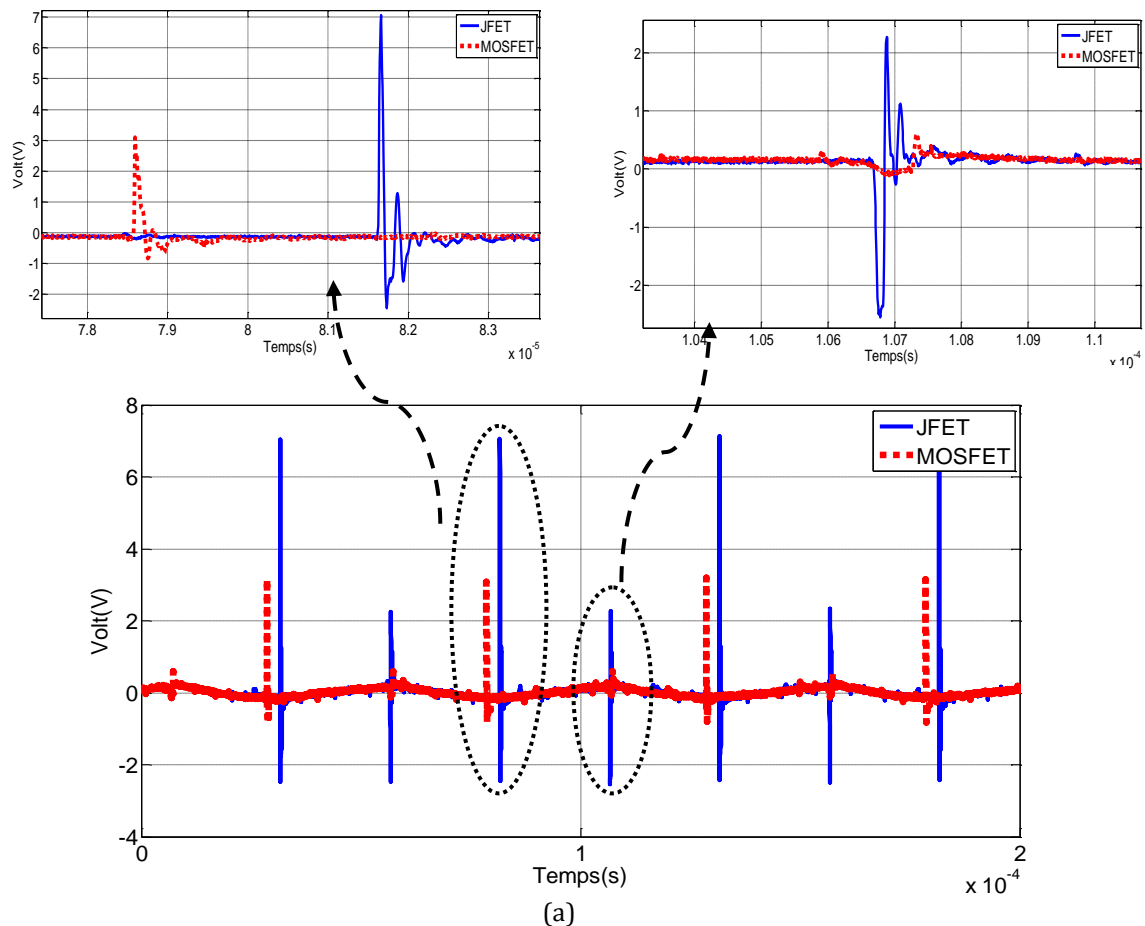
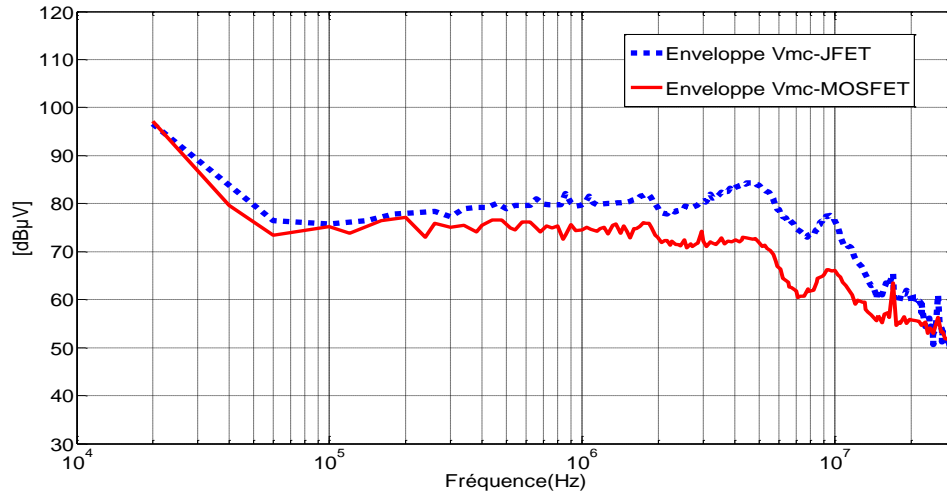


Figure 80. Comparaison de la tension mesurée aux bornes de la résistance négative $RSIL$ pour le JFET et le MOSFET : domaine temporel (a), domaine fréquentiel (b)

III.3.2 Comparaison des mesures de tension de mode commun et de mode différentiel pour les deux composants semiconducteurs

On voit que les niveaux des perturbations ne sont pas très différents en basse fréquence jusqu'à 300kHz, (figure 81 et figure 82). En haute fréquence les niveaux des spectres en MC sont plus élevés pour le JFET SiC. Pour une fréquence supérieure à 2MHz la tension en MC présente des différences plus élevées, par exemple pour des fréquences de 5 et 10MHz l'écart est de 12dB μ V (figure 81b).



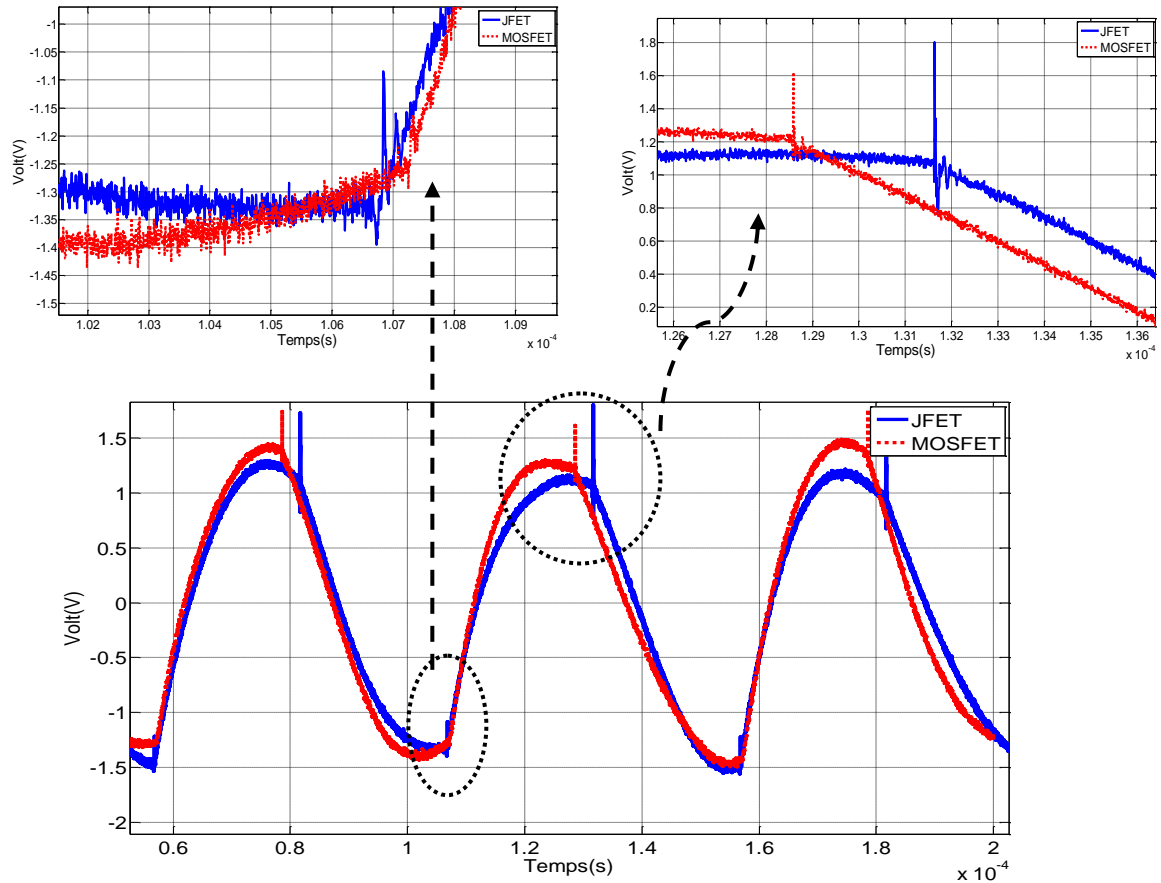


(b)

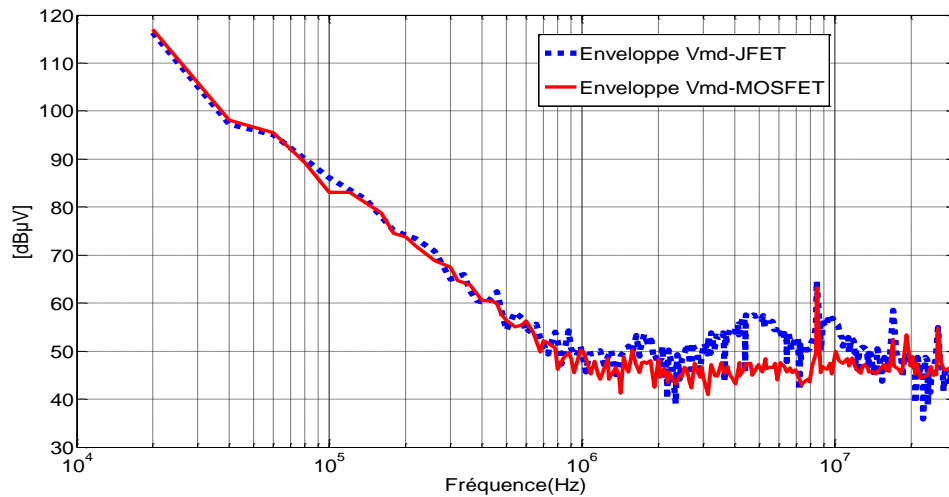
Figure 81. Comparaison de la tension MC pour le JFET et le MOSFET : domaine temporel (a), domaine fréquentiel (b)

La tension MD pour les deux composants est présentée dans la figure 82. Pour cette tension, il n'y a pas de différence remarquable dans le domaine temporel (figure 82a). La figure 82b présente le comportement en fréquence. Dans cette figure on note que l'amplitude du spectre du JFET est plus élevée que pour le MOSFET dans une plage de fréquences assez réduite (3 à 10MHz).

Les différences les plus remarquables dans l'amplitude du spectre sont de 10dBμV à une fréquence de 5MHz et 7dBμV à une fréquence de 10MHz (figure 82b).



(a)



(b)

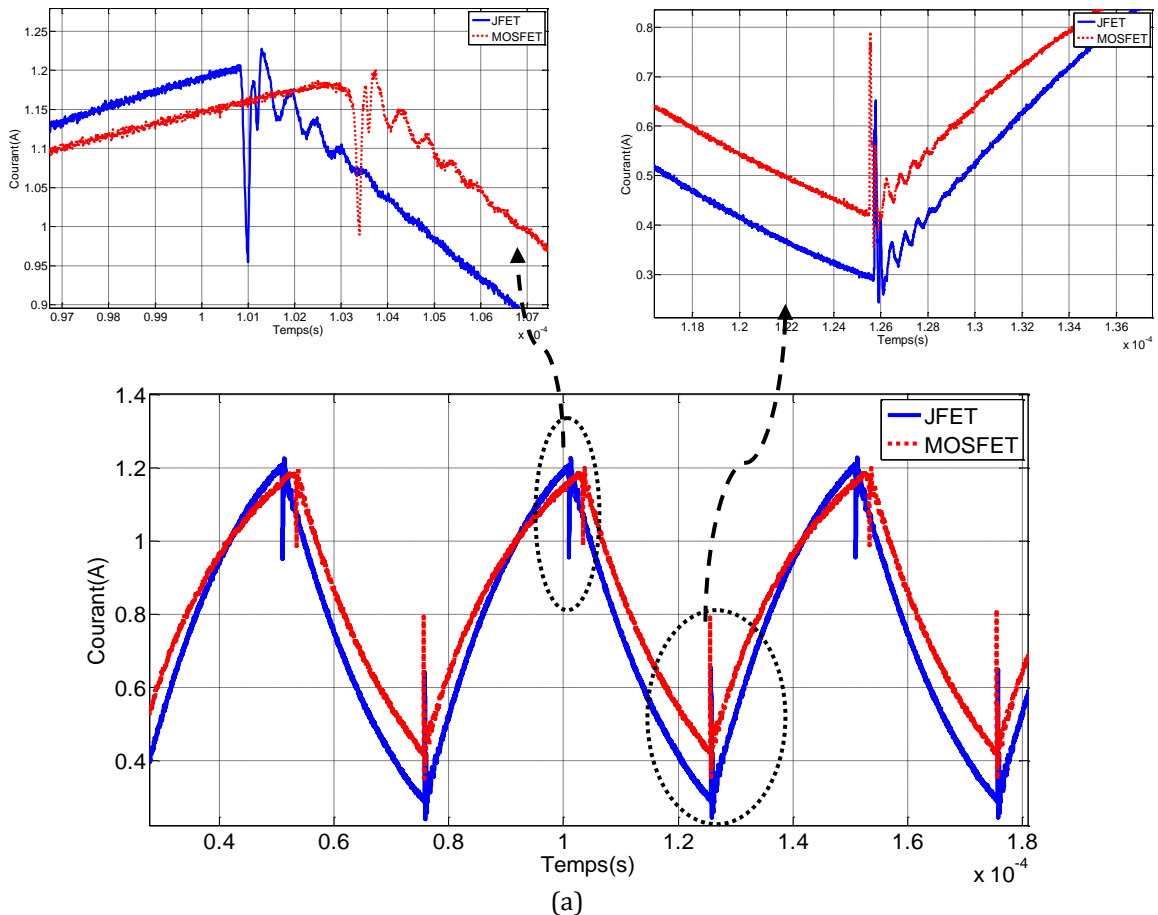
Figure 82. Comparaison de la tension MD pour le JFET et le MOSFET : domaine temporel (a), domaine fréquentiel (b)

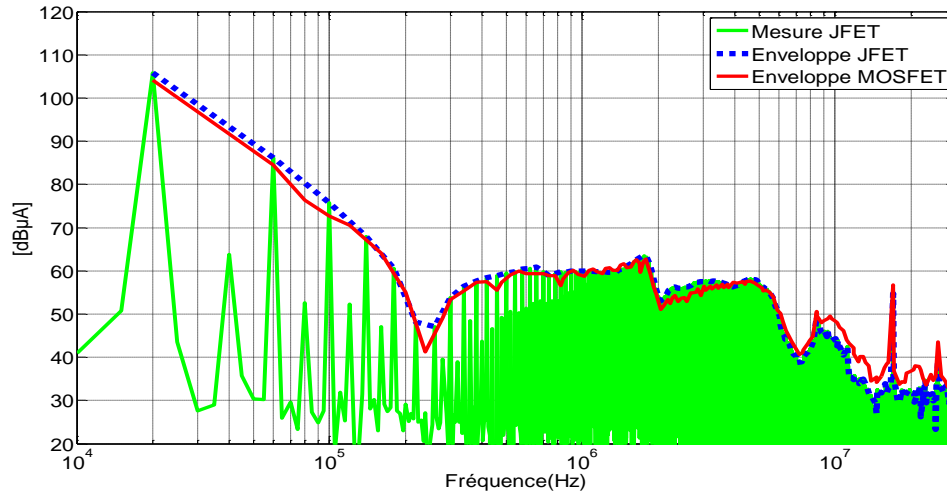
Ces résultats justifient les études sur les perturbations générées dans les convertisseurs qui utilisent des composants en SiC. La vitesse de commutation pour les composants en SiC est plus élevée (dv/dt) que pour les composants en Si, les niveaux des perturbations en CEM deviennent plus importants.

La différence dans l'amplitude du spectre est plus importante en MC. On peut expliquer ce comportement pour le fait que la tension MC est liée à la vitesse de commutation des composants (dv/dt) et à la capacité parasite entre le dispositif et le plan de masse. Pour les JFET SiC, les temps de commutation sont plus courts (figure 77), donc les dv/dt sont plus élevés par rapport aux MOSFET.

Pour le MD cette différence est moins importante du fait que le MD dépend des inductances parasites des pistes ainsi que des variations en courant (di/dt). Dans la figure 78, on voit qu'il n'y a pas beaucoup de différences dans la réponse en courant pour les deux composants, par conséquent la tension MD est moins variable.

Le courant dans la charge pour le JFET SiC et le MOSFET Si est donné dans la figure 83. Le spectre du courant est le même pour les deux composants. Cet effet peut être expliqué par le fait que les inductances parasites de la cellule de commutation sont plus élevées que celles des composants semiconducteurs. En conséquence, ces composants parasites ont moins d'influence dans l'impédance équivalente.





(b)

Figure 83. Courant dans la charge mesuré pour les deux composants : domaine temporel (a), domaine fréquentiel (b)

III.4 Conclusion du chapitre

Le modèle complet du convertisseur (composants passifs, éléments parasites, composants SiC et Si) a été simulé à l'aide du logiciel Saber® dans le domaine temporel et comparé aux mesures.

Le modèle avec le JFET est capable de prédire les perturbations de MC et de MD jusqu'à une fréquence de 30MHz. Ce modèle peut être utilisé pour la conception de filtres dans la phase de développement. Pour le MOSFET, le modèle présente des différences de 7dBµV maximum dans une plage de fréquence de 200kHz à 4MHz.

A partir de la prédiction de spectres pour les deux modèles (les modèles des éléments passifs et parasites sont les mêmes pour les deux convertisseurs, seulement les composants actifs du modèle sont changés), on peut constater l'importance d'avoir un bon modèle des composants semiconducteurs. Avec le modèle du JFET SiC, développé au laboratoire Ampère (objet d'une thèse complète), on obtient de meilleurs résultats dans la prédiction du spectre dans les résistances 50Ω aux bornes positive et négative du RSIL. Pour les résultats avec le MOSFET (modèle du composant obtenu dans la librairie du logiciel Saber®), il existe des différences de moins 9dBµV dans une plage de fréquence de 160kHz à 3.6MHz.

La comparaison des mesures des deux composants montre que le JFET présente des temps de commutation plus courts que le MOSFET, ce facteur génère une augmentation des perturbations conduites en mode commun dans la plage de fréquence de 200kHz à 30MHz.

L'impact des perturbations conduites en MD reste limité dans la plage de fréquence de 3 à 10MHz.

Finalement, le modèle du JFET est plus adapté pour réaliser des études en CEM. La robustesse du modèle complet du convertisseur avec le JFET en SiC est étudiée dans le chapitre suivant en changeant plusieurs paramètres (résistance de grille, rapport cyclique, les différentes connexions de la charge).

Chapitre IV : ETUDE PARAMETRIQUE DU CONVERTISSEUR

IV.1 Introduction

Dans ce chapitre le modèle complet du convertisseur avec le JFET SiC est étudié afin de vérifier sa robustesse quand différents paramètres sont modifiés.

Tout d'abord on commence par étudier l'influence du routage dans la prédiction du spectre.

La deuxième étude présente des résultats de simulations et des mesures pour différents points de fonctionnement, pour se faire le rapport cyclique est changé ainsi que la résistance de grille.

Le convertisseur avec deux JFETs est aussi un sujet d'étude, les résultats pour différentes connexions de la charge est également présenté.

Pour finir le cette chapitre, une étude de sensibilité du modèle est présenté. On cherche à connaître la contribution de chaque élément du convertisseur dans le spectre des perturbations CEM.

IV.2 Influence du routage

Pour observer l'influence du routage dans le comportement du convertisseur, on a choisi de réaliser des pistes longues pour avoir des valeurs d'impédances élevées dans la plage de fréquence considérée. Le routage utilisé, « routage 2 », est présenté dans la figure 84.

Pour ce routage, la modélisation ainsi que la validation du modèle des éléments passifs et parasites du convertisseur sont présentés.

Une comparaison expérimentale a été réalisée pour évaluer l'influence du routage sur les perturbations conduites.

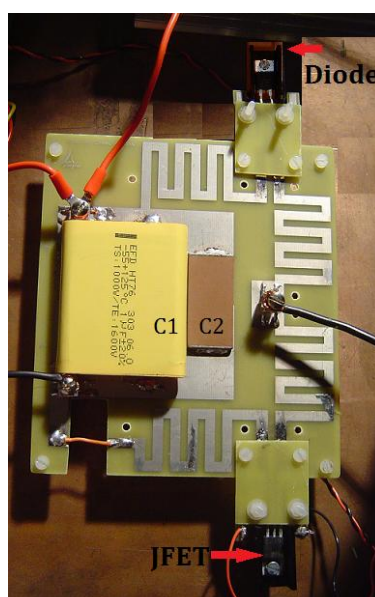


Figure 84. Deuxième routage utilisé (routage 2)

IV.2.1 Modélisation du deuxième routage

Ce routage a été modélisé de la même manière que le premier (figure 85) en utilisant le logiciel InCa3D®. La matrice d'impédance équivalente, avec les effets résistifs et inductifs ainsi que les couplages, a été exportée vers le logiciel Saber®.

Avec les résultats donnés par le logiciel InCa3D®, on remarque que les valeurs de résistances équivalentes et inductances des pistes sont plus élevées pour le « routage 2 » (figure 84) par rapport au premier, un exemple des valeurs de résistances et inductances propres pour la piste 4 des deux routages est présenté dans le tableau 10.

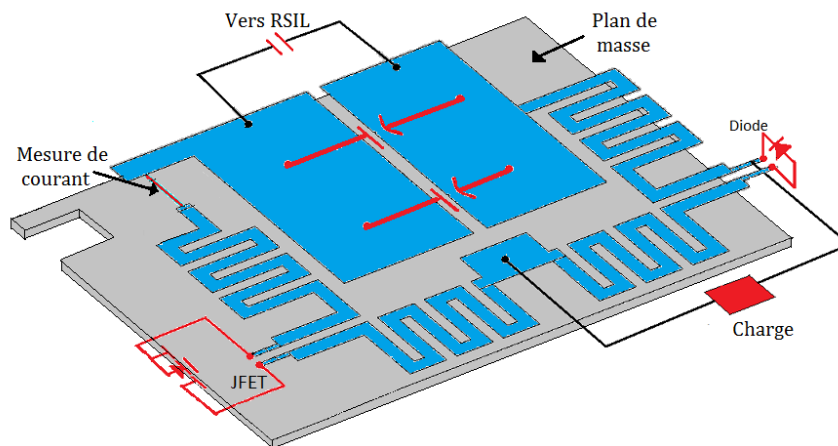


Figure 85. Géométrie du circuit

Les valeurs de résistances et inductances pour la piste 4 sont définies de la borne de sortie aux différentes bornes de connexion pour la diode (anode) et le JFET (drain). On remarque que les résistances et inductances propres sont plus élevées pour le deuxième routage.

Résistances et inductances propres	Routage 1-Piste 4	Routage 2- Piste 4
	<p>Piste 4- Routage # 1</p>	<p>Piste 4- Routage # 2</p>
R_{41}	6.7mΩ	29.1mΩ
L_{11}	0.02μH	0.08μH
R_{42}	6.5mΩ	29.6mΩ
L_{42}	0.02μH	0.08μH

Tableau 10. Comparatif des résistances et inductances propres pour le piste 4 des deux routages

Les effets capacitifs de ce routage sont déduits grâce à la formulation de Sakurai et Tamaru. Seulement les capacités parasites entre pistes et plan de masse sont prises en compte (figure 86). Les valeurs respectives pour les capacitances équivalentes sont : $C_{10}=95.3\text{pF}$, $C_{20}=113\text{pF}$, $C_{30}=32\text{pF}$, $C_{40}=62.4\text{pF}$

Le tableau 11 compare les valeurs des capacités parasites entre pistes et plan de masse pour les deux routages, on peut constater que les capacités parasites pour le deuxième routage sont plus élevées, surtout pour C_{30} et C_{40} .

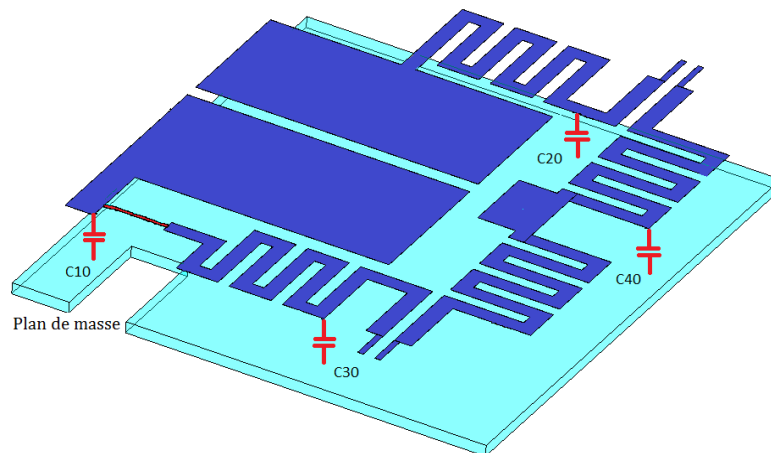


Figure 86. Capacités parasites entre pistes et plan de masse (routage 2)

Capacités parasites entre pistes et plan de masse	Routage 1	Routage 2
C_{10}	$94.4\text{e-}12$	$95.3\text{e-}12$
C_{20}	$107\text{e-}12$	$113\text{e-}12$
C_{30}	$10.3\text{e-}12$	$32\text{e-}12$
C_{40}	$14.7\text{e-}12$	$62.4\text{e-}12$

Tableau 11. Comparatif des capacités parasites entre pistes et plan e masse pour les deux routages

IV.2.2 Validation du modèle des composants passifs et parasites pour le deuxième routage

Pour valider le modèle d'impédance du deuxième routage, la même méthodologie que pour le premier routage a été réalisée. Le modèle défini pour les composants passifs comme le RSIL, la charge et les capacités de découplage reste le même et le modèle pour le deuxième routage (partie résistive, inductive et capacitive) a été intégré.

Dans la figure 87a, la configuration de la mesure pour valider le modèle d'impédance "vu" par le JFET est présentée. Les résultats du modèle montrent une bonne concordance comparés aux mesures expérimentales (figure 87b).

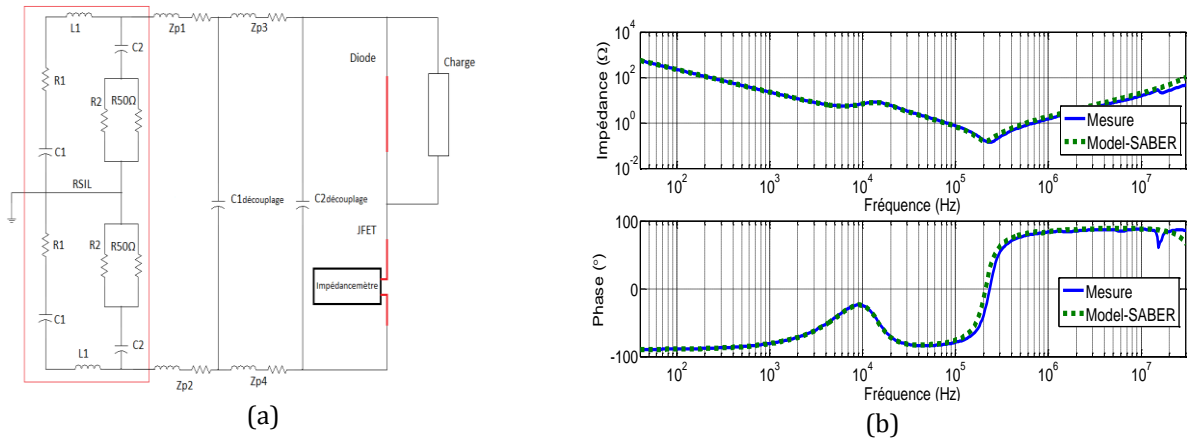


Figure 87. Configuration de mesure pour valider le modèle passif “vu” par le JFET (a), impédance équivalente mesurée et modélisée (b)

La figure 88 présente la comparaison entre les mesures des modèles pour les deux routages, on remarque la différence entre les fréquences de résonance ainsi que l’amplitude d’impédance entre les deux routages. Ces résultats sont cohérents car plus les inductances et capacités parasites liées au routage augmentent, plus la fréquence de résonance diminue. Pour le premier routage la fréquence de résonance est de 430kHz et pour le deuxième routage (composants capacitifs et inductifs plus importants), la fréquence de résonance est de 200kHz.

L’amplitude de l’impédance équivalente devient plus importante pour le deuxième routage à partir de 2.5kHz (figure 88).

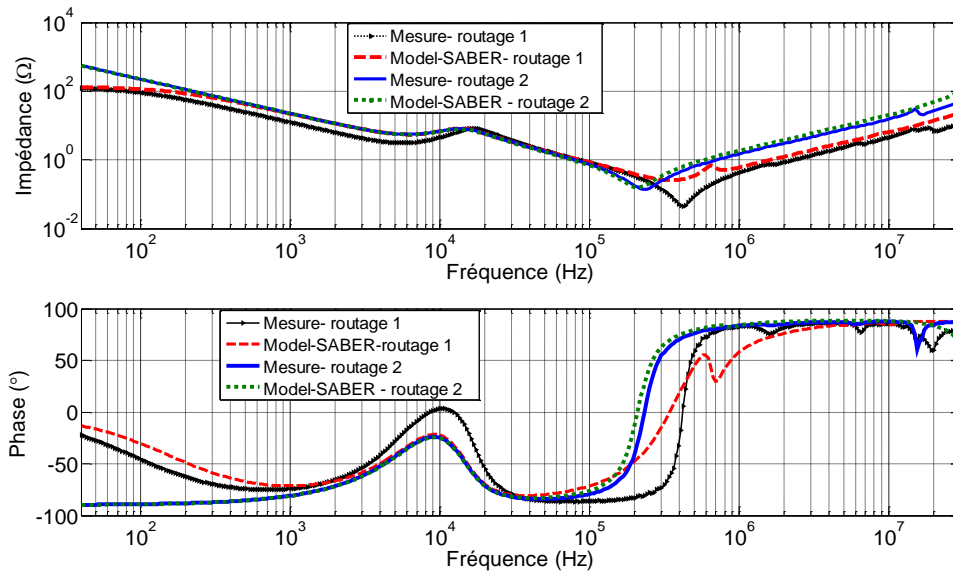


Figure 88. Comparaison impédance équivalente mesurée et modélisée pour les deux routages

Une autre configuration permettant de valider le deuxième routage est présentée dans la figure 89a. Les résultats de simulation comparés aux mesures montrent une bonne concordance jusqu’à une fréquence de 10MHz (figure 89b). En conclusion, le modèle d’impédance équivalente pour le deuxième routage est valide dans une plage de fréquences de 40Hz à 10MHz.

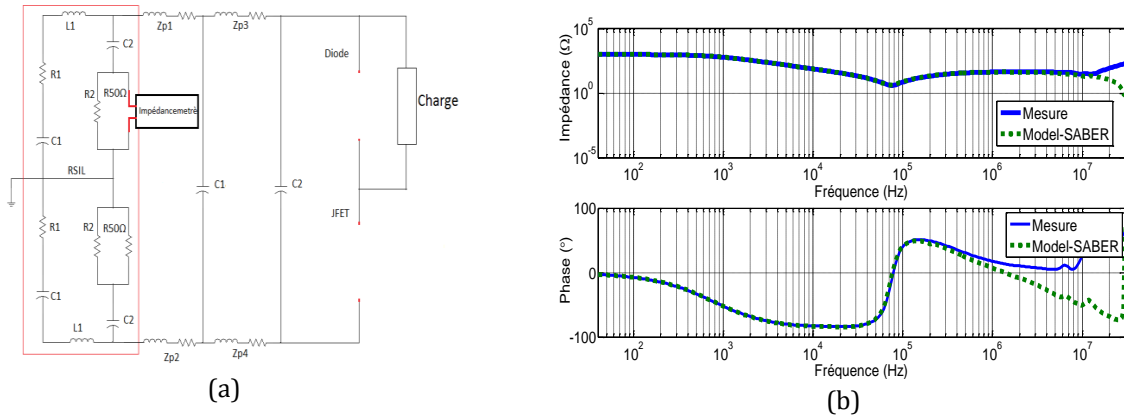


Figure 89. Configuration de la mesure pour valider le modèle passif “vu” par le RSIL (a), Impédance équivalente mesurée et modélisée (b)

Une comparaison entre les deux routages, pour la configuration de la figure 89a, est présentée dans la figure 90. Dans cette figure l’impédance équivalente pour les deux routages reste presque la même, la mesure prend surtout en compte les capacités de découplage qui ont des valeurs supérieures aux capacités et inductances parasites données par le routage.

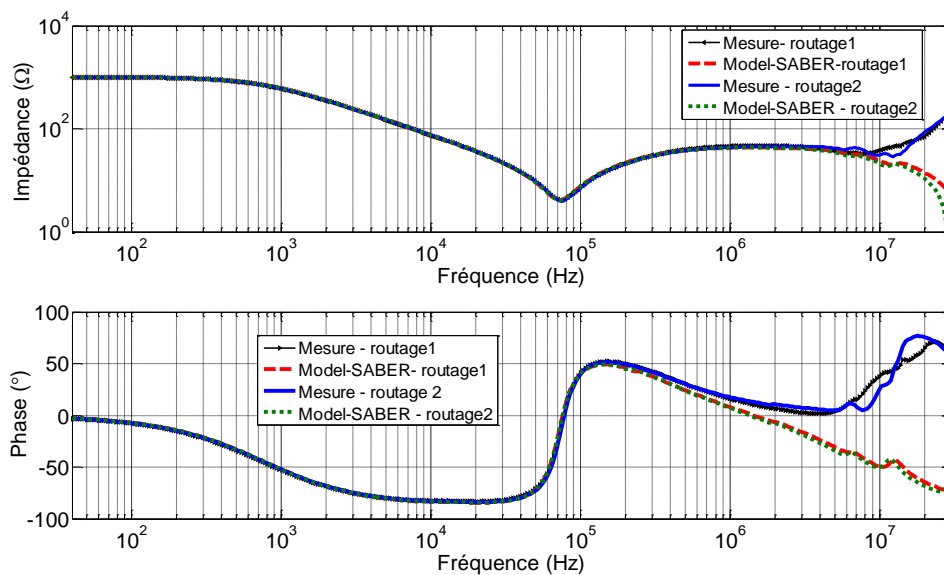


Figure 90. Comparaison impédance équivalente mesurée et modélisée pour les deux routages

IV.2.3 Comparaison des perturbations conduites entre les deux routages

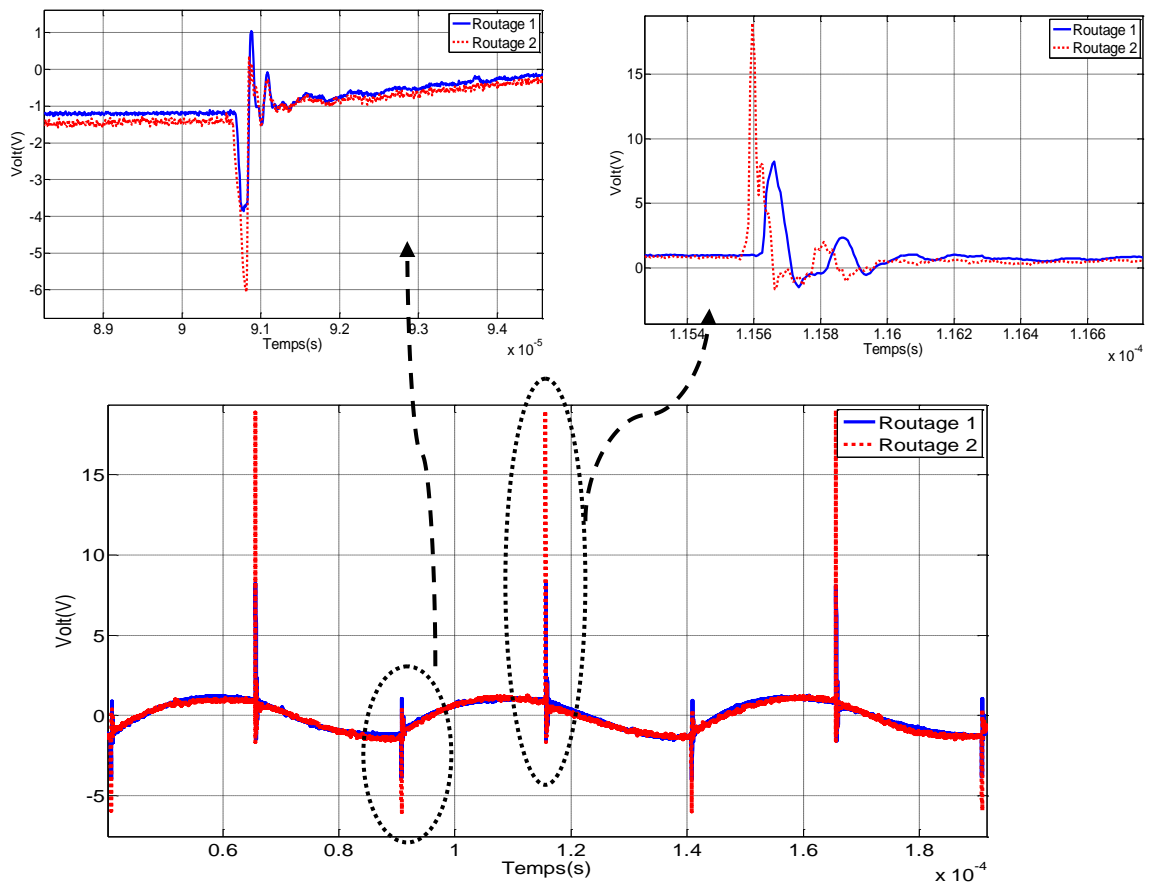
Pour voir l’influence du routage sur les perturbations conduites, des différentes mesures comme la tension au niveau des bornes positive et négative du RSIL, la tension MC et MD et aussi le courant dans la charge sont comparés pour les deux routages.

Les composants utilisés dans la cellule de commutation étudiée sont les mêmes pour les deux routages ainsi que les paramètres utilisés pour commander le JFET.

IV.2.3.1 Comparaison de la tension au niveau des bornes positive et négative du RSIL pour les différents routages

La tension au niveau de la borne positive du RSIL dans le domaine temporel (figure 91a) montre que l'amplitude des oscillations est plus élevée pour le deuxième routage (pistes longues), ce qui peut être justifié par des inductances et capacités parasites plus importantes.

Dans le domaine fréquentiel, l'amplitude du spectre est plus élevée pour le deuxième routage, avec des différences de $7\text{dB}\mu\text{V}$ maximum jusqu'à une fréquence de 10MHz . De 10MHz à 30MHz , les différences dans le spectre vont jusqu'à $15\text{dB}\mu\text{V}$. Ces résultats sont cohérents avec le fait que l'aspect capacitif devient prépondérant à hautes fréquences dans les études CEM.



(a)

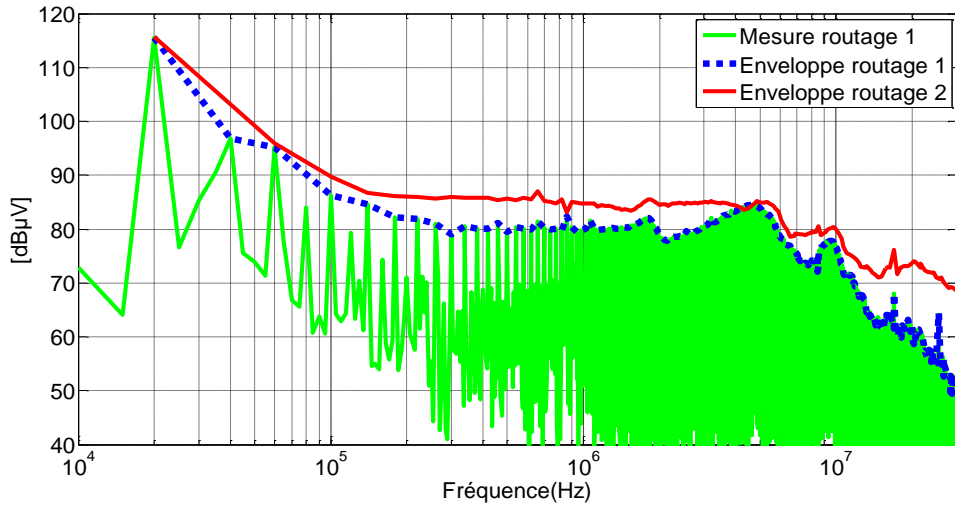
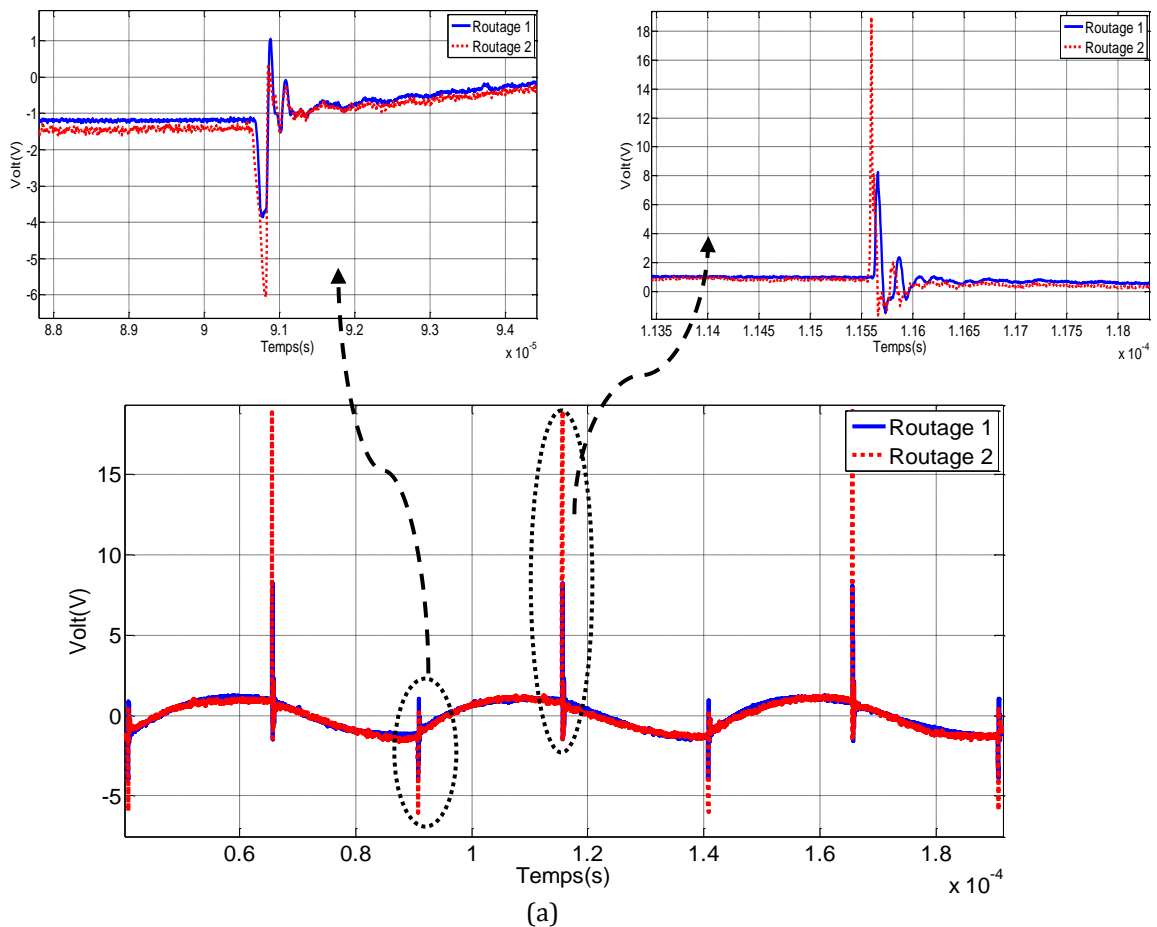
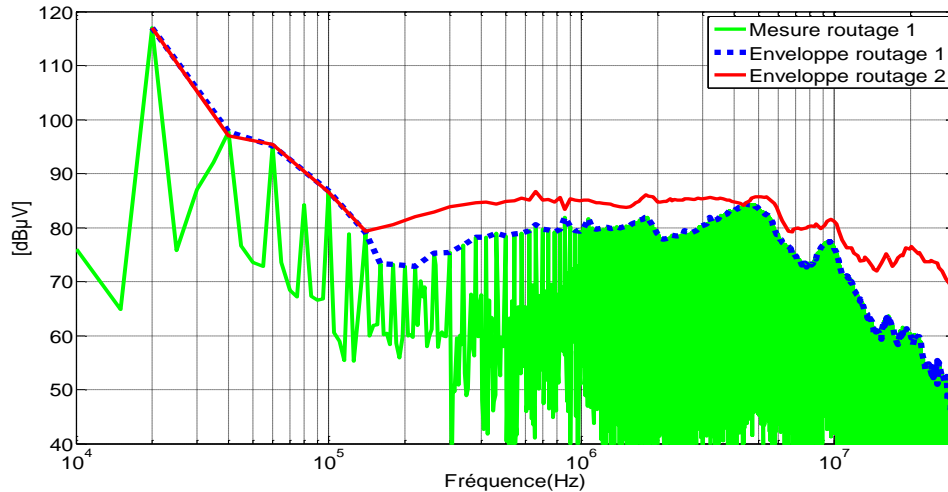


Figure 91. Comparaison de la tension au niveau de la borne positive du RSIL mesurée pour les deux routages: domaine temporel (a), domaine fréquentiel (b)

La tension au niveau de la borne négative du RSIL est présentée dans la figure 92, une différence de l'amplitude des oscillations existe entre les deux routages. Pour le routage 2, l'amplitude de la première oscillation est 6V plus élevée par rapport à celle du routage 1.

Dans le domaine fréquentiel, il existe des différences significatives dans l'amplitude du spectre. Par exemple dans la figure 92b, la différence entre les deux routages est de 16dBµV à une fréquence de 20MHz.





(b)

Figure 92. Comparaison de la tension au niveau de la borne négative du RSIL mesurée pour les deux routages: domaine temporel (a), domaine fréquentiel (b)

IV.2.3.2 Comparaison des mesures de tension en mode commun et en mode différentiel pour les différents routages

Les résultats dans le domaine temporel (figure 93) présentent des différences dans l'amplitude des oscillations. Dans le domaine fréquentiel, il existe des différences significatives dans toute la plage de fréquence (40Hz-30MHz). Les perturbations générées par le deuxième routage sont plus élevées que pour le premier routage. Ces différences deviennent plus significatives à partir de 10MHz avec des différences de maximum 15dBµV dans l'amplitude du spectre.

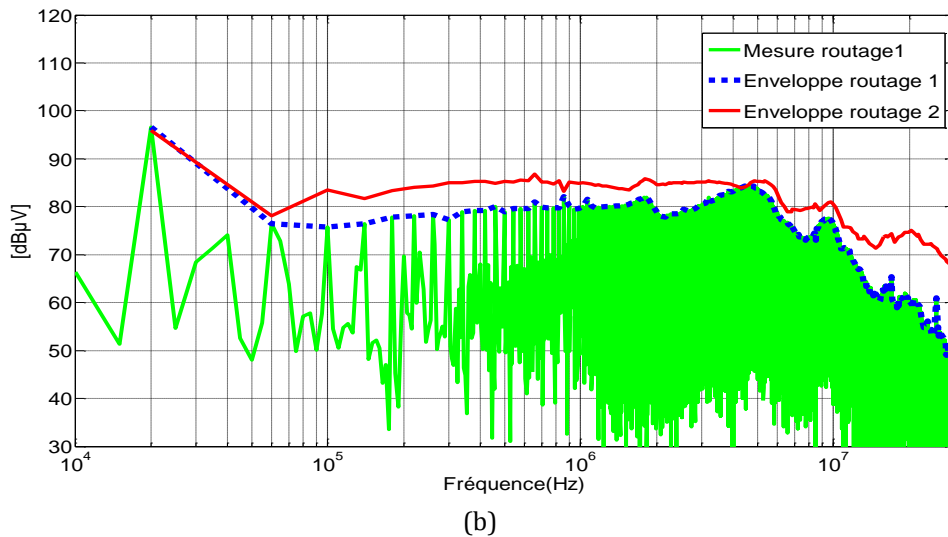
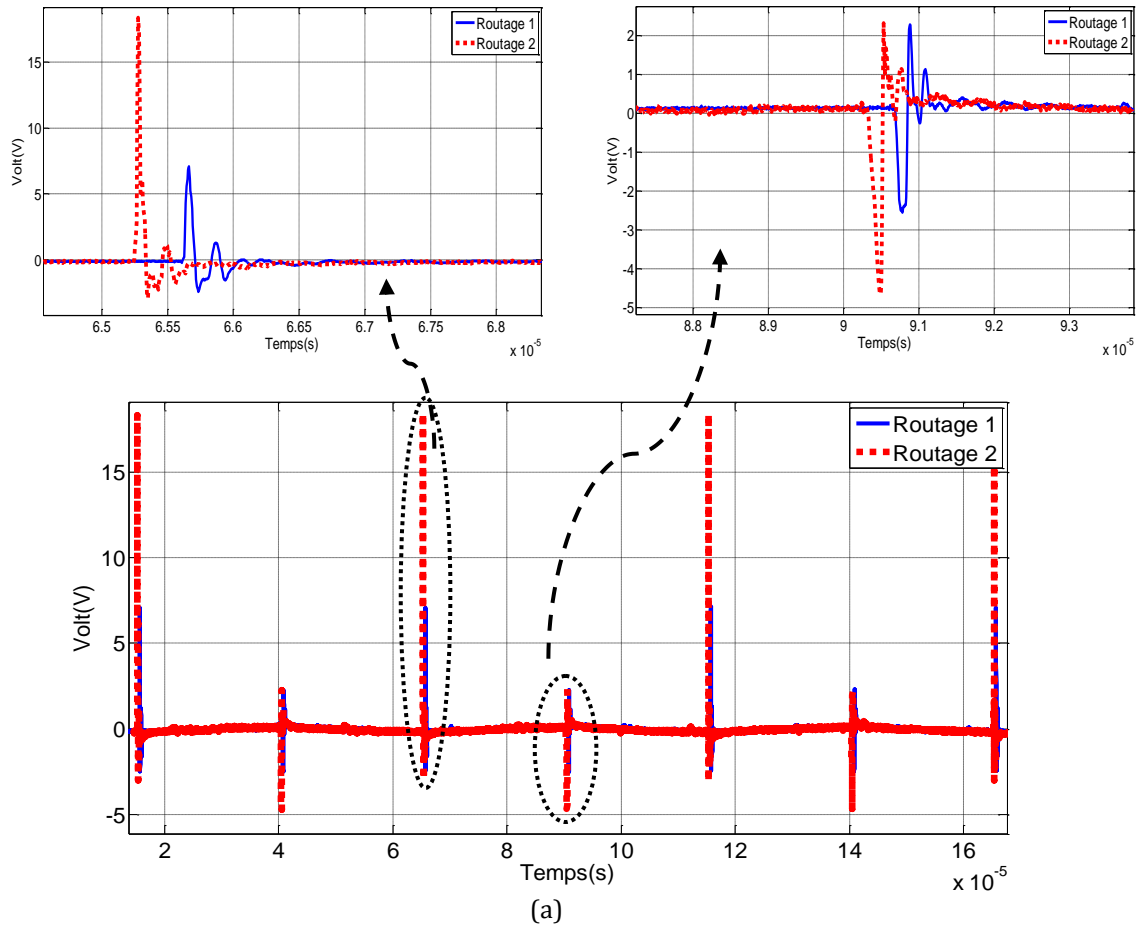


Figure 93. Comparaison de la tension MC mesurée pour les deux routages: domaine temporel (a), domaine fréquentiel (b)

La tension en MD est présentée dans la figure 94. Dans le domaine temporel pour le routage 1, il n'y a pas d'oscillations. Pour le routage 2 de petites oscillations apparaissent. Dans le domaine fréquentiel des différences dans l'amplitude du spectre existent à partir d'une fréquence de 15MHz avec une différence maximum de 15dBμV.

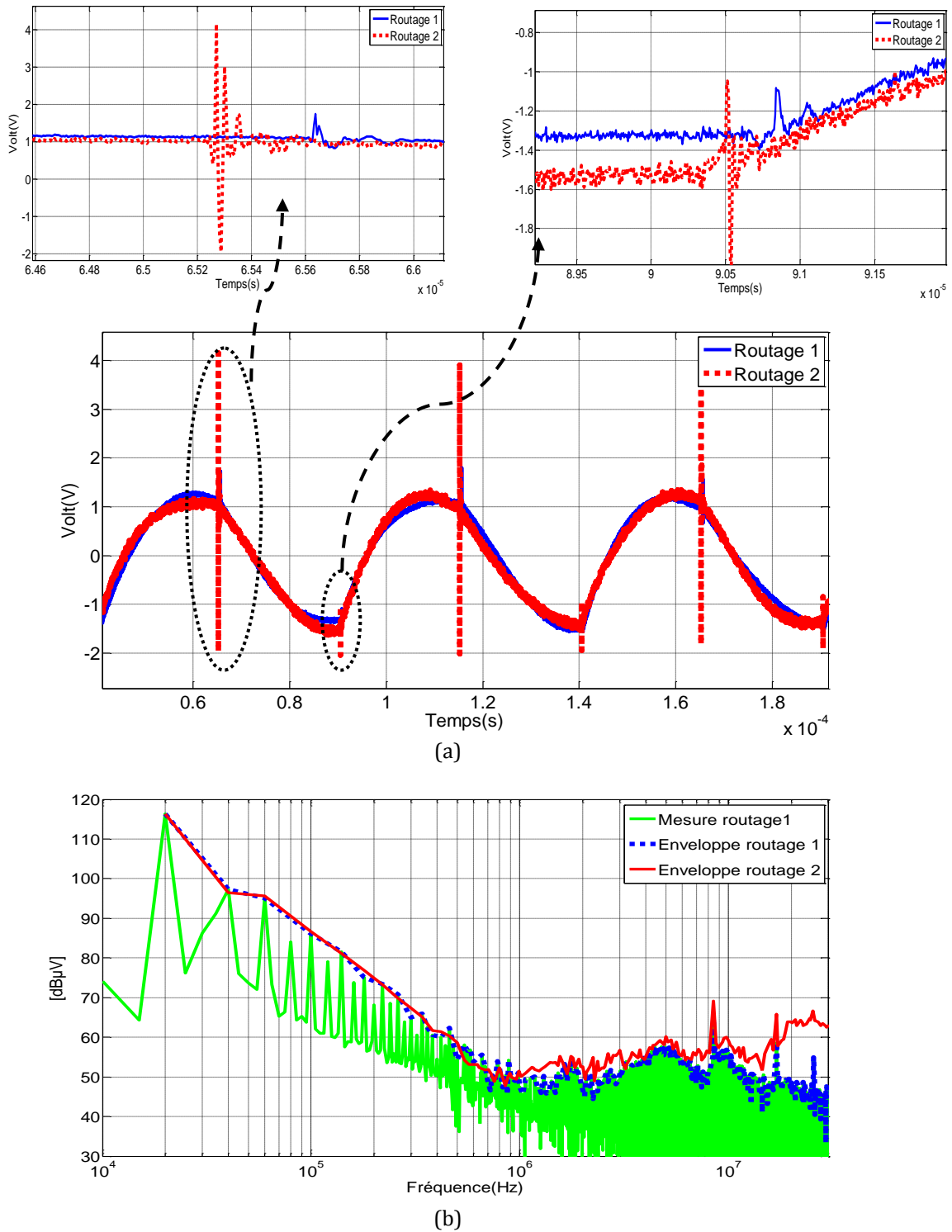


Figure 94. Comparaison de la tension MD mesurée pour les deux routages: domaine temporel (a), domaine fréquentiel (b)

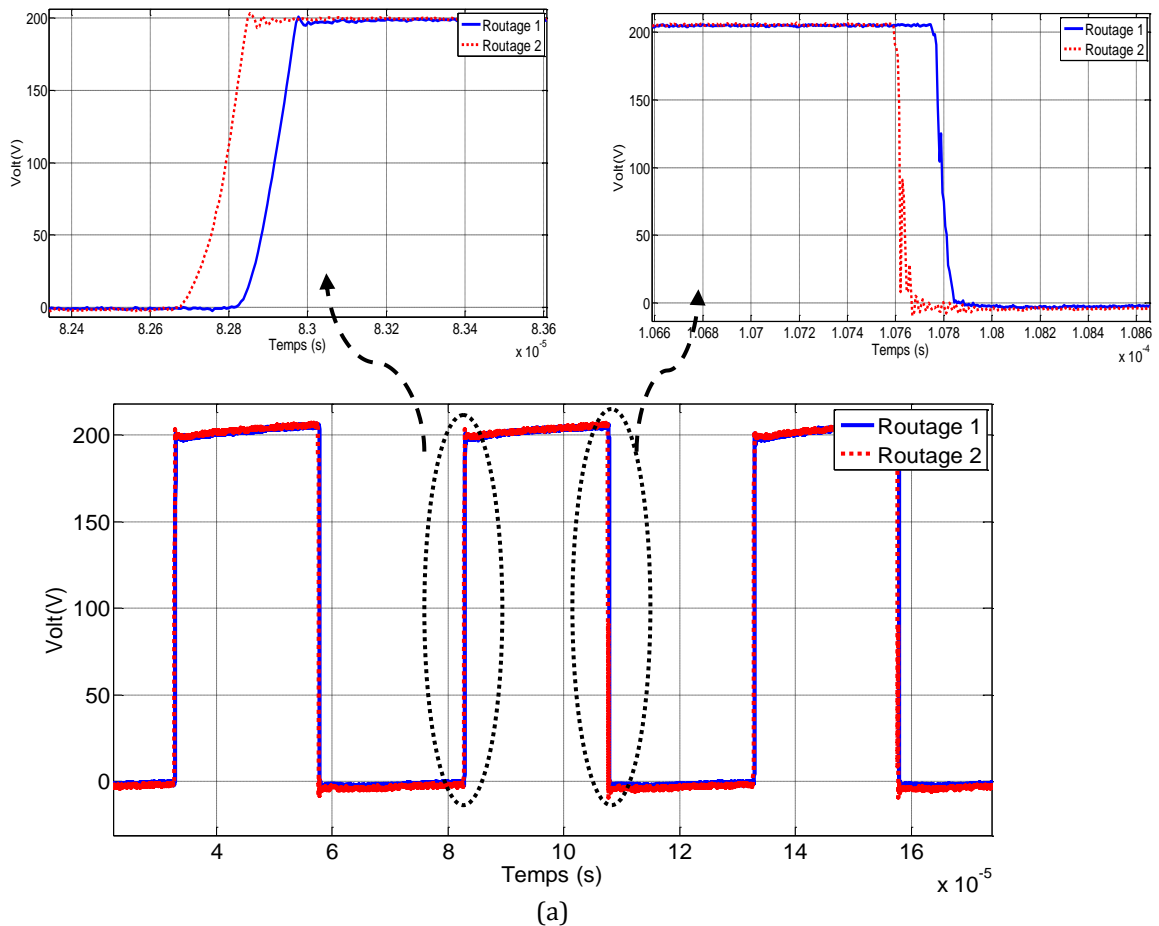
En comparant la tension en MC et en MD pour les deux routages, on note que la tension en MC est plus affectée que la tension en MD. Cela peut s'expliquer car les interférences en mode commun sont fortement liées aux variations dv/dt qui interagissent avec les éléments parasites du routage (en particulier les capacités parasites qui varient fortement avec la fréquence). La

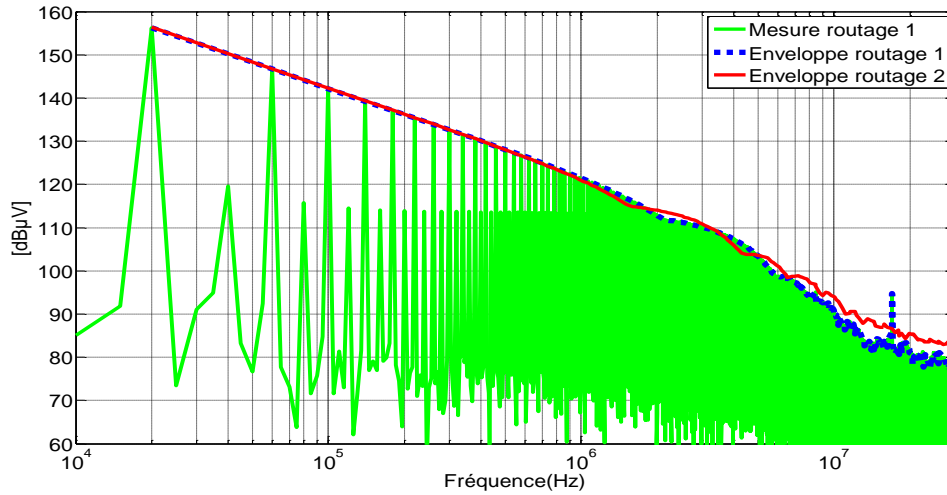
tension en MD dépend essentiellement des variations de courant (di/dt) dans le convertisseur avec les inductances parasites du routage.

Avec les résultats des mesures des perturbations conduites pour les deux routages, on remarque l'optimisation du routage dans la structure permettent de diminuer ou augmenter les composants parasites et par conséquent les niveaux des perturbations en CEM.

IV.2.3.3 Comparaison de la tension drain-source pour les deux routages

La tension drain-source pour les deux routages est comparée dans le domaine fréquentiel. Dans la figure 95a, on observe une différence de la tension drain-source générée par les différents routages à partir d'une fréquence de 7MHz. L'amplitude du spectre peut être plus élevée pour le deuxième routage de 5dB μ V maximum. Le routage présente une influence faible dans la tension drain-source à haute fréquence.





(b)

Figure 95. Comparaison de la tension drain-source mesurée pour les deux routages : domaine temporel (a), domaine fréquentiel (b)

IV.2.3.4 Comparaison du courant dans la charge pour les deux routages

La comparaison des mesures du courant dans la charge pour les deux routages est présentée dans la figure 96, ce courant reste presque identique dans le domaine temporel et dans le domaine fréquentiel. La même comparaison a été réalisée pour le courant drain-source, les résultats montrent que ce courant reste identique pour les deux routages. Les valeurs des composants parasites ne présentent pas beaucoup d'influence dans le courant dans la charge et le courant drain-source.

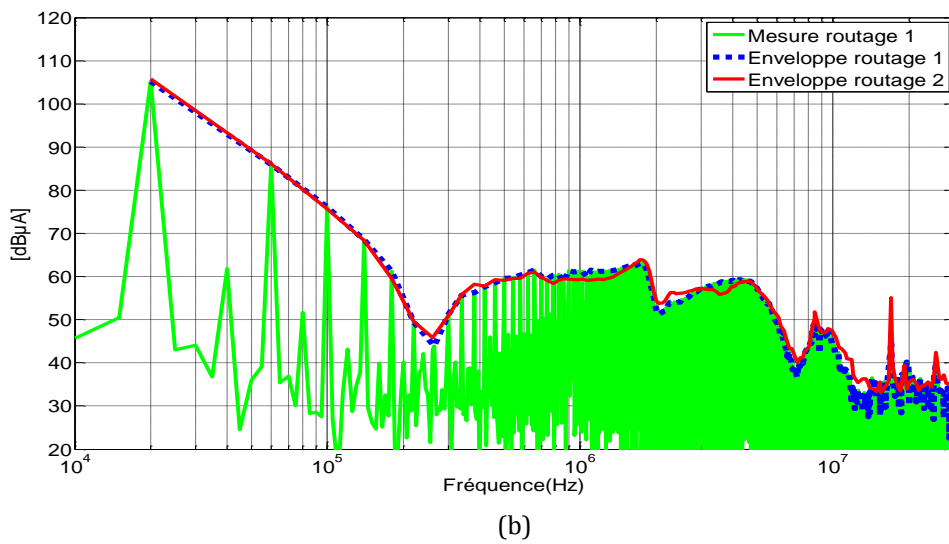
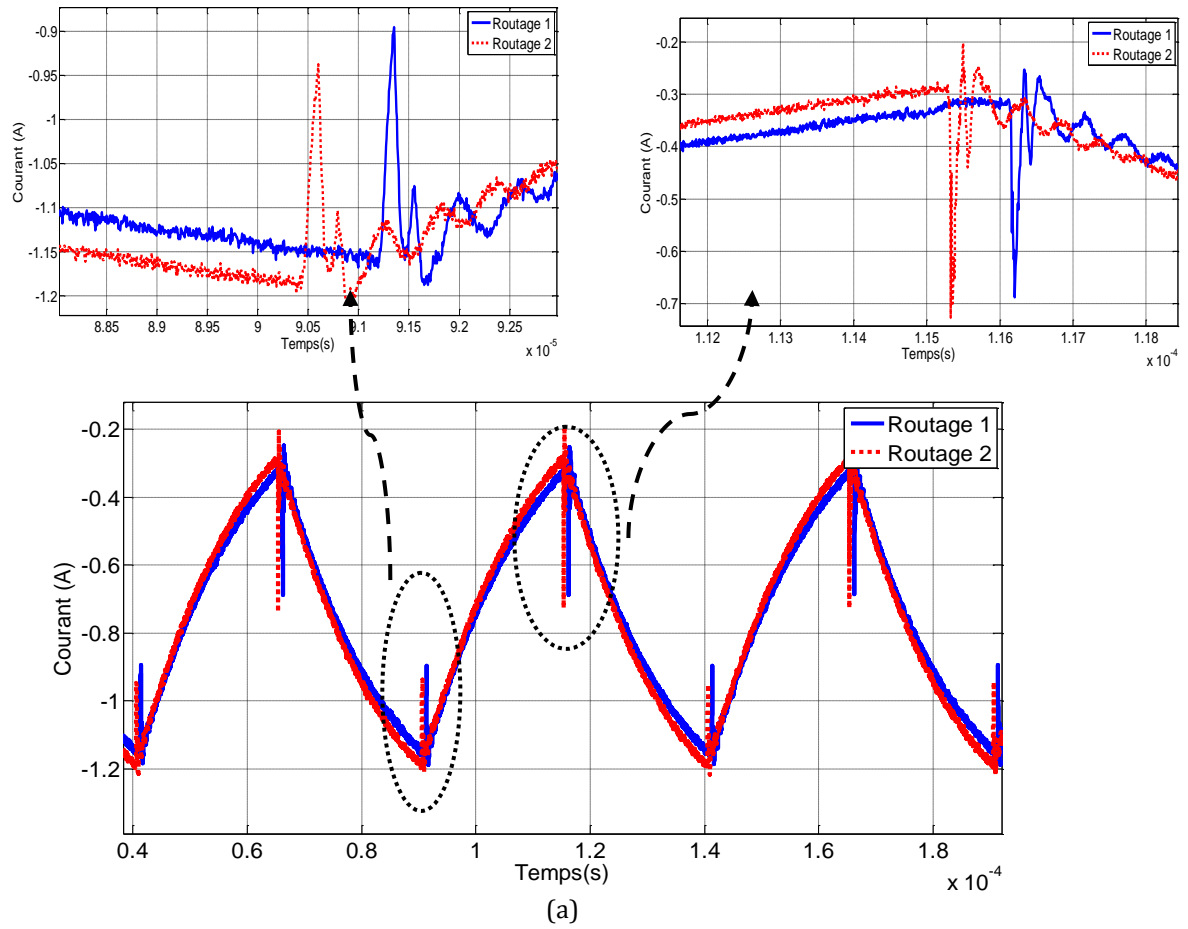
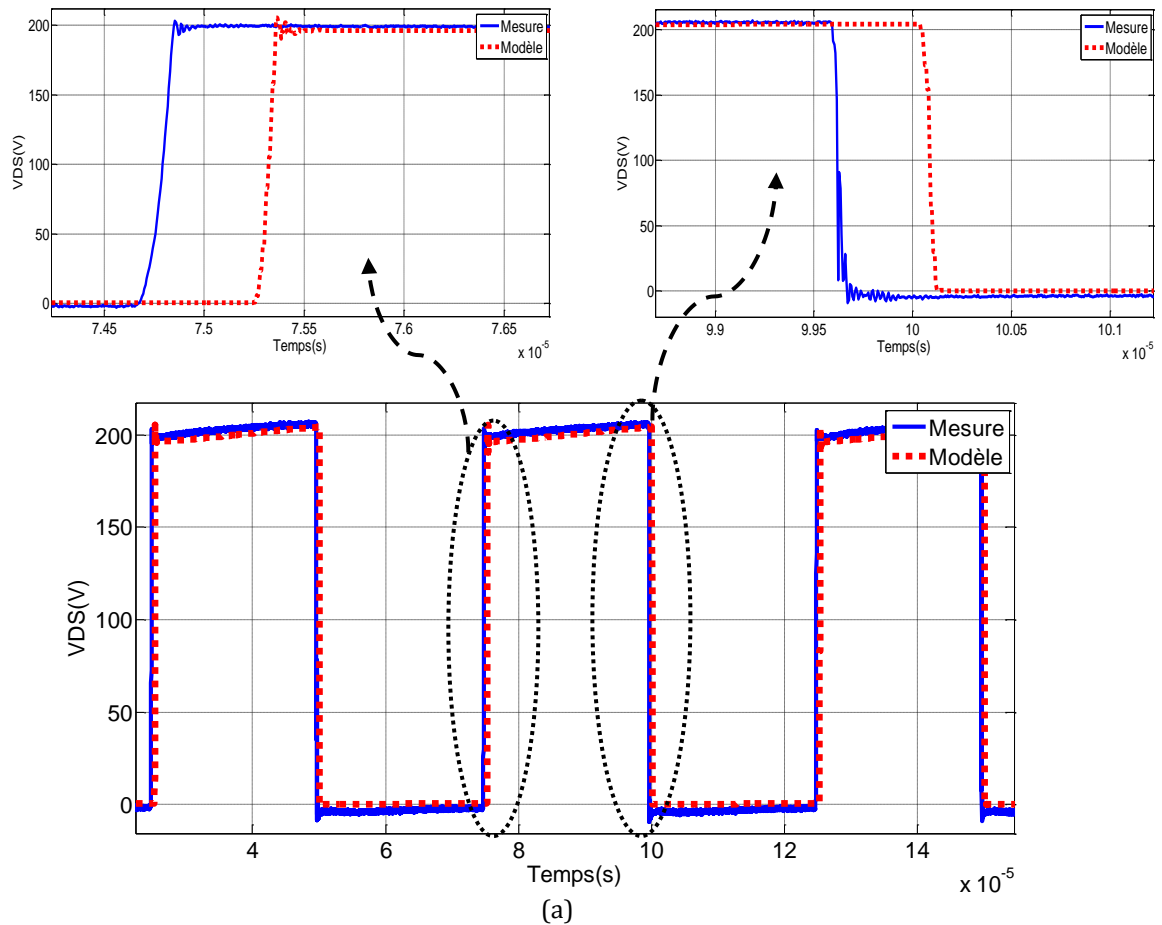
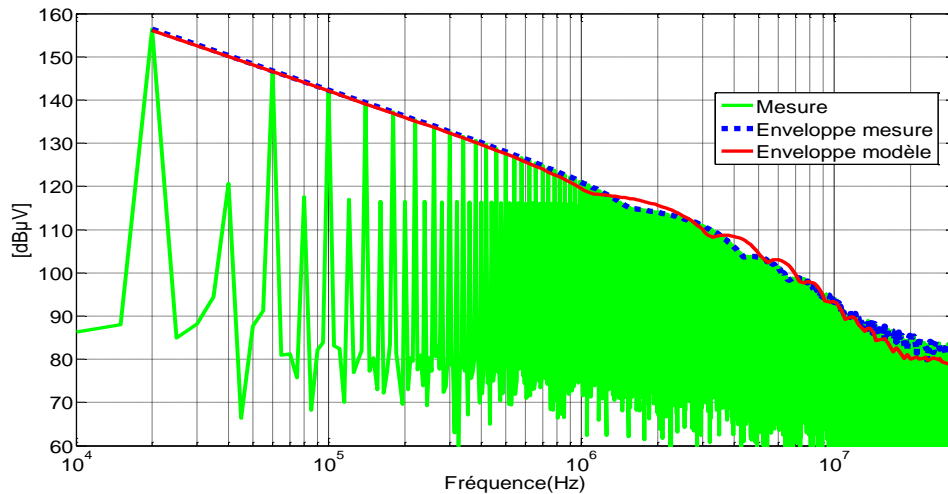


Figure 96. Comparaison du courant dans la charge mesuré pour les deux routages : domaine temporel (a), domaine fréquentiel (b)

IV.2.4 Comparaison de la simulation et des mesures pour le JFET SiC dans le deuxième routage

Pour valider la cellule de commutation avec le JFET-SiC pour le deuxième routage (figure 85), la tension drain-source aux bornes du JFET est mesurée et comparée avec le modèle. Ce dernier présente de bons résultats dans le domaine temporel. Dans le domaine fréquentiel, le modèle présenté concorde avec les mesures jusqu'à une fréquence de 30MHz.

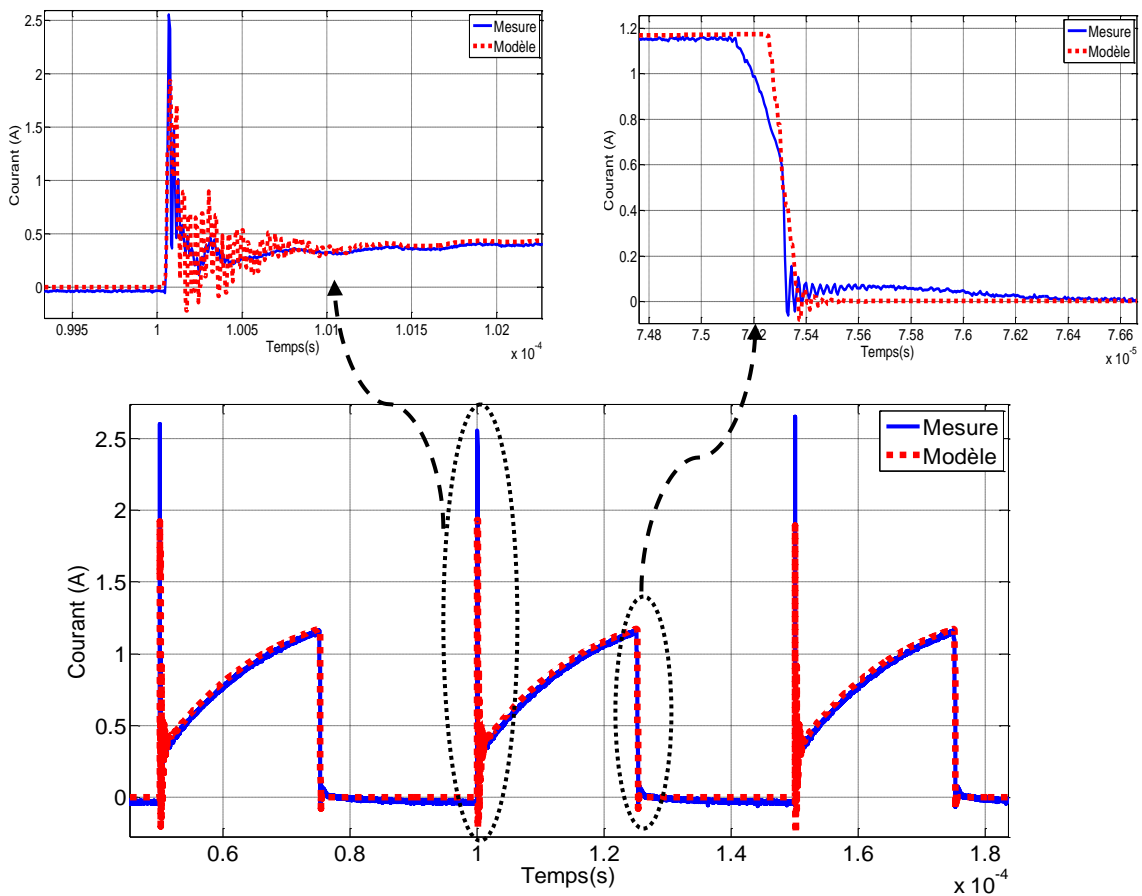




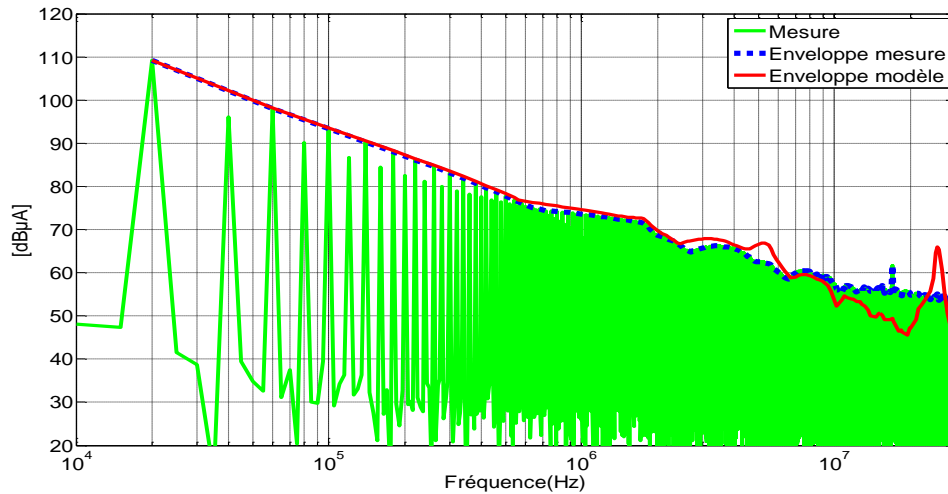
(b)

Figure 97. Comparaison de la tension drain-source mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

Le courant drain-source est aussi présenté dans le domaine temporel et fréquentiel, le modèle dans le domaine temporel présente des différences dans les oscillations. Ces différences peuvent se voir dans le domaine fréquentiel comme des pics dans le spectre à une fréquence de 25MHz. Le modèle dans le domaine fréquentiel reste valide jusqu'à une fréquence de 15MHz, à partir de cette fréquence on note des différences avec une différence maximale de 10dB μ A à 20MHz.



(a)



(b)

Figure 98. Comparaison du courant drain-source mesuré et modélisé : domaine temporel (a), domaine fréquentiel (b)

IV.2.4.1 Comparaison de la simulation et des mesures au niveau des bornes positive et négative du RSIL pour le JFET SiC avec le deuxième routage

La tension au niveau de la borne positive du RSIL est présentée dans la figure 99. Le modèle présente de bons résultats dans le domaine temporel avec une différence dans l'amplitude des oscillations. Dans le domaine fréquentiel, le modèle permet de vérifier les niveaux d'émissions au niveau de la borne positive du RSIL jusqu'à une fréquence de 15MHz. Il existe une différence de 9dB μ V à 20MHz entre le modèle et les mesures, cette différence est due au fait que le modèle reproduit plus d'oscillations que celles qui apparaissent dans les mesures.

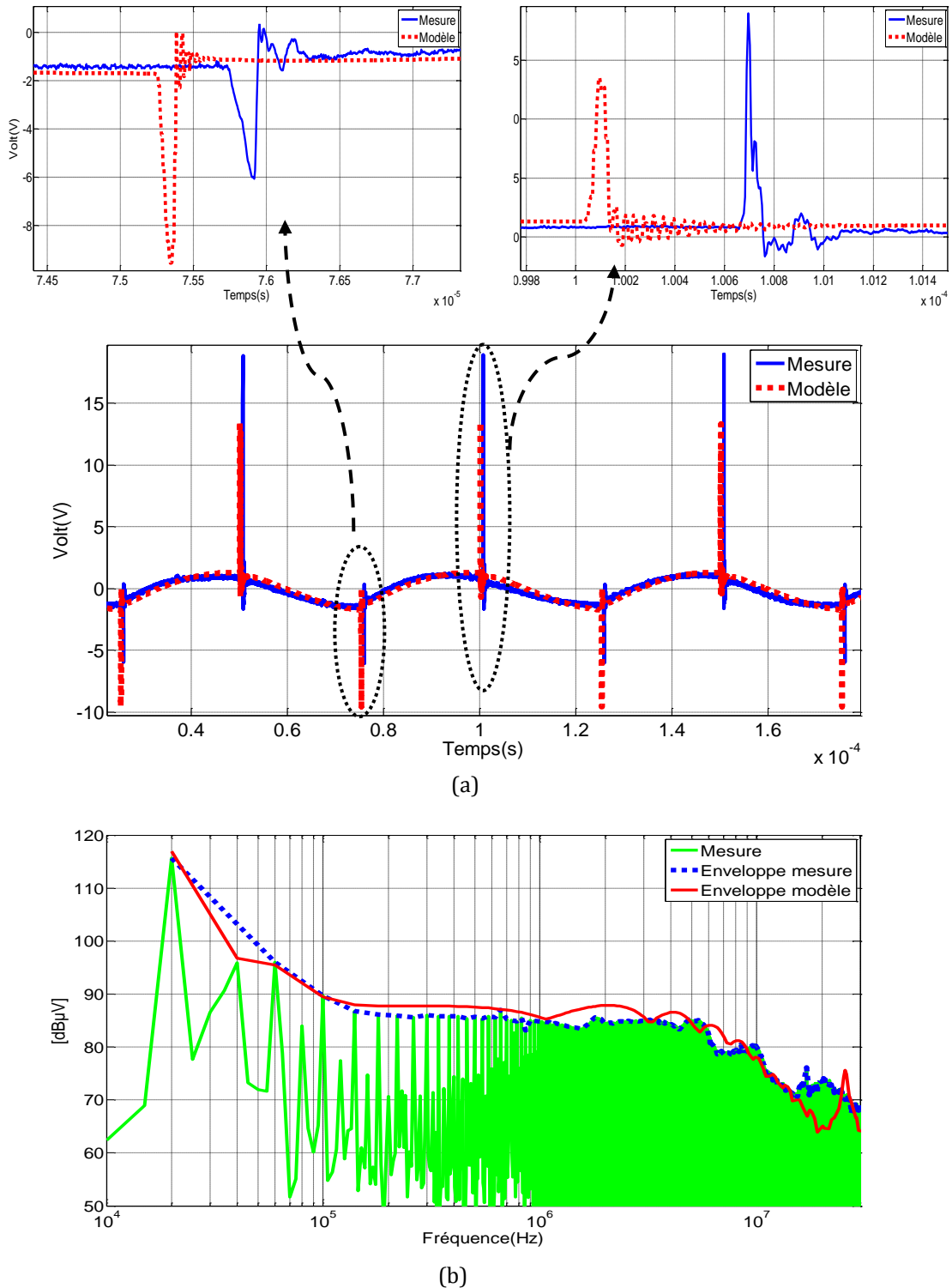


Figure 99. Comparaison de la tension au niveau de la borne positive du RSIL mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

La tension au niveau de la borne négative du RSIL est présentée dans figure 100. Le modèle complet présente une différence dans l'amplitude des oscillations dans le domaine temporel. Dans le domaine fréquentiel, le modèle est capable de prédire le spectre jusqu'à une fréquence de 15MHz. Il existe des différences de moins de 3dBμV dans la plage de fréquence de 140kHz à 440kHz. A 20MHz, on note une différence de 8dBμV dans le spectre.

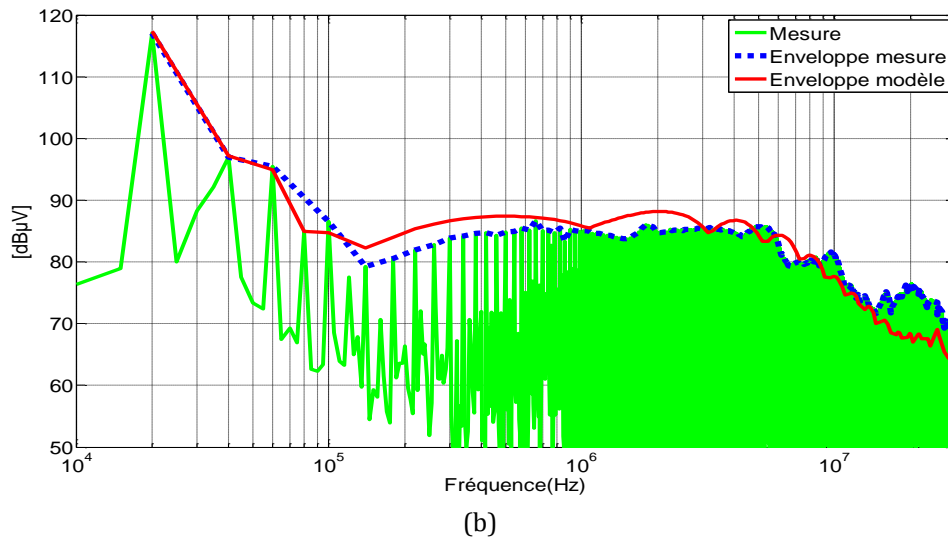
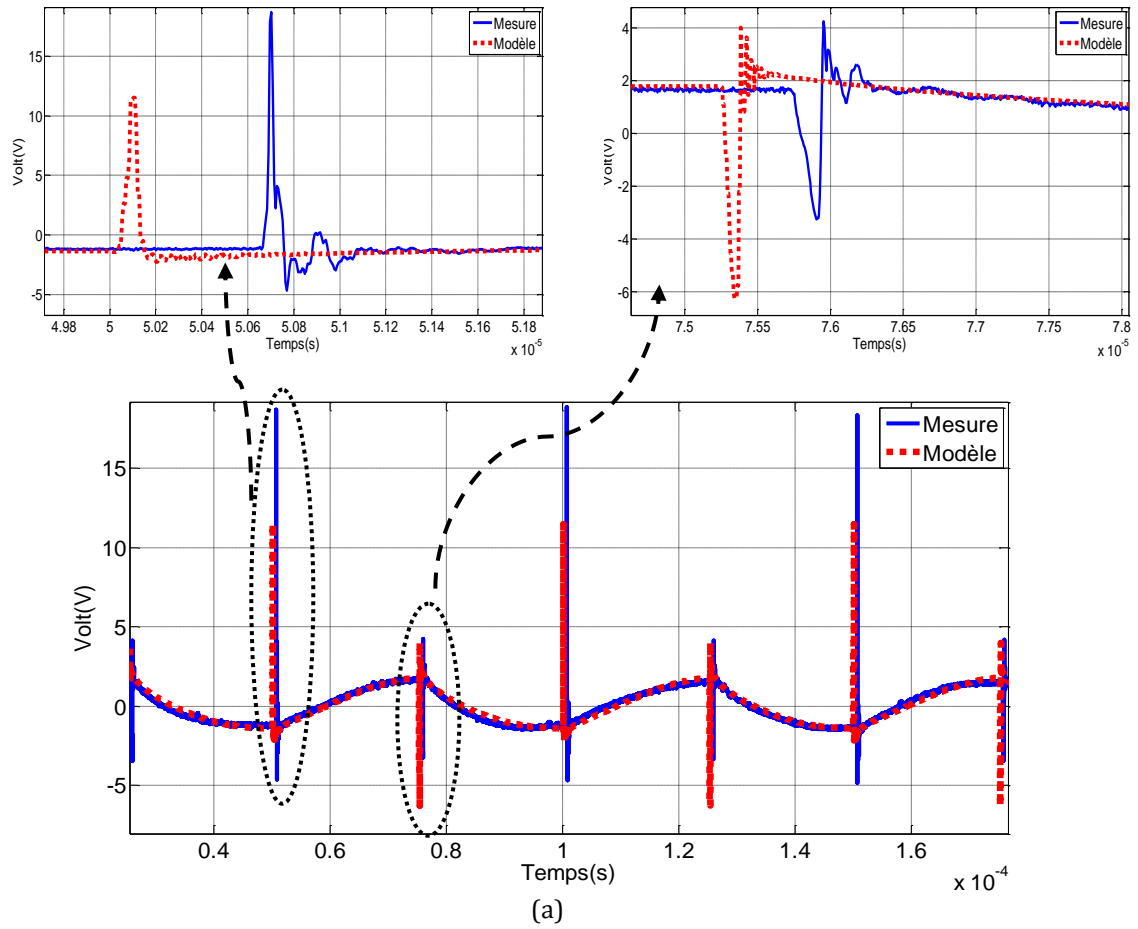


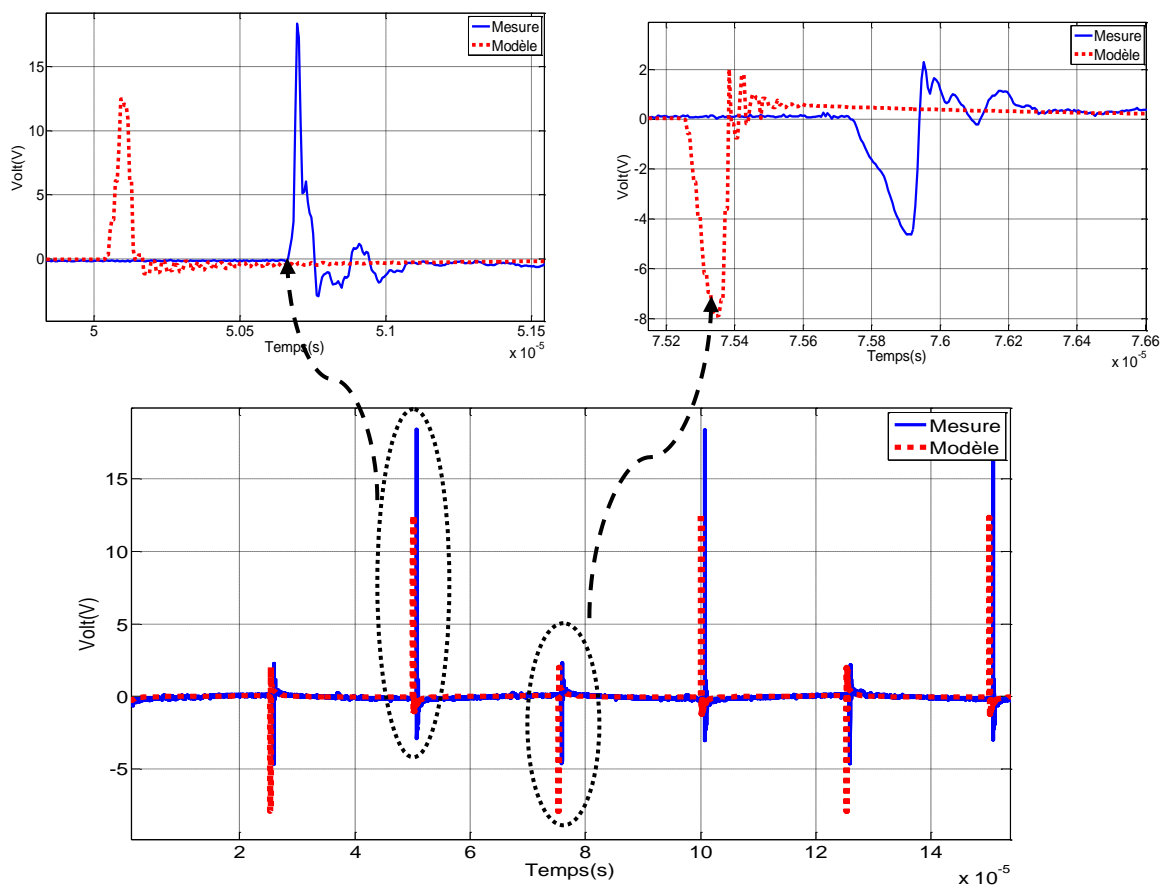
Figure 100. Comparaison de la tension au niveau de la borne négative du RSIL mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

IV.2.4.2 Comparaison entre les simulations et des mesures des tensions en mode commun et en mode différentiel pour le JFET SiC pour le deuxième routage

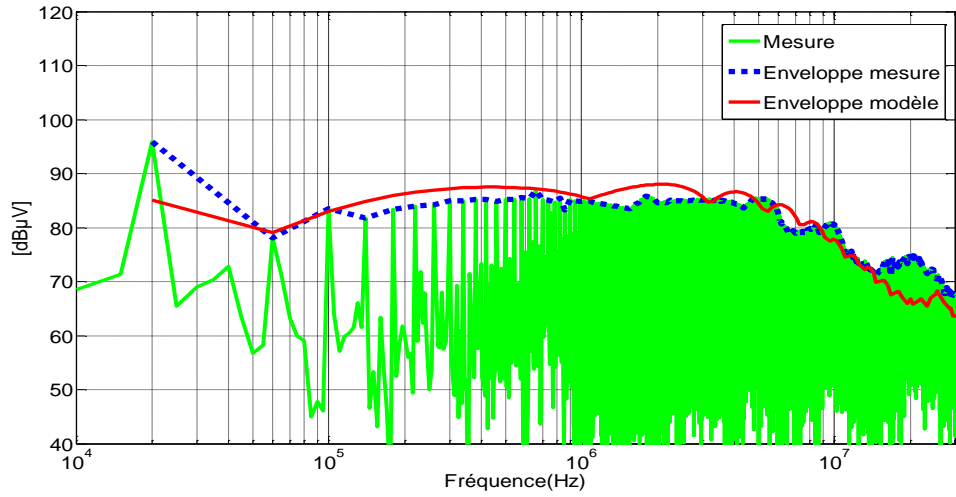
Les mesures en MC et MD pour la cellule de commutation avec le deuxième routage équipé avec le JFET SiC sont présentées dans les figures 101 et 102. Les résultats dans le domaine temporel pour le MC et le MD présentent des différences dans l'amplitude des oscillations. La tension en MC dans le domaine fréquentiel présente des différences de $10\text{dB}\mu\text{V}$ à la fréquence de découpage et à 20MHz . Excepté ces différences dans le spectre, le modèle est capable de prédire les perturbations jusqu'à une fréquence de 15MHz avec des résultats satisfaisants.

Pour la tension en MD (figure 102), le modèle prédit le spectre jusqu'à une fréquence de 15MHz . Le modèle ne prend pas en compte le bruit de fond ajouté par d'autres composants électroniques comme le driver et la source de tension qui peuvent augmenter les niveaux des perturbations dans le spectre.

La marge de précision de l'oscilloscope utilisé est de 72dB plus basse que la valeur maximale mesurée dans la plage verticale (quantification sur 12 bits). Dans ce cas, la valeur maximale de la tension mesurée en MD à la fréquence de découpage est de $117\text{dB}\mu\text{V}$, donc des valeurs de moins de $45\text{dB}\mu\text{V}$ ne peuvent pas être mesurées. D'autre part, on note que pour certaines fréquences, les valeurs des mesures sont supérieures à $45\text{dB}\mu\text{V}$ alors que les résultats attendus ne devraient pas : cet écart est dû au bruit de fond ou au bruit de quantification.

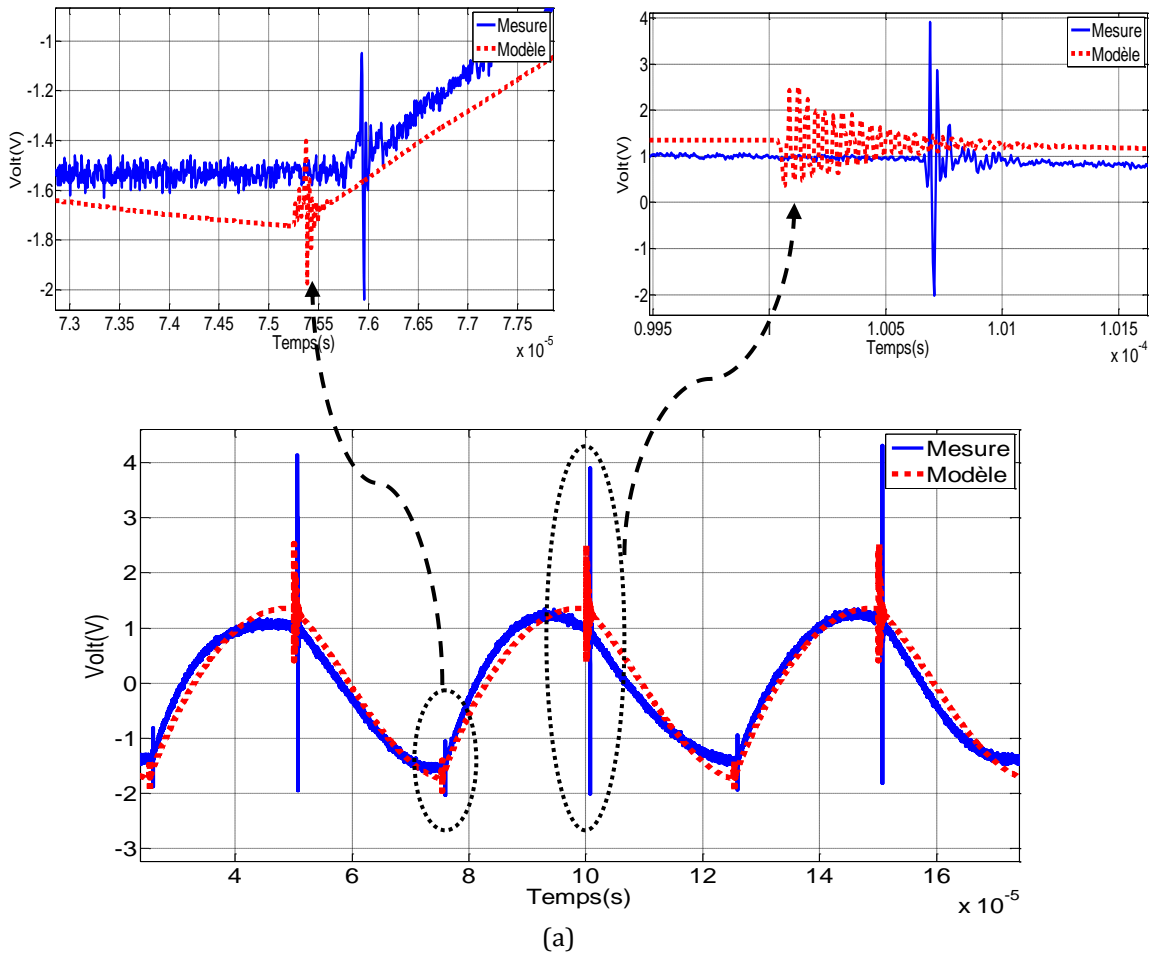


(a)

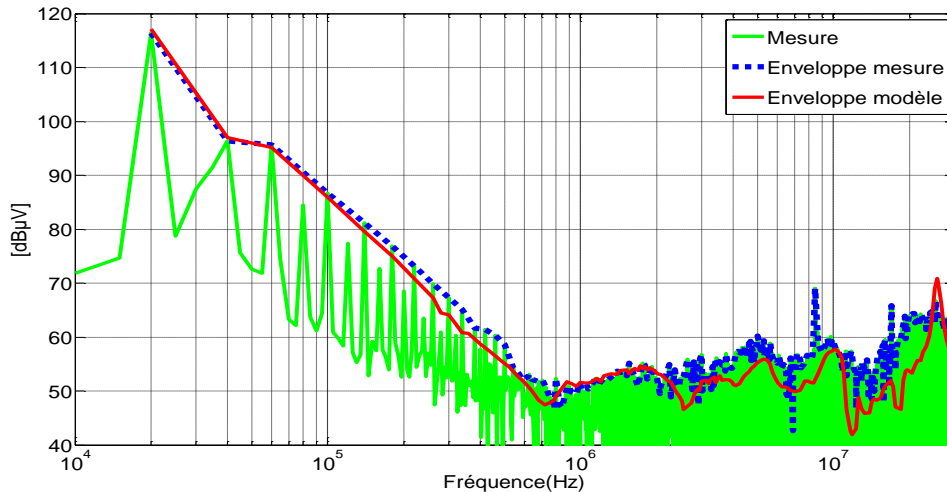


(b)

Figure 101. Comparaison de la tension MC mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)



(a)



(b)

Figure 102. Comparaison de la tension MD mesurée et modélisée : domaine temporel (a), domaine fréquentiel (b)

En comparant les résultats entre le modèle et les mesures pour les deux routages, on obtient de meilleurs résultats dans la prédiction du spectre pour le premier routage (routage optimisé). Le modèle est capable de prédire le spectre jusqu'à une fréquence de 30MHz. Pour le deuxième routage, le modèle est valide jusqu'à une fréquence de 15MHz.

IV.3 Influence du point de fonctionnement sur les perturbations conduites

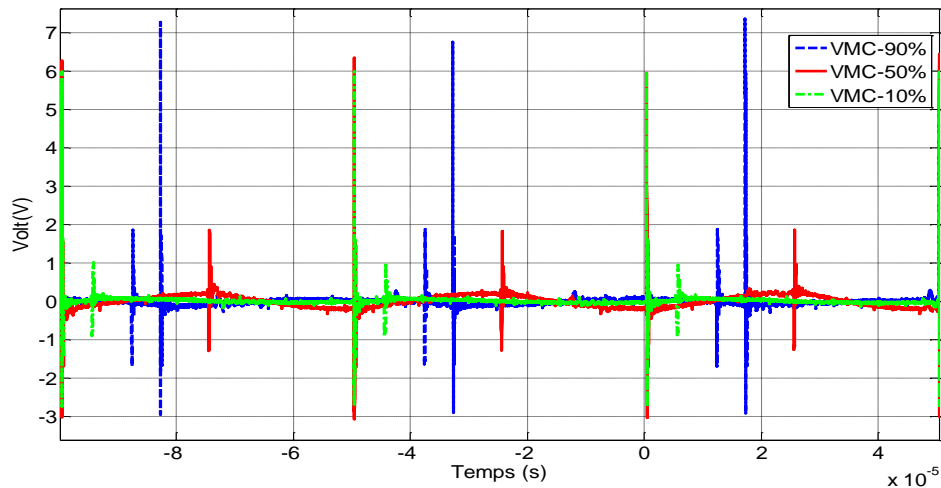
Pour l'influence du point de fonctionnement du convertisseur dans les émissions en mode conduit, des comparaisons en mesures sont réalisées quand le rapport cyclique (α) est 10%, 50% et 90%.

La validation du modèle pour les différents rapports cycliques $\alpha = 10\%$, 50% et 90% est présentée. Des mesures dans le domaine temporel ont été réalisées et comparées avec les simulations. Cette validation nous permet d'observer la robustesse du modèle du convertisseur quand les paramètres de la commande ont changé. Le modèle du convertisseur utilisé pour cette étude est celui équipé avec le JFET SiC et la diode en Si pour le routage optimisé pour une fréquence de découpage de 20kHz.

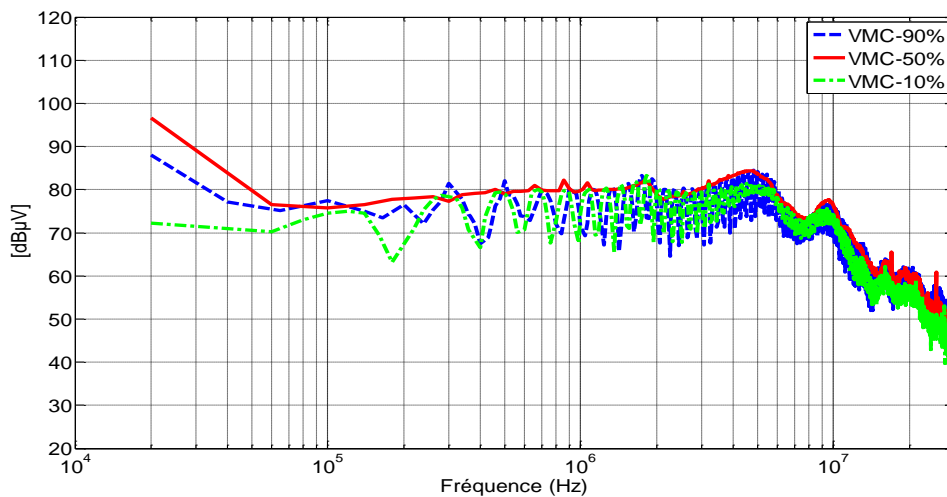
IV.3.1 Comparaison de mesures de tensions de mode commun et de mode différentiel avec différents rapports cycliques

Les mesures pour les différents rapports cycliques en MC et en MD sont présentées dans la figure 103. On compare les différents résultats pour la tension en MC et en MD. On remarque que les perturbations MD sont plus élevées que celles en MC pour des fréquences jusqu'à 200kHz. A

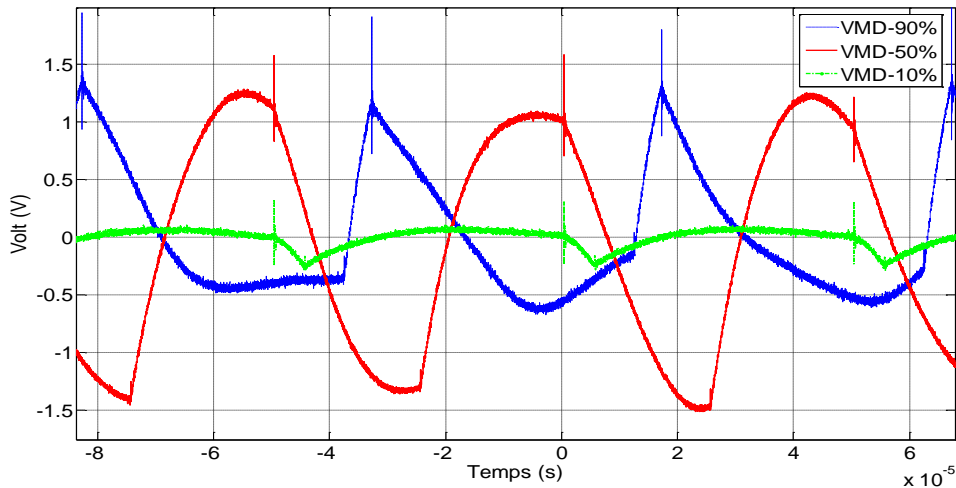
hautes fréquences le MC est dominant. Sauf à la fréquence de découpage, l'impact dans le MC pour les différents rapports cycliques est négligeable (figure 103b). Cela est dû au fait que la vitesse de commutation (et donc le dv/dt) ne sont pas très différents quand le courant commuté varie [74]. Pour le MD, l'impact est significatif jusqu'à 1MHz. Ceci peut s'expliquer par le fait que le courant commuté est directement proportionnel aux rapports cycliques. Cette analyse est cohérente avec [74] où les perturbations en MC sont principalement dues aux variations de tension dans la cellule de commutation et les perturbations en MD sont principalement dues aux variations de courants. Les perturbations en MD pour $\alpha=10\%$ sont inférieures à celles pour $\alpha=50\%$ et $\alpha=90\%$, où les variations de courant sont plus importantes.



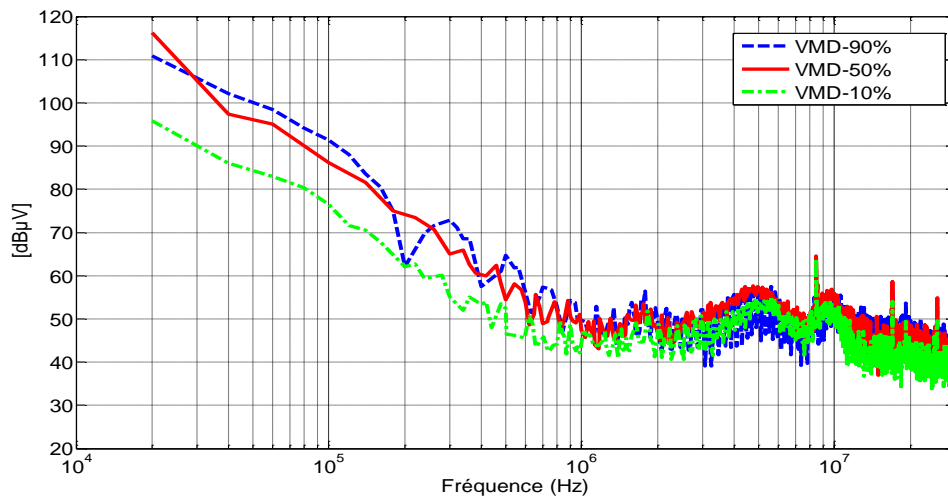
(a)



(b)



(c)



(d)

Figure 103. Comparaison des tensions MC et MD mesurées pour les différents rapports cycliques: tension MC domaine temporel (a), tension MC domaine fréquentiel (b), tension MD domaine temporel (c), tension MD domaine fréquentiel (d)

IV.3.2 Comparaison des courants de source avec différents rapports cycliques entre le modèle et les mesures

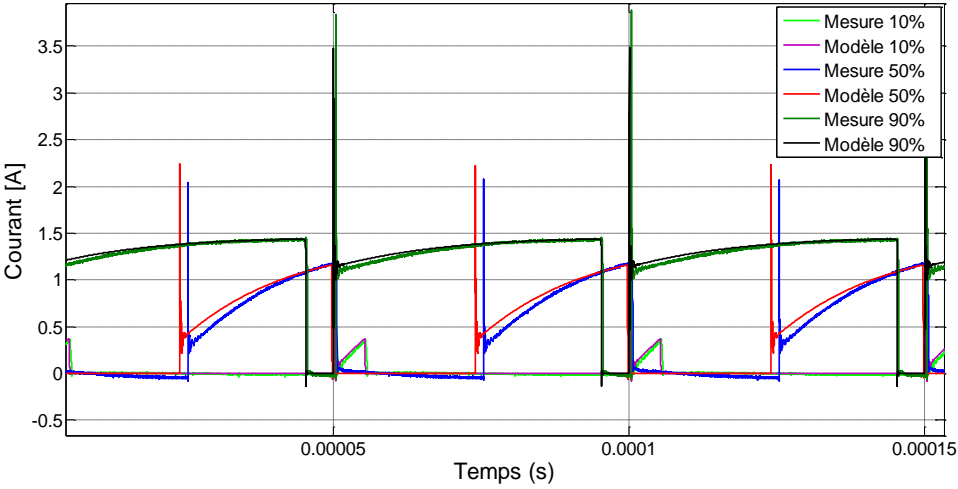
Pour valider le modèle du JFET, le courant dans la source est présenté et comparé au modèle quand le rapport cyclique (α) est 10%, 50%, 90%. Le spectre est présenté dans les figures 104b-104d, respectivement.

Avec les résultats de la figure 104, on voit que pour $\alpha=10\%$ (figure 104b), le modèle est capable de prédire le spectre jusqu'à une fréquence de 20MHz. On note une différence de moins de 12dB μ V à une fréquence 5,5MHz.

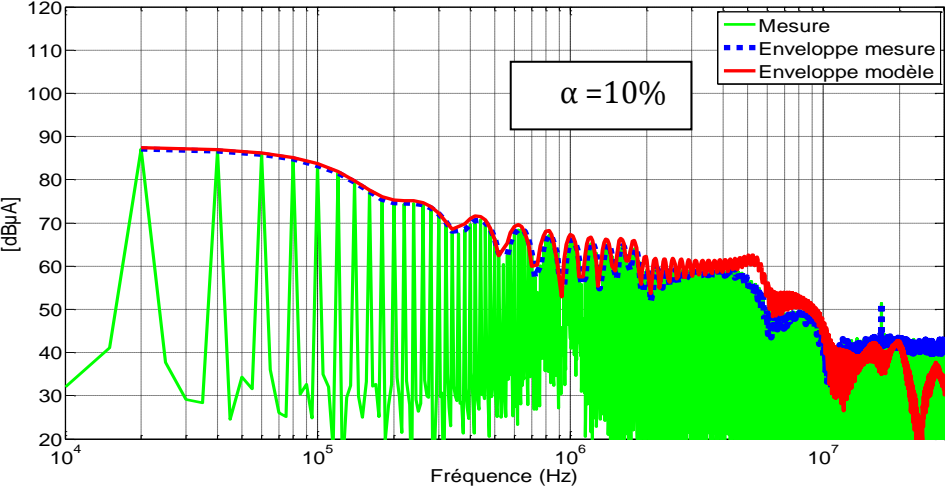
Pour $\alpha=50\%$, le modèle présente de bons résultats jusqu'à une fréquence de 10MHz.

Pour $\alpha=90\%$, le modèle présente de bons résultats avec une différence dans le spectre de moins de 7dB μ V à une fréquence de 10MHz. On remarque que quand le courant dans la source est moins important, le modèle donne de meilleurs résultats.

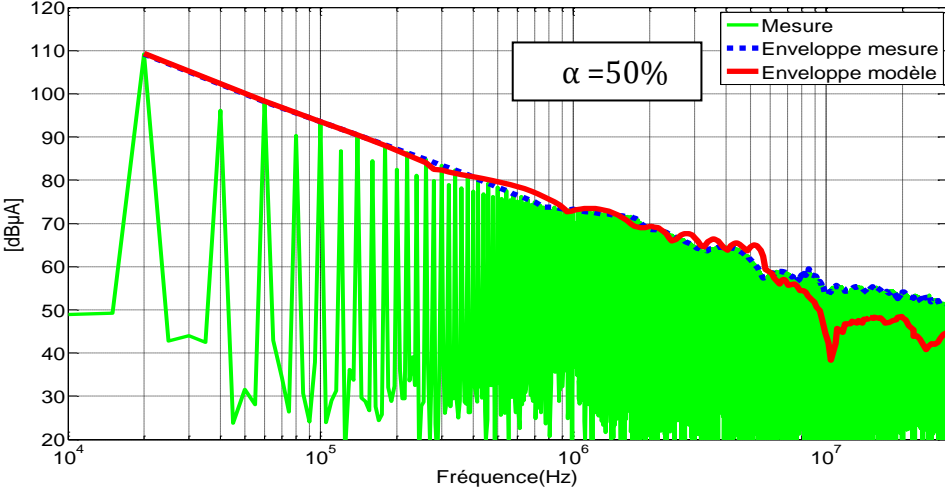
Le modèle peut donc être utilisé dans la prédiction du courant dans la source quand les paramètres de commande ont changé.



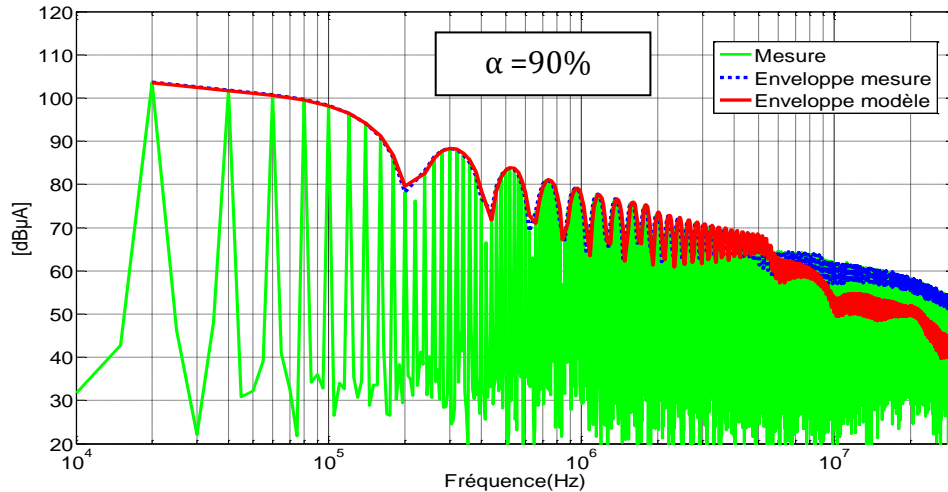
(a)



(b)



(c)

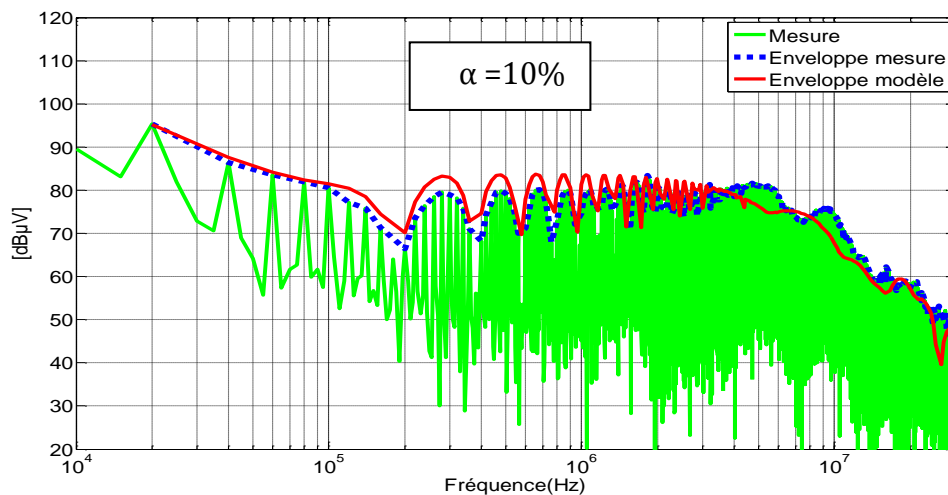


(d)

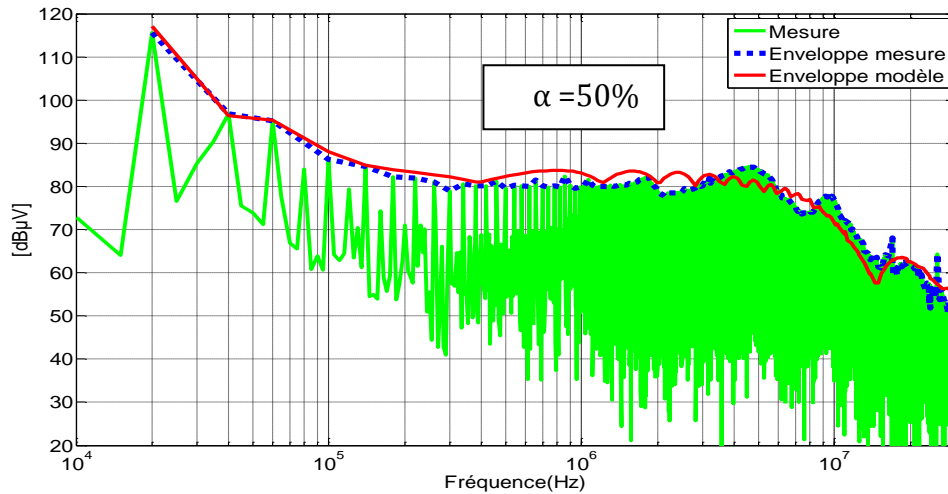
Figure 104. Comparaison du courant drain-source mesuré et simulé pour le JFET avec les différents rapports cycliques : domaine temporel (a), domaine fréquentiel pour $\alpha=10\%$ (b), domaine fréquentiel pour $\alpha=50\%$ (c), domaine fréquentiel pour $\alpha=90\%$ (d)

IV.3.3 Comparaison de la simulation et des mesures au niveau des bornes positive et négative du RSIL pour les différents rapports cycliques

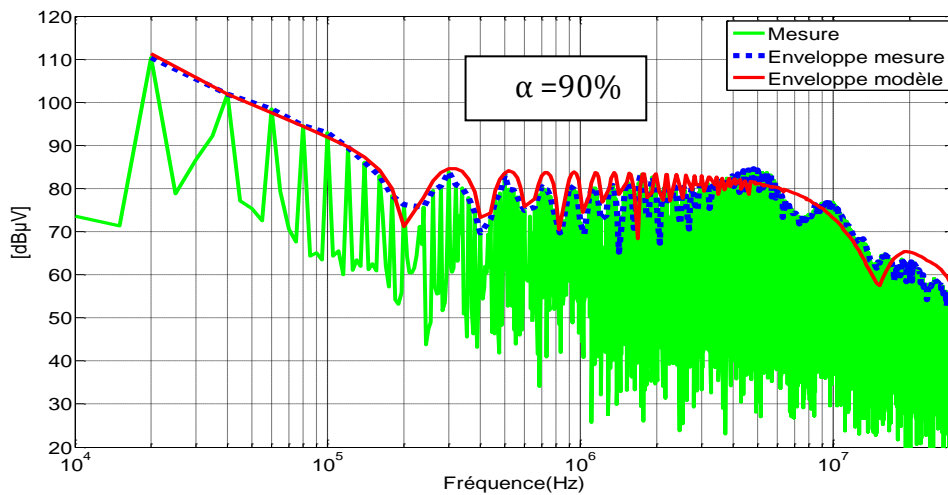
La figure 105 présente la comparaison entre les mesures et les simulations pour la tension au niveau de la borne positive du RSIL pour les différents rapports cycliques. Le modèle présente de bons résultats pour les trois cas jusqu'à une fréquence de 30MHz.



(a)



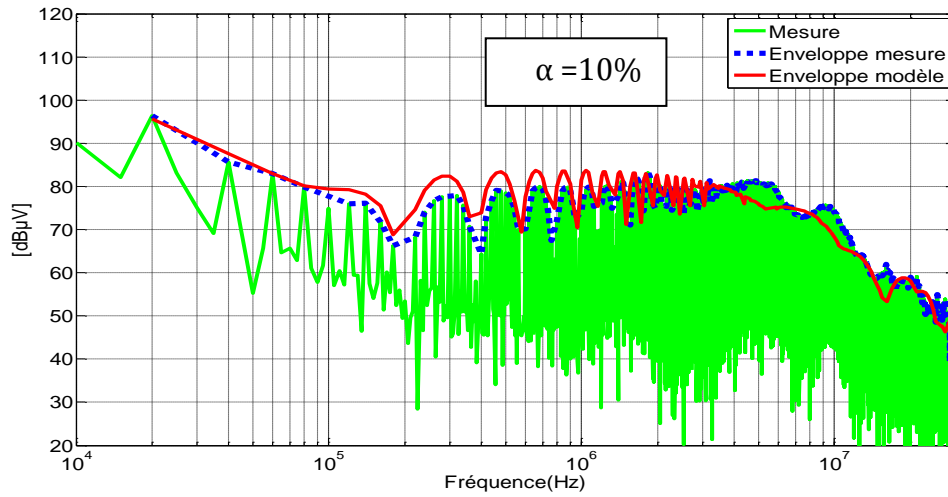
(b)



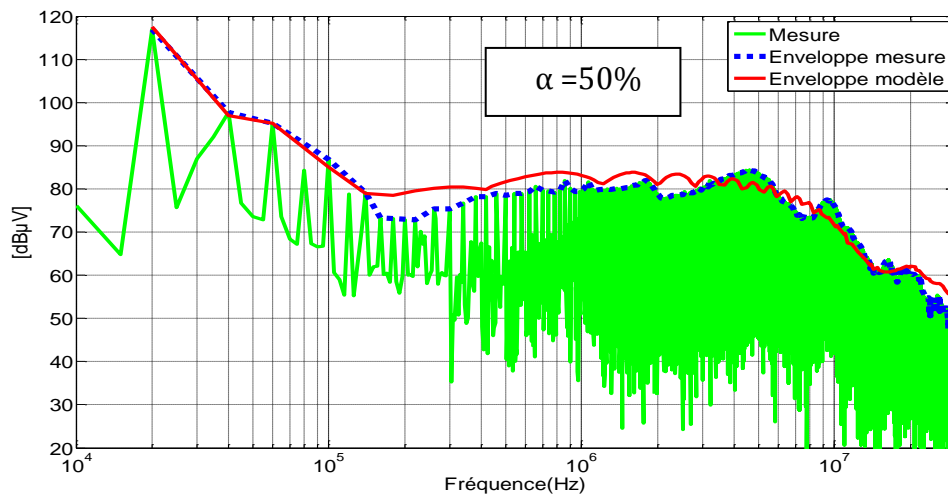
(c)

Figure 105. Comparaison de la tension positive du RSIL mesurée et modélisée dans le domaine fréquentiel: pour $\alpha=10\%$ (a), $\alpha=50\%$ (b), $\alpha=90\%$ (c)

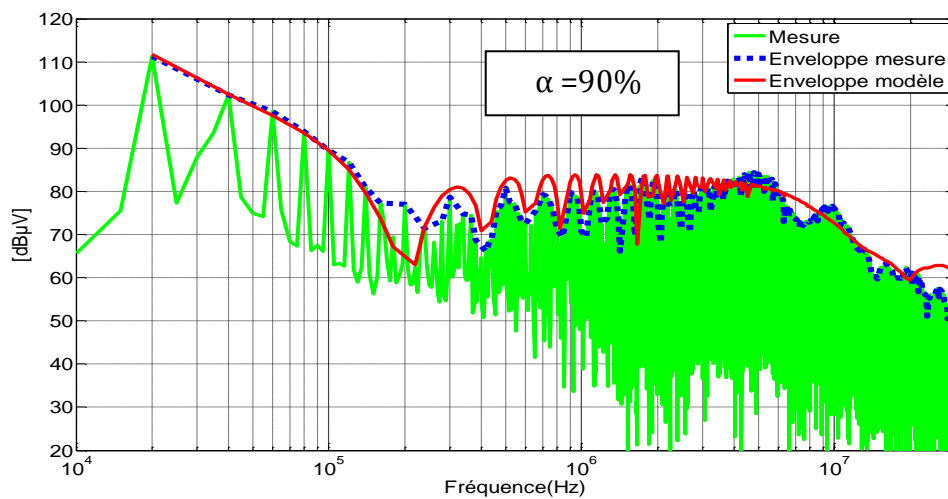
La comparaison au niveau de la tension dans la borne négative du RSIL dans la figure 106 présente de bons résultats jusqu'à une fréquence de 30MHz. Pour $\alpha = 10\%$, des différences de moins de $4\text{dB}\mu\text{V}$ apparaissent dans le spectre. Pour $\alpha = 50\%$, il y a des différences de moins de $5\text{dB}\mu\text{V}$ dans la plage de fréquence de 140kHz à 440kHz. Pour $\alpha = 90\%$, le modèle présente de bons résultats sauf une différence de $12\text{dB}\mu\text{V}$ à 200kHz. En conclusion, le modèle présenté pour le convertisseur est capable de prédire au niveau des bornes positive et négative du RSIL quand les paramètres de commande sont changés (les différents rapports cycliques).



(a)



(b)

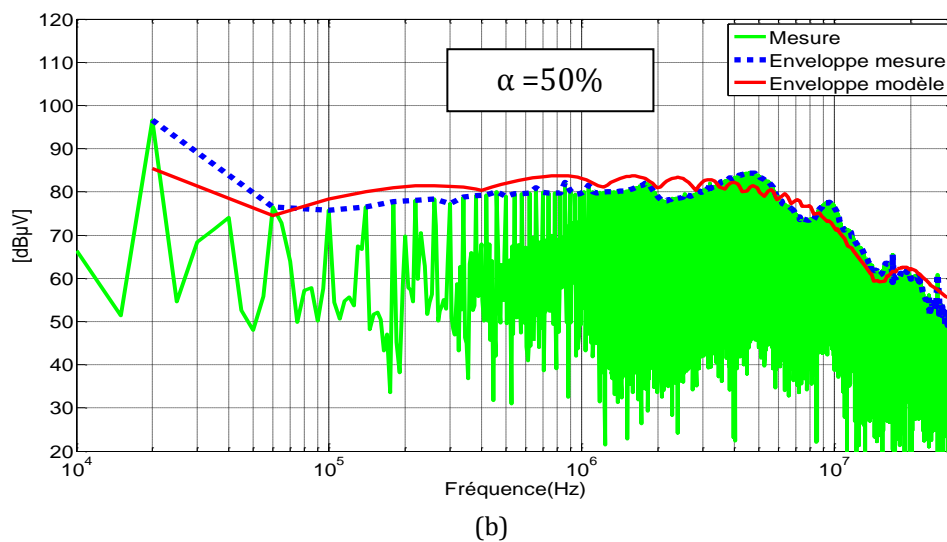
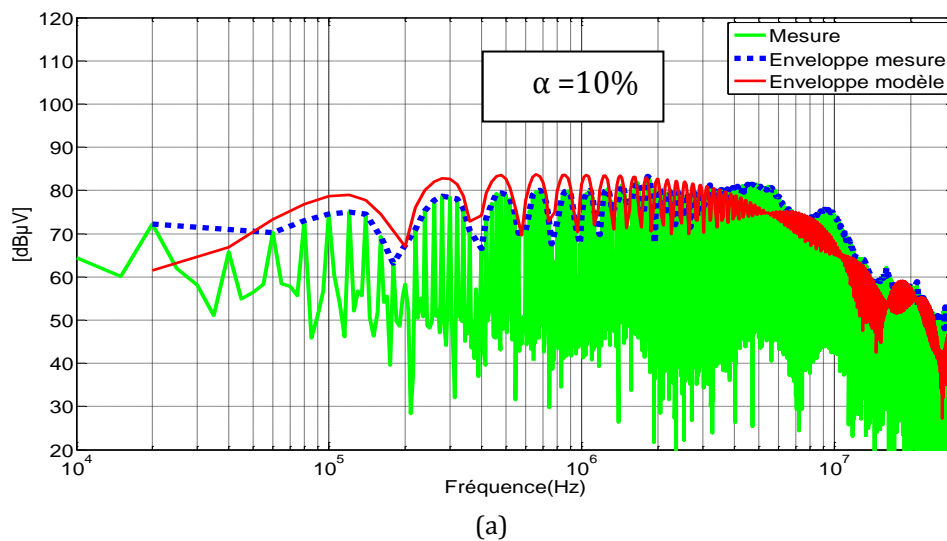


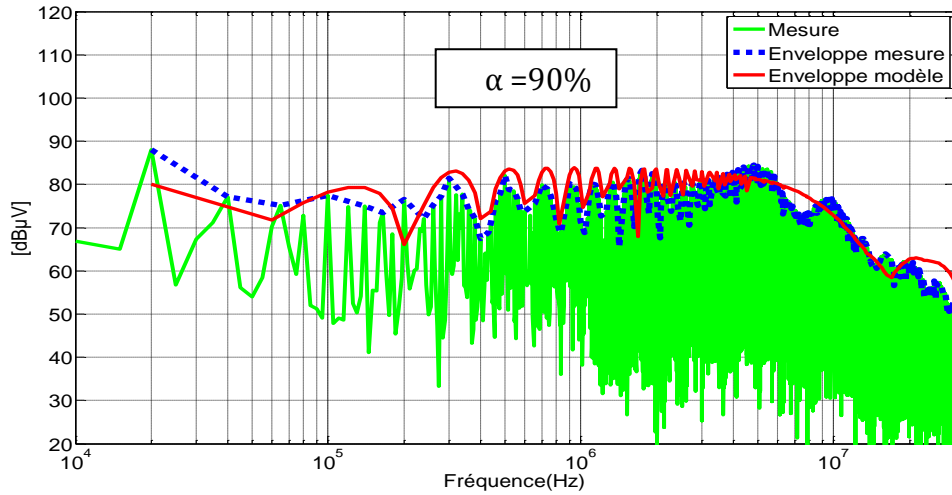
(c)

Figure 106. Comparaison de la tension négative du RSIL mesurée et modélisée dans le domaine fréquentiel: $\alpha=10\%$ (a), $\alpha=50\%$ (b), $\alpha=90\%$ (c)

IV.3.4 Comparaison de la simulation et des mesures de tensions en mode commun et en mode différentiel pour les différents rapports cycliques

La figure 107 présente la tension MC pour les différents rapports cycliques, le modèle donne de bons résultats jusqu'à une fréquence de 30MHz. Il existe des différences dans l'amplitude du spectre pour le modèle à la fréquence de découpage. Pour $\alpha=10\%$ et $\alpha=50\%$, la différence est de 11dB μ V alors que pour $\alpha=90\%$, la différence entre le modèle est la mesure est de 8dB μ V.



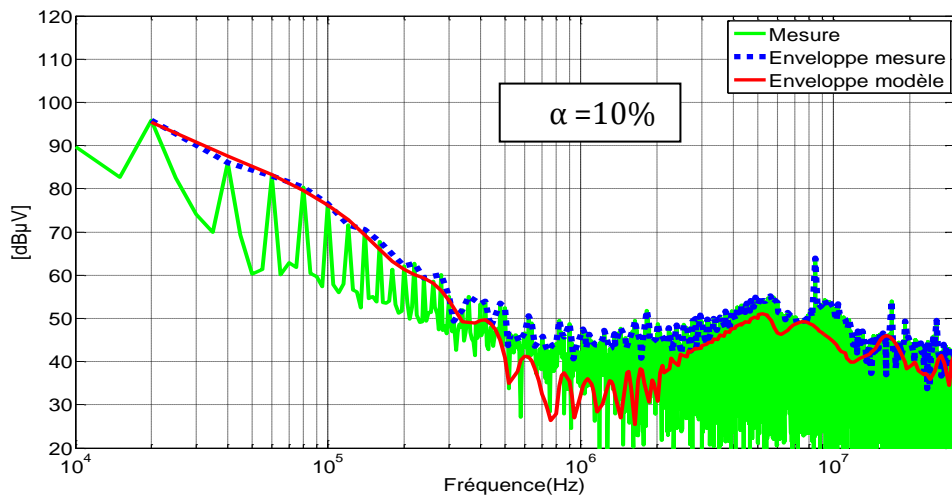


(c)

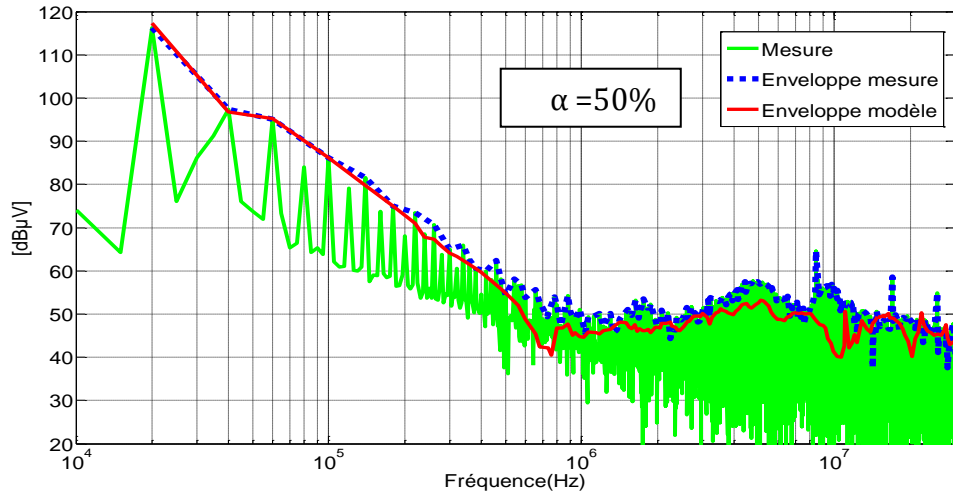
Figure 107. Comparaison de la tension MC mesurée et modélisée dans le domaine fréquentiel: $\alpha=10\%$ (a), $\alpha=50\%$ (b), $\alpha=90\%$ (c)

La tension MD pour les différents rapports cycliques est présentée dans la figure 108. Pour $\alpha=10\%$, les résultats des mesures sont plus élevés que ceux obtenus avec le modèle. Cette différence est due au fait que les mesures en MD ajoutent aussi les bruits de fond générés par des équipements électroniques qui ne sont pas pris en compte pour notre modèle.

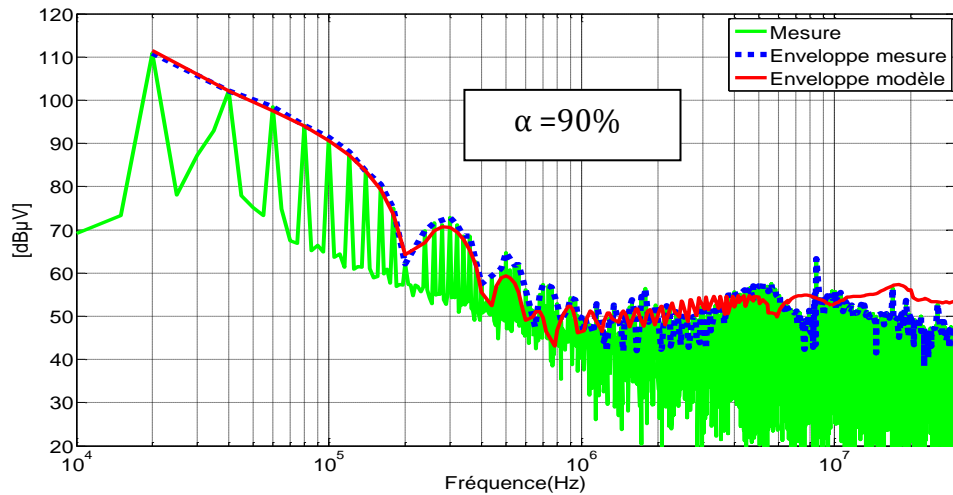
L'écart entre les mesures et le modèle pour $\alpha = 50\%$ et $\alpha = 90\%$ est de $5\text{dB}\mu\text{V}$ maximum dans toute la plage de fréquence étudiée.



(a)



(b)



(c)

Figure 108. Comparaison de la tension MD mesurée et modélisée dans le domaine fréquentiel : $\alpha=10\%$ (a), $\alpha=50\%$ (b), $\alpha=90\%$ (c)

IV.4 Influence de la résistance de grille

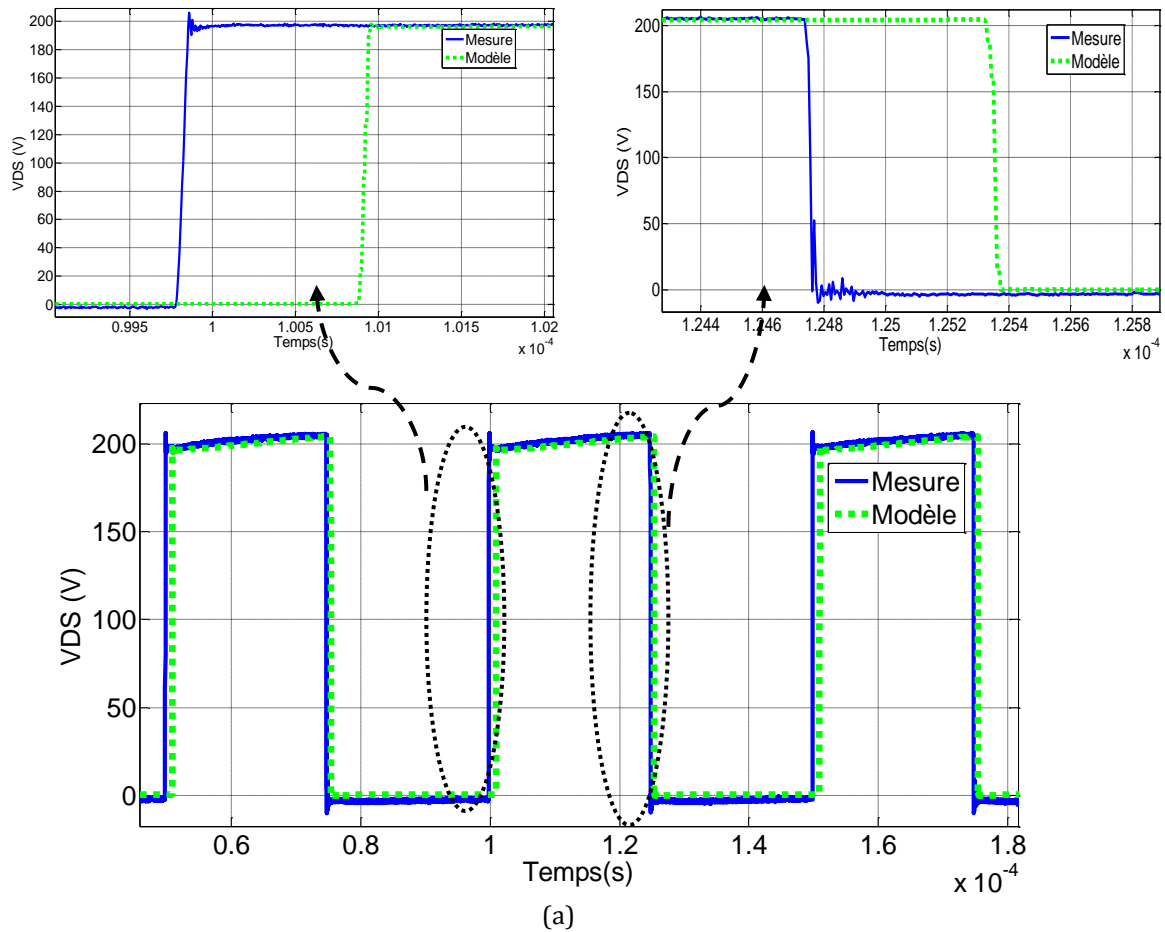
L'utilisation de différentes résistances de grille entraîne différentes vitesses de commutation. En général, pour des valeurs de résistance de grille plus petites, la vitesse de commutation est plus élevée. Dans notre étude on fait varier la résistance de grille de la commande du convertisseur de 100Ω à 33Ω , pour un rapport cyclique fixe égal à 50% et la fréquence de découpage de 20kHz. Cela nous permet de connaître la robustesse du modèle quand les paramètres de la commande ont changé.

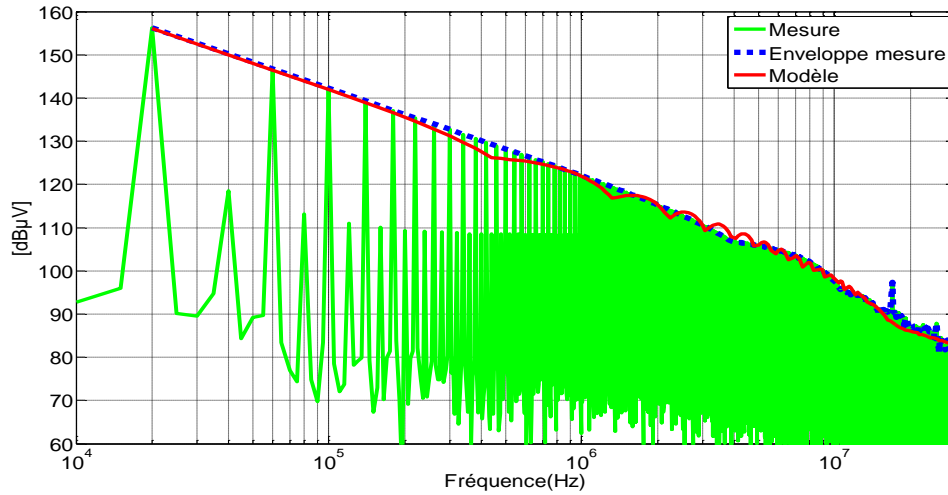
Pour voir l'influence de la résistance de la grille dans le spectre des perturbations en mode conduit, une comparaison des mesures avec les résistances de grille de 100Ω et 33Ω est aussi présentée.

IV.4.1 Comparaison de la simulation et des mesures pour une résistance de grille de 33Ω

Les temps de commutation pour un convertisseur qui travaille avec le JFET SiC avec une résistance de grille de 33Ω sont inférieurs à 40ns .

Le modèle présente de bons résultats dans le domaine temporel (figure 109a). Dans le domaine fréquentiel (figure 109b), il reste valide jusqu'à une fréquence de 30MHz .





(b)

Figure 109. Comparaison de la tension drain-source mesurée et modélisée pour une résistance de grille de 33Ω : domaine temporel (a), domaine fréquentiel (b)

La figure 110 compare la tension drain-source mesurée pour les deux résistances de grille, on remarque des différences dans le spectre à partir d'une fréquence de 4MHz. Ces différences atteignent au maximum $13\text{dB}\mu\text{V}$ dans l'amplitude du spectre à une fréquence de 13MHz.

La résistance de grille contrôle directement la vitesse de commutation (dv/dt) dans les convertisseurs donc l'impact des différentes résistances de grille est directement ressenti dans la tension drain-source. Une faible résistance de grille augmente la vitesse de commutation du convertisseur et en même temps les perturbations CEM.

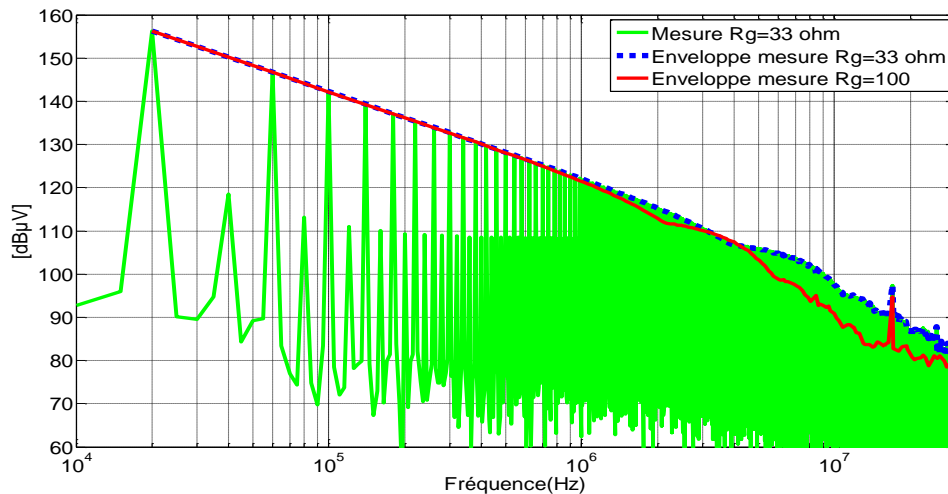
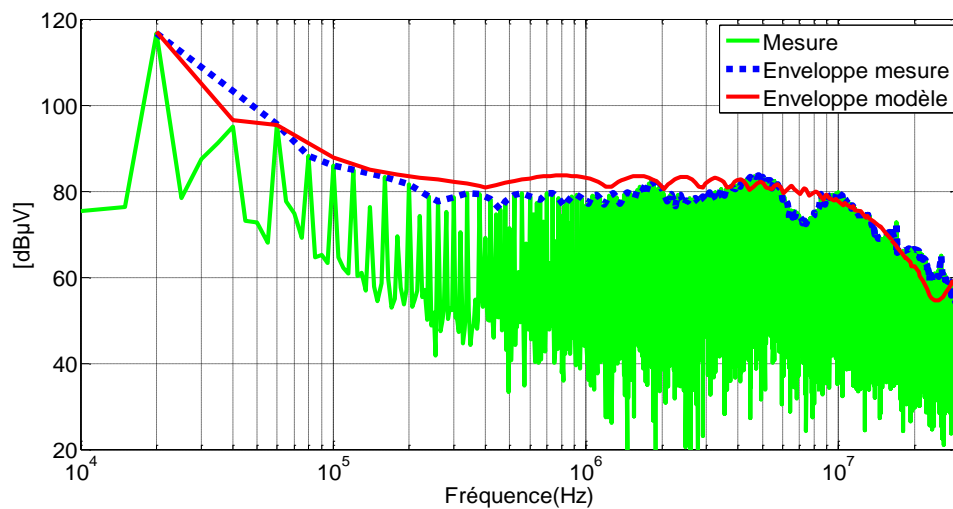


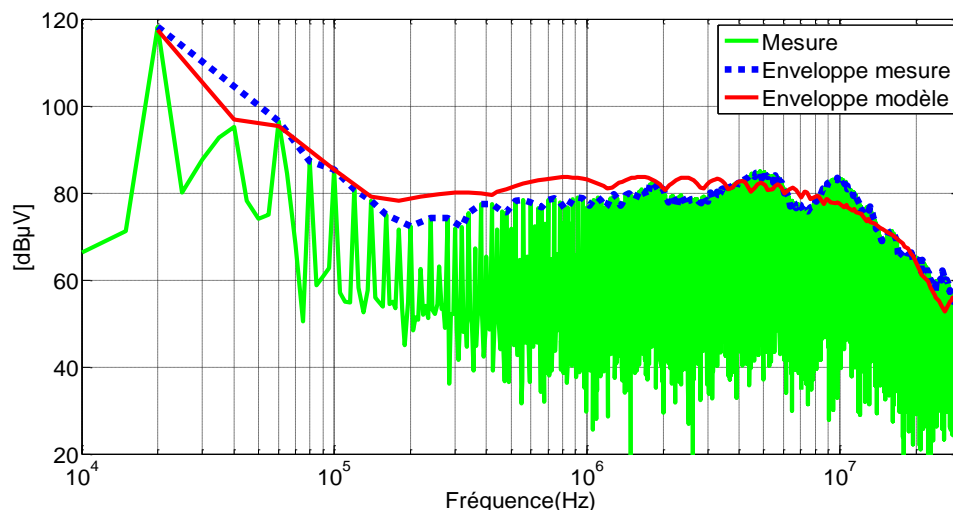
Figure 110. Comparaison dans le domaine fréquentiel de la tension drain-source mesurée pour les différentes résistances de grille

IV.4.1.1 Comparaison de la simulation et des mesures au niveau des bornes positive et négative du RSIL pour une résistance de grille de 33Ω

La comparaison dans le domaine fréquentiel de la tension positive et négative du RSIL est présentée dans les figures 111a et 111b. La tension dans la borne positive du RSIL présente des différences de $3\text{dB}\mu\text{V}$ maximum dans toute la plage de fréquences. La tension négative du RSIL présente des différences de $5\text{dB}\mu\text{V}$ maximum dans une plage de fréquences de 1.5kHz à 1MHz . En conclusion, le modèle peut être utilisé dans la prédiction du spectre aux bornes du RSIL jusqu'à une fréquence de 30MHz pour des résistances de grille différentes.



(a)



(b)

Figure 111. Comparaison dans le domaine fréquentiel de la tension mesurée aux bornes du RSIL pour $R_g=33\Omega$: borne positive (a), borne négative (b)

IV.4.2 Comparaison des interférences mesurées en mode commun et en mode différentiel pour différentes résistances de grille

La figure 112 présente la comparaison de la tension en MC et en MD mesurée pour les deux résistances de grille (33Ω et 100Ω).

Dans le domaine temporel (figure 112a), on voit que le convertisseur avec la résistance de grille de 33Ω présente plus d'oscillations avec une amplitude plus importante par rapport au convertisseur avec la résistance de grille de 100Ω .

La figure 112b présente les perturbations en MC pour les deux résistances de grille, les niveaux de perturbations restent les mêmes jusqu'à une fréquence de 7MHz. A partir de cette fréquence et jusqu'à 30MHz, la différence du spectre est plus élevée pour le convertisseur qui travaille avec la résistance de grille de 33Ω que pour celui qui travaille avec la résistance de grille de 100Ω . Par exemple, à une fréquence de 13MHz, cette différence est de $9\text{dB}\mu\text{V}$.

La tension en MD dans le domaine temporel (figure 113a) présente des différences dans les oscillations. Pour le convertisseur avec la résistance de grille de 33Ω , les oscillations sont plus importantes. Dans le domaine fréquentiel (figure 113b), il existe une différence de $5\text{dB}\mu\text{V}$ dans l'amplitude du spectre à 10MHz.

On peut conclure que les perturbations en MC sont directement liées aux variations de dv/dt qui changent avec la résistance de la grille. Plus la commutation est rapide (pour la résistance de grille de 33Ω), plus les niveaux des perturbations sont élevés, surtout à hautes fréquences.

Pour les perturbations en MD, l'impact de la vitesse de commutation est moins important au niveau du spectre.

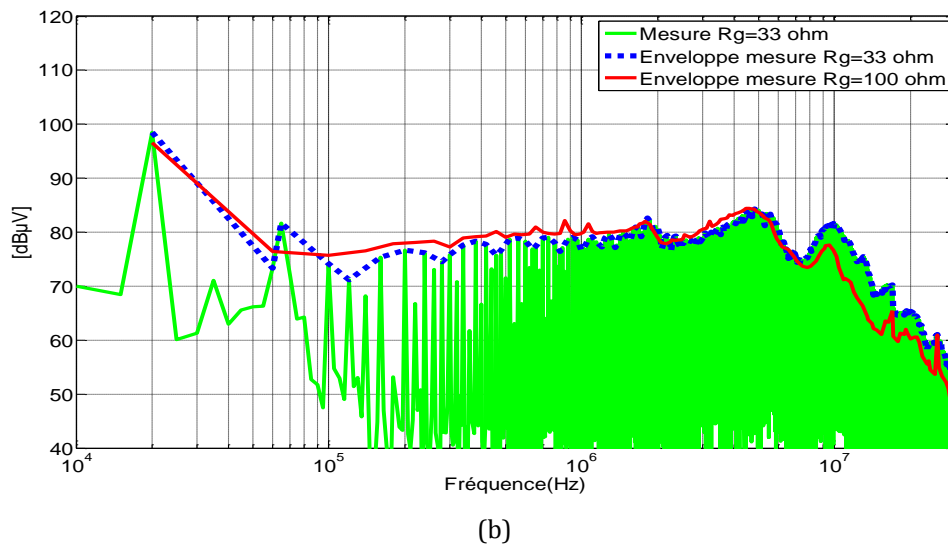
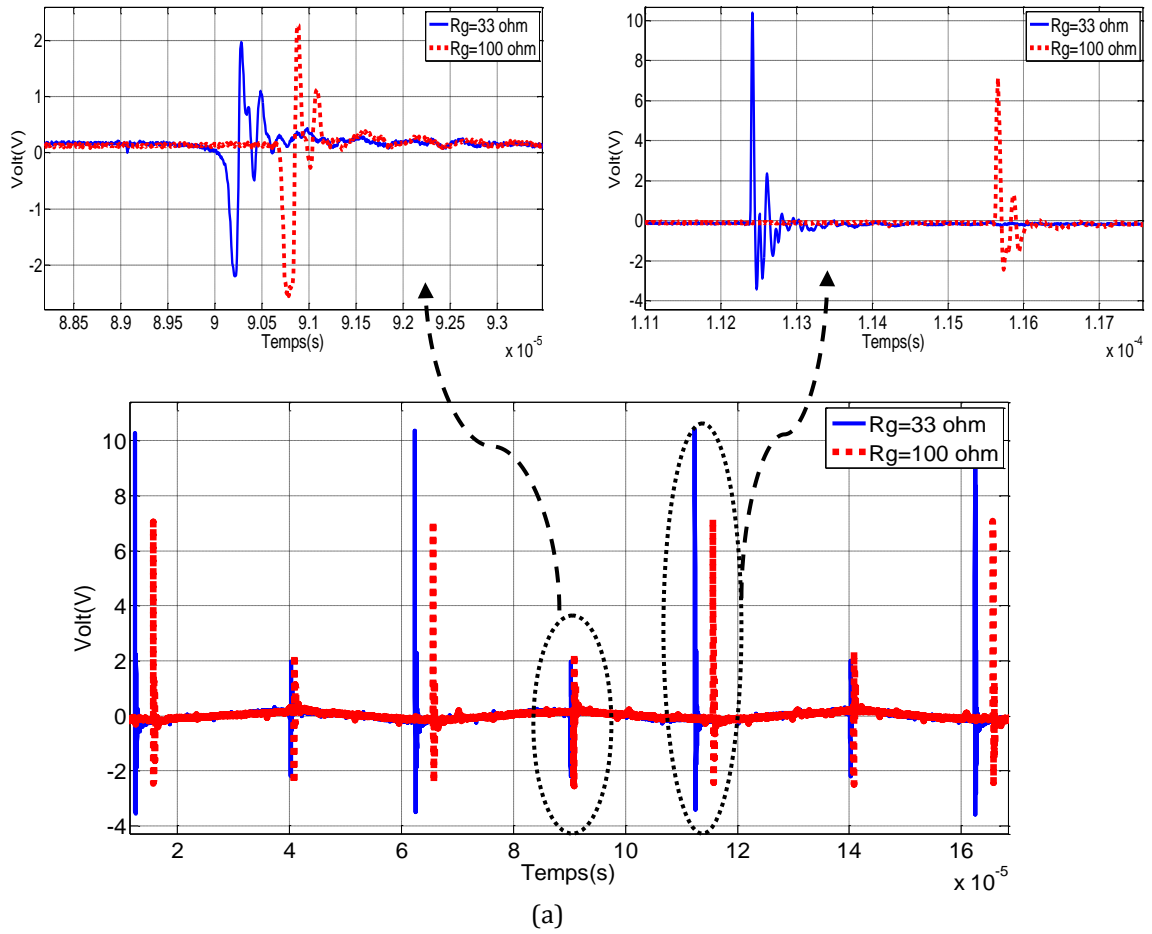


Figure 112. Comparaison de la tension MC mesurée pour les différentes résistances de la grille : domaine temporel (a), domaine fréquentiel (b)

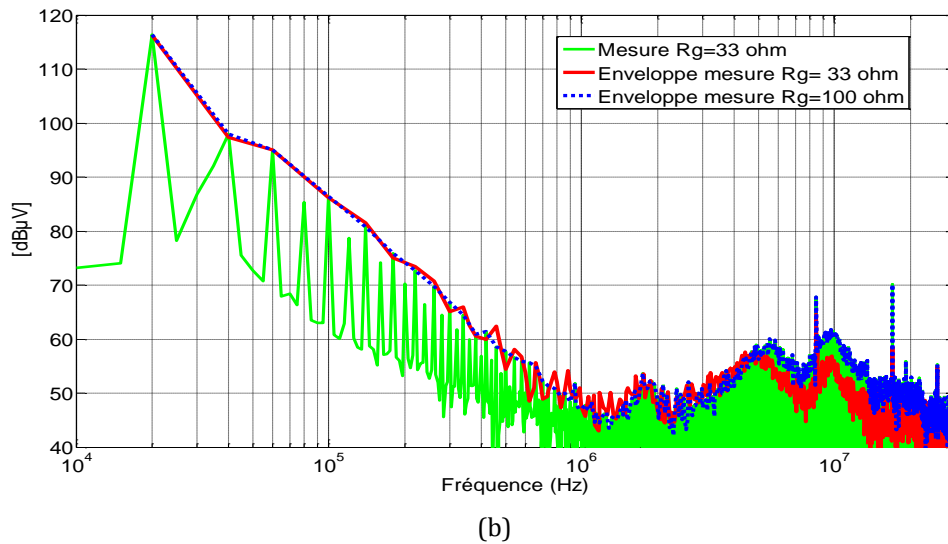
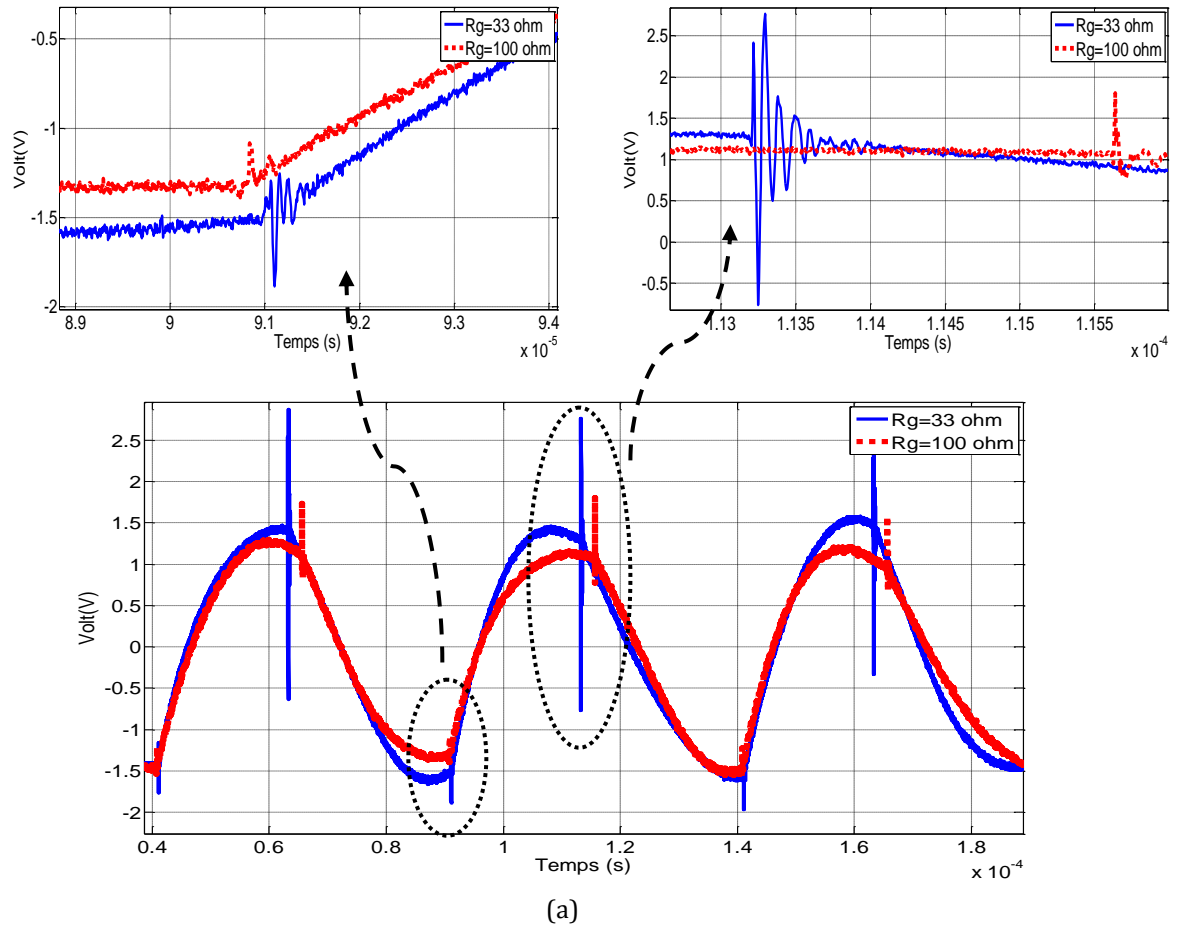


Figure 113. Comparaison de la tension MD mesurée pour les différentes résistances de la grille : domaine temporel (a), domaine fréquentiel (b)

IV.5 Validation du modèle du convertisseur avec deux JFET SiC

La cellule de commutation est équipée avec deux JFET en SiC. La configuration utilisée pour la validation du modèle est présentée dans la figure 114. Elle est ci-après désignée « première configuration de la charge » et est placée en parallèle avec le JFET 2. Dans cette figure on ne représente pas les couplages capacitifs pistes-plan de masse et les mutuelles entre pistes pour des soucis de lisibilité.

Pour valider le modèle de la cellule de commutation avec les deux JFET SiC, une comparaison dans le domaine fréquentiel entre le modèle et les mesures de tensions dans la borne positive et négative du RSIL est présentée dans la figure 115.

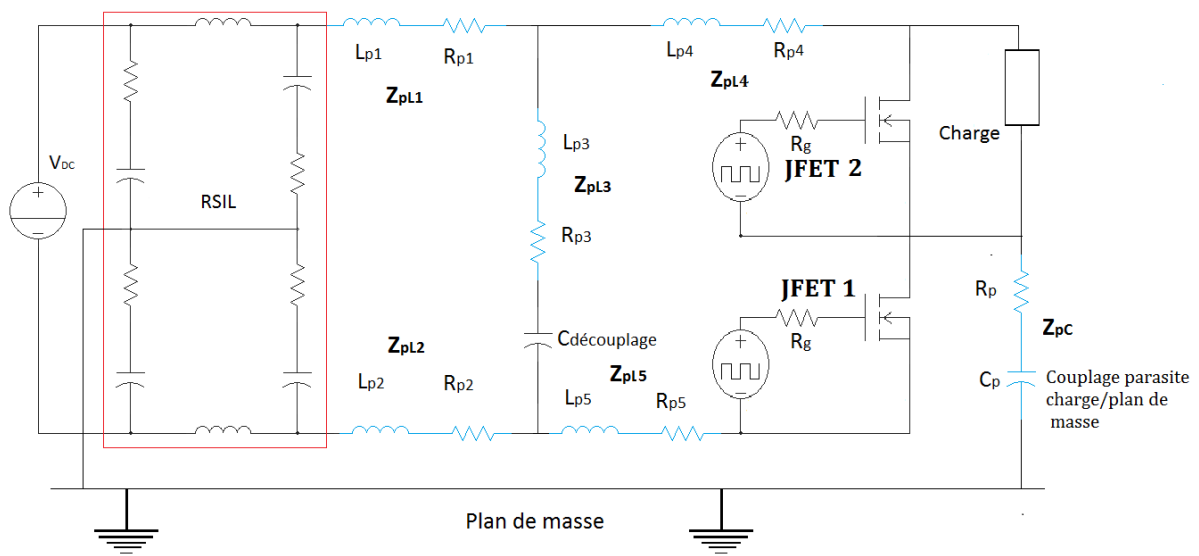
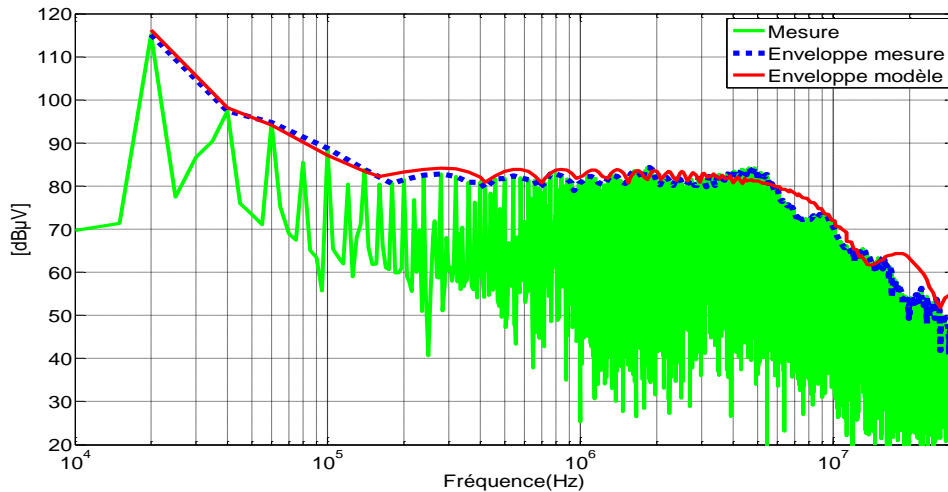


Figure 114. Configuration du convertisseur avec les deux JFET SiC pour la première configuration de la charge

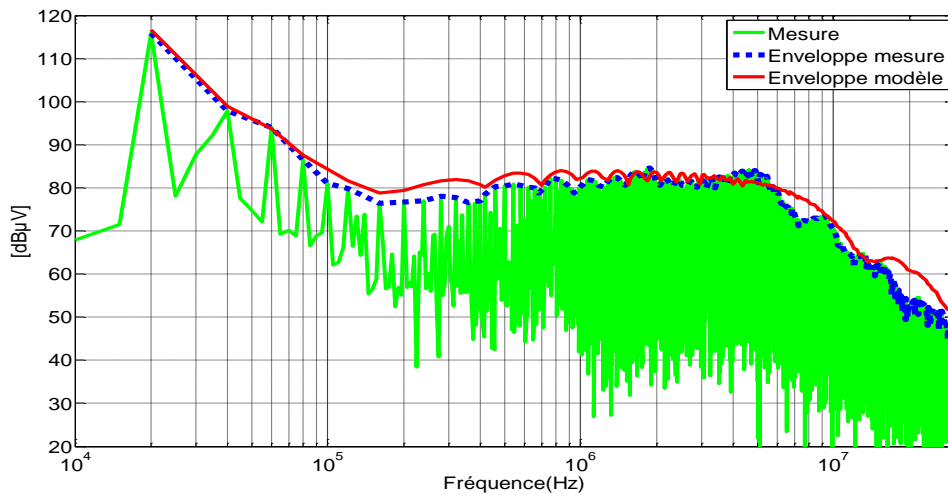
Avec les résultats présentés dans la figure 115a pour la tension positive du RSIL, le modèle peut être utilisé dans la prédiction du spectre jusqu'à une fréquence de 15MHz. il existe une différence de 8dB μ V maximum dans le spectre à partir de cette fréquence.

Pour la tension dans la borne négative du RSIL, le modèle peut prédire le spectre jusqu'à une fréquence de 15MHz avec une différence de 4dB μ V maximum. A une fréquence de 20MHz, il existe une différence de 7dB μ V entre les mesures et la simulation.

Les différences entre le modèle et les mesures à très hautes fréquences sont liées aux modèles des composants semiconducteurs. En conclusion, le modèle présenté pour la cellule de commutation avec les deux JFET peut être utilisé dans la prédiction du spectre des perturbations conduites.



(a)



(b)

Figure 115. Comparaison dans le domaine fréquentiel de la tension mesurée au niveau des bornes du RSIL: tension positive (a), tension négative (b)

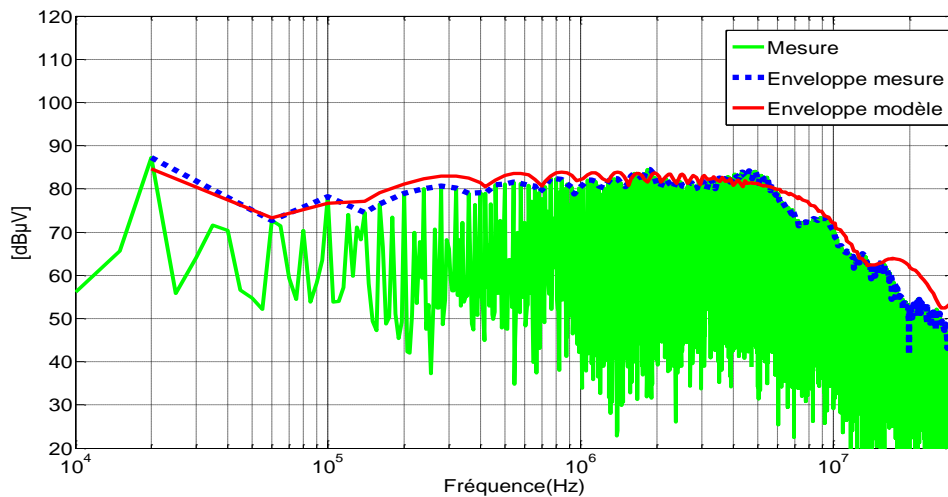
La tension en MC et en MD est présentée dans la figure 116. Pour la tension en MC (figure 116a), on note une différence de $3\text{dB}\mu\text{V}$ à la fréquence de découpage. Cette différence est plus petite que celle obtenue par le modèle de la cellule de commutation avec le JFET SiC et la diode Si (pour rappel, la différence entre le modèle et les mesures à la fréquence de découpage était d'environ $11\text{dB}\mu\text{V}$). On voit qu'un modèle plus élaboré pour des composants semiconducteurs (dans ce cas le modèle du JFET SiC remplace le modèle de la diode Si fourni par Saber®), la différence de l'amplitude du spectre à la fréquence de découpage est moins significative.

Les résultats du modèle pour la tension en MC présentent des différences dans le spectre de $5\text{dB}\mu\text{V}$ et $9\text{dB}\mu\text{V}$ à des fréquences de 7MHz et 20MHz .

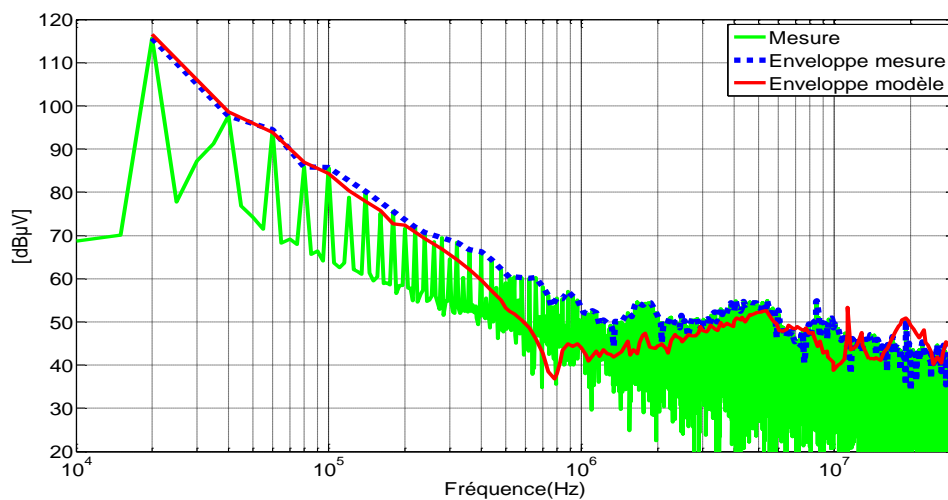
Pour la tension en MD (figure 116b), l'amplitude du spectre mesurée est supérieure à celle obtenue à partir du modèle dans une plage de fréquence de 200kHz à 2MHz . Ces écarts peuvent être expliqués par le fait que l'oscilloscope utilisé de 12 bits a une plage de mesure de 72dB . La valeur la plus élevée dans la tension en MD est de $116\text{dB}\mu\text{V}$. La valeur minimum mesurée se situe autour des $44\text{dB}\mu\text{V}$.

Les résultats obtenus par simulation en dessous de ces valeurs ne peuvent pas être comparés aux mesures. Les résultats supérieurs à 44dB μ V sont comparés aux mesures avec de bons résultats à partir d'une fréquence de 2MHz.

En conclusion, le modèle avec les deux JFET SiC présente de bons résultats au niveau des bornes positive et négative du RSIL et peut être utilisé dans la prédiction des perturbations conduites en MC et en MD.



(a)



(b)

Figure 116. Comparaison dans le domaine fréquentiel des tensions en MC et MD générées par les deux JFETs SiC : tension en MC (a), tension en MD (b)

IV.5.1 Comparaison des mesures pour le convertisseur avec deux JFET SiC et le convertisseur avec la diode et le JFET SiC

Pour le convertisseur avec la diode Si et le JFET SiC, l'ouverture ou la fermeture du JFET entraîne nécessairement la commutation opposée d'un autre composant. Pour la diode on parle de commutation naturelle induite par le JFET.

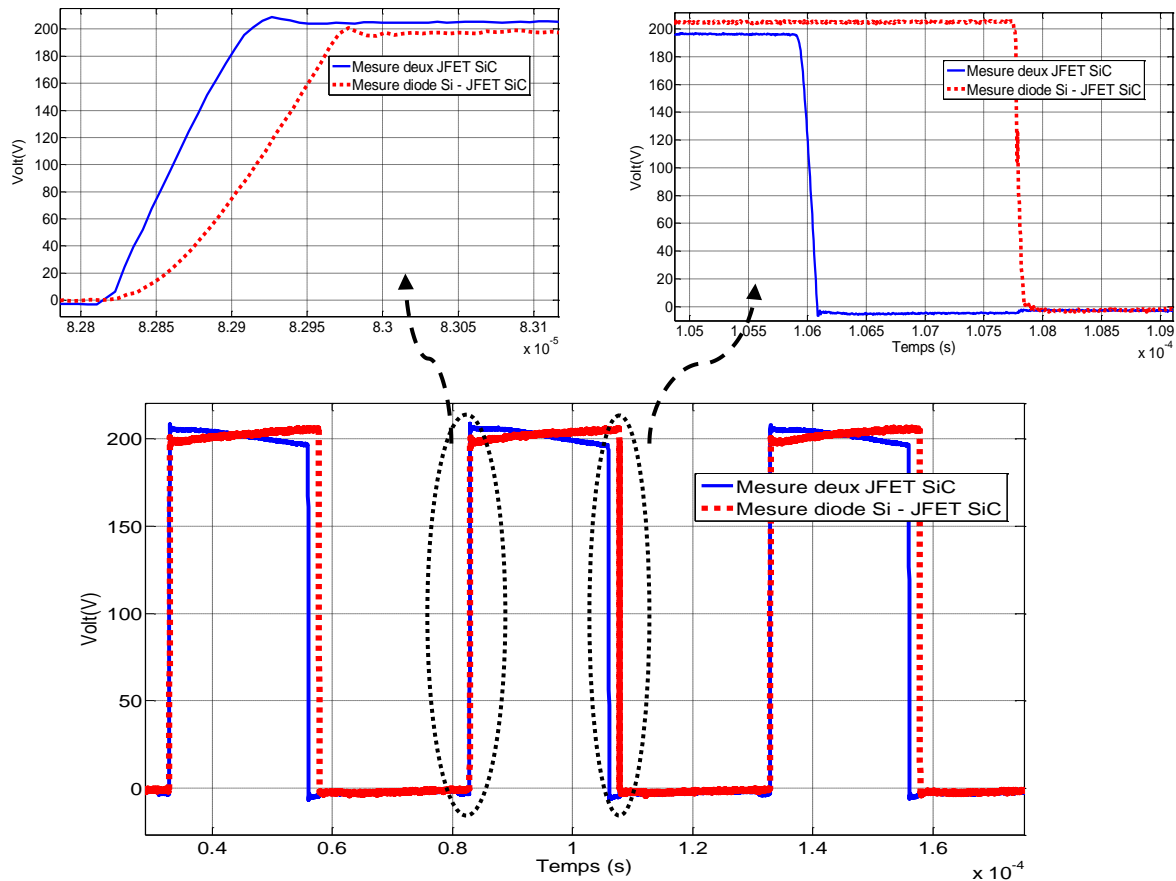
Pour la cellule de commutation à deux JFETs, il y a temps morts pendant lesquels les diodes internes des JFET conduisent.

La tension drain-source dans le JFET pour les deux convertisseurs est comparée dans le domaine temporel et le domaine fréquentiel dans la figure 117.

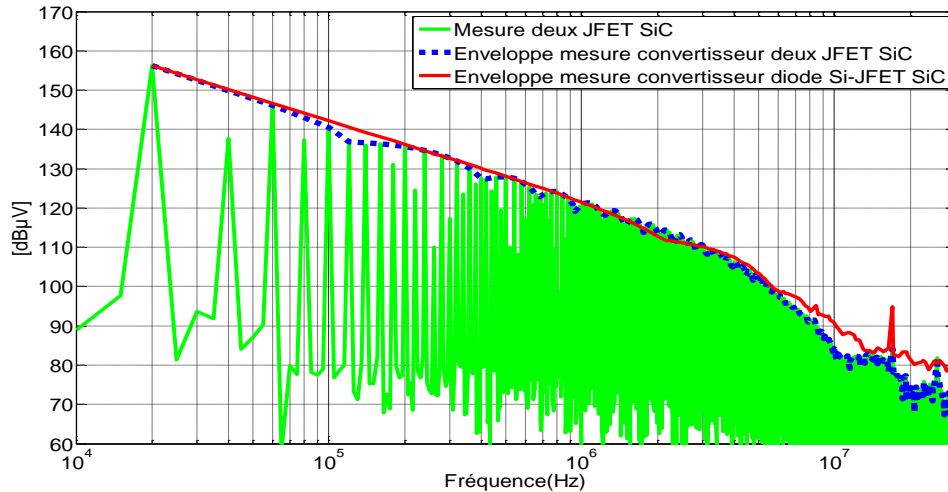
Dans le domaine temporel, la vitesse de montée du courant est imposée par le transistor principal. En ce qui concerne la cellule avec les deux JFETs, le temps de montée est de 60ns. Pour la configuration diode-JFET, le temps de montée est de 130ns.

D'autre part, le temps de descente pour le convertisseur avec les deux JFETs est de 200ns alors que pour le convertisseur avec la diode, il est seulement de 100ns. Cette différence s'explique par le fait que les capacités parasites ajoutées par le deuxième JFET ralentissent de manière significative la commutation pour le convertisseur avec les deux JFETs.

Le temps de descendre plus courts pour le convertisseur avec la diode implique une augmentation dans l'amplitude du spectre dans le domaine fréquentiel à partir d'une fréquence de 6MHz. Ces différences peuvent aller jusqu'à 6dB μ V.



(a)



(b)

Figure 117. Comparaison en mesures de la tension drain-source du JFET 1 pour les deux configurations : domaine temporel (a), domaine fréquentiel (b)

La tension et le courant dans la charge sont aussi comparés pour les deux configurations dans la figure 118.

Le temps de montée pour la tension dans la charge de la configuration diode-JFET est de 90ns alors que pour la configuration avec les deux JFETs, il est de 160ns. Ainsi le temps de montée est plus court pour la configuration avec la diode.

Le temps de descente pour la configuration diode-JFET est de 200ns alors que pour la configuration avec les deux JFETs, il est de 100ns.

Dans le domaine fréquentiel, le spectre est plus élevé pour la configuration diode-JFET à partir d'une fréquence de 6MHz.

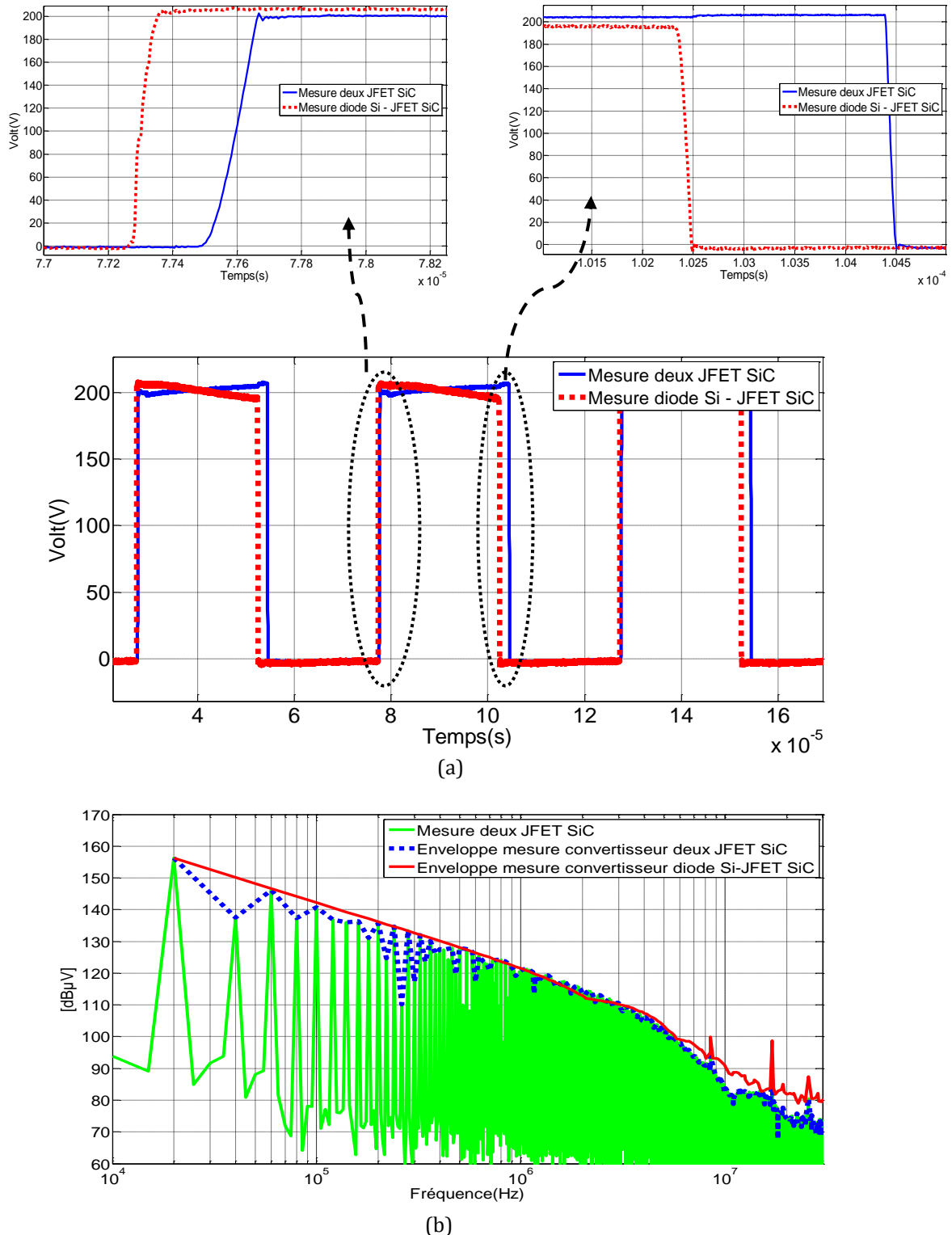


Figure 118. Comparaison en mesures de la tension dans la charge pour les deux configurations : domaine temporel (a), domaine fréquentiel (b)

Le courant dans la charge est présenté dans la figure 119, l'amplitude des oscillations est plus élevée pour la configuration diode-JFET à partir d'une fréquence de 10MHz. Les perturbations sont plus élevées pour le convertisseur avec la diode que pour celui avec les deux JFETs. Ceci peut s'expliquer par le phénomène des courants de recouvrement de la diode.

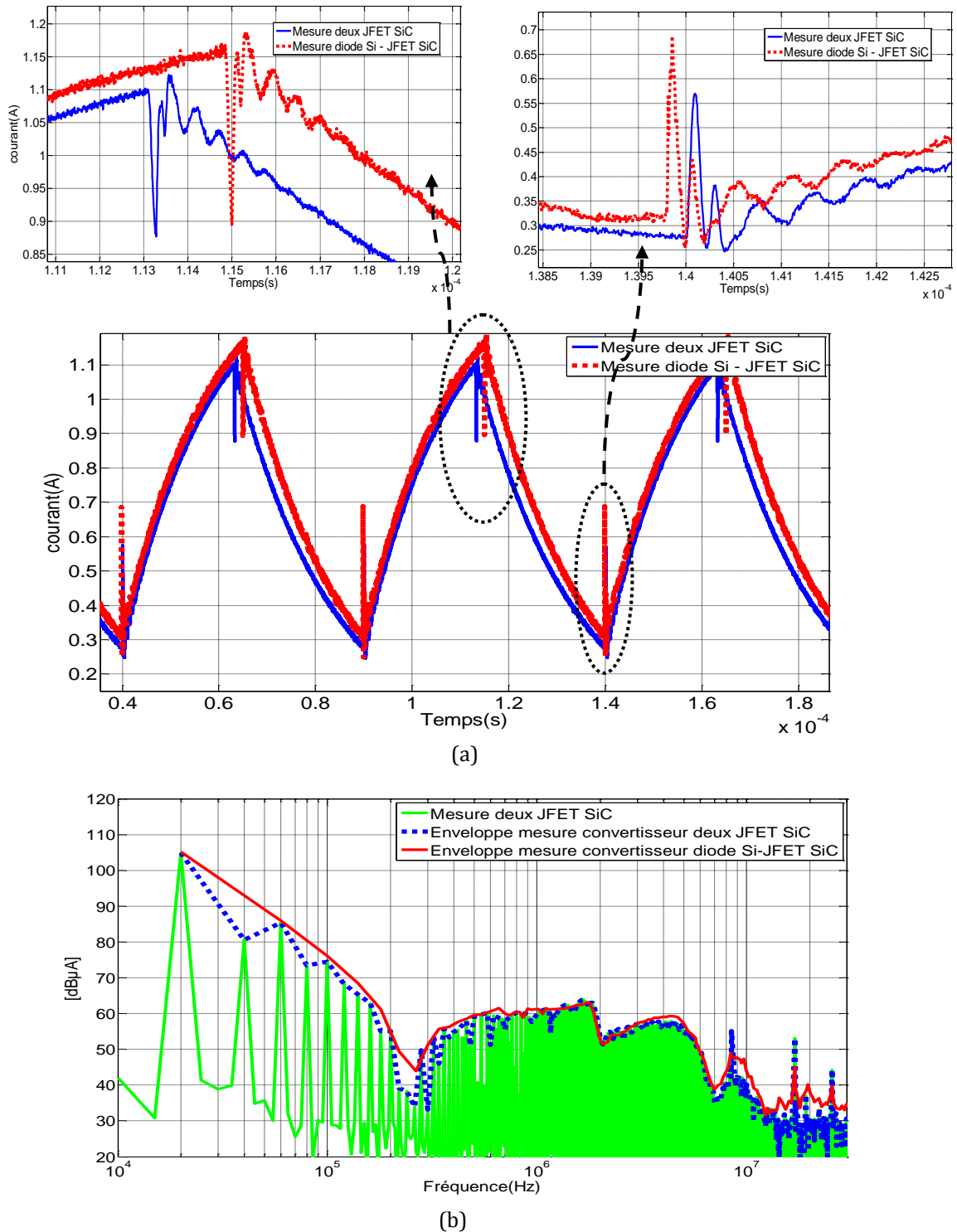


Figure 119. Comparaison en mesures du courant dans la charge pour les deux configurations: domaine temporel (a), domaine fréquentiel (b)

Une comparaison des mesures de la tension dans la borne positive du RSIL est présentée dans la figure 120. Dans le domaine temporel il existe une différence dans l'amplitude des oscillations. Dans le domaine fréquentiel, le spectre est le même pour les deux configurations jusqu'à une fréquence de 7MHz. A partir de cette fréquence, le spectre pour le convertisseur équipé avec la diode en Si et le JFET en SiC est plus élevé. Ce résultat peut s'expliquer car le courant de

recouvrement inverse de la diode induit une surintensité dans le courant de la charge qui a des effets dans le spectre des perturbations conduites à haute fréquence.

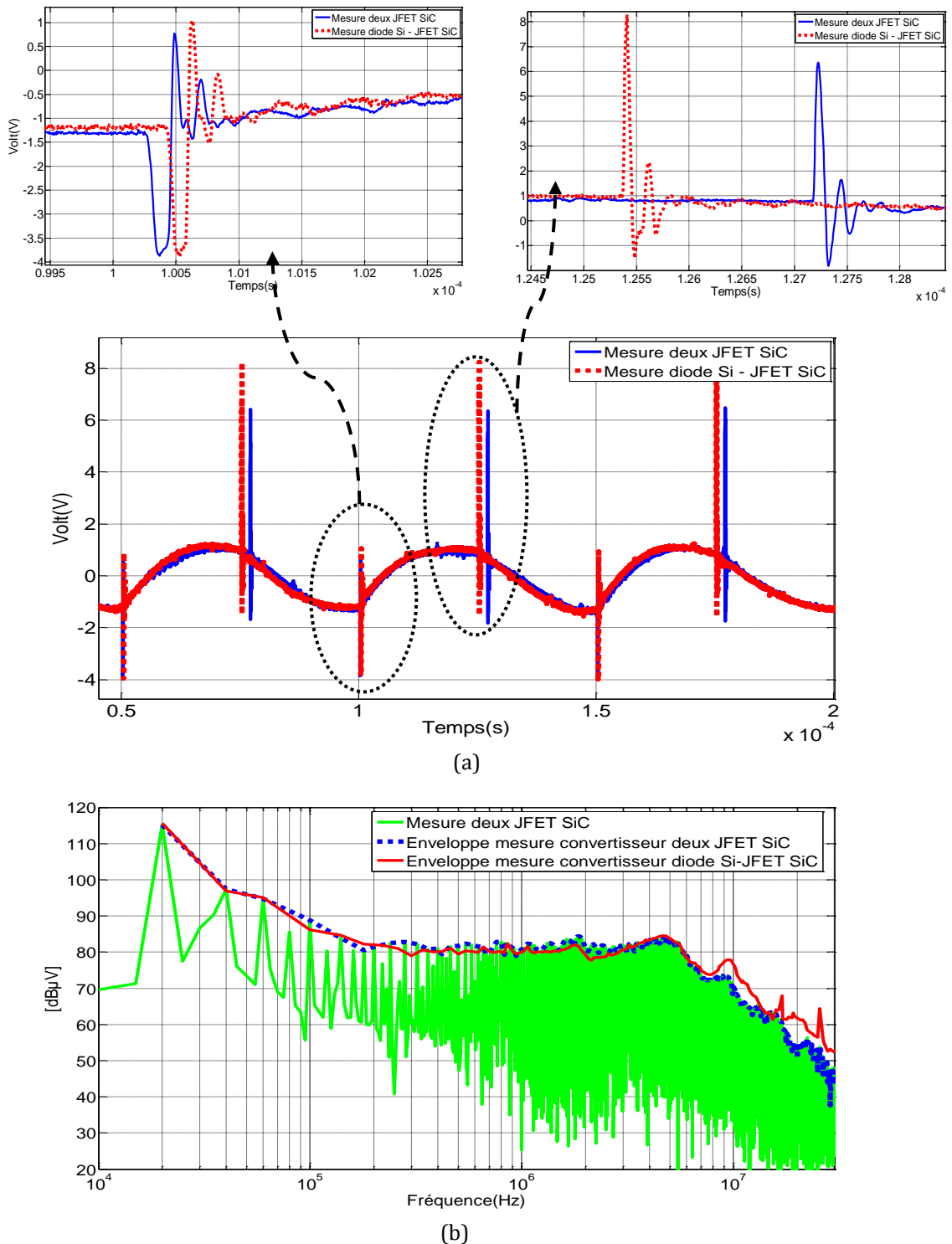


Figure 120. Comparaison de la tension dans la borne positive du RSIL mesurée pour les deux configurations: domaine temporel (a), domaine fréquentiel (b)

La tension en MC est présentée dans la figure 121. Dans le domaine temporel, on note une différence d'amplitude des oscillations entre le convertisseur avec la diode-JFET et celui avec les deux JFETS.

Dans le domaine fréquentiel, il existe une différence de $9.2\text{dB}\mu\text{V}$ dans l'amplitude du spectre à la fréquence de découpage. D'autres différences apparaissent à haute fréquence à partir de 8MHz . A une fréquence de 20MHz , cet écart est de $7\text{dB}\mu\text{V}$.

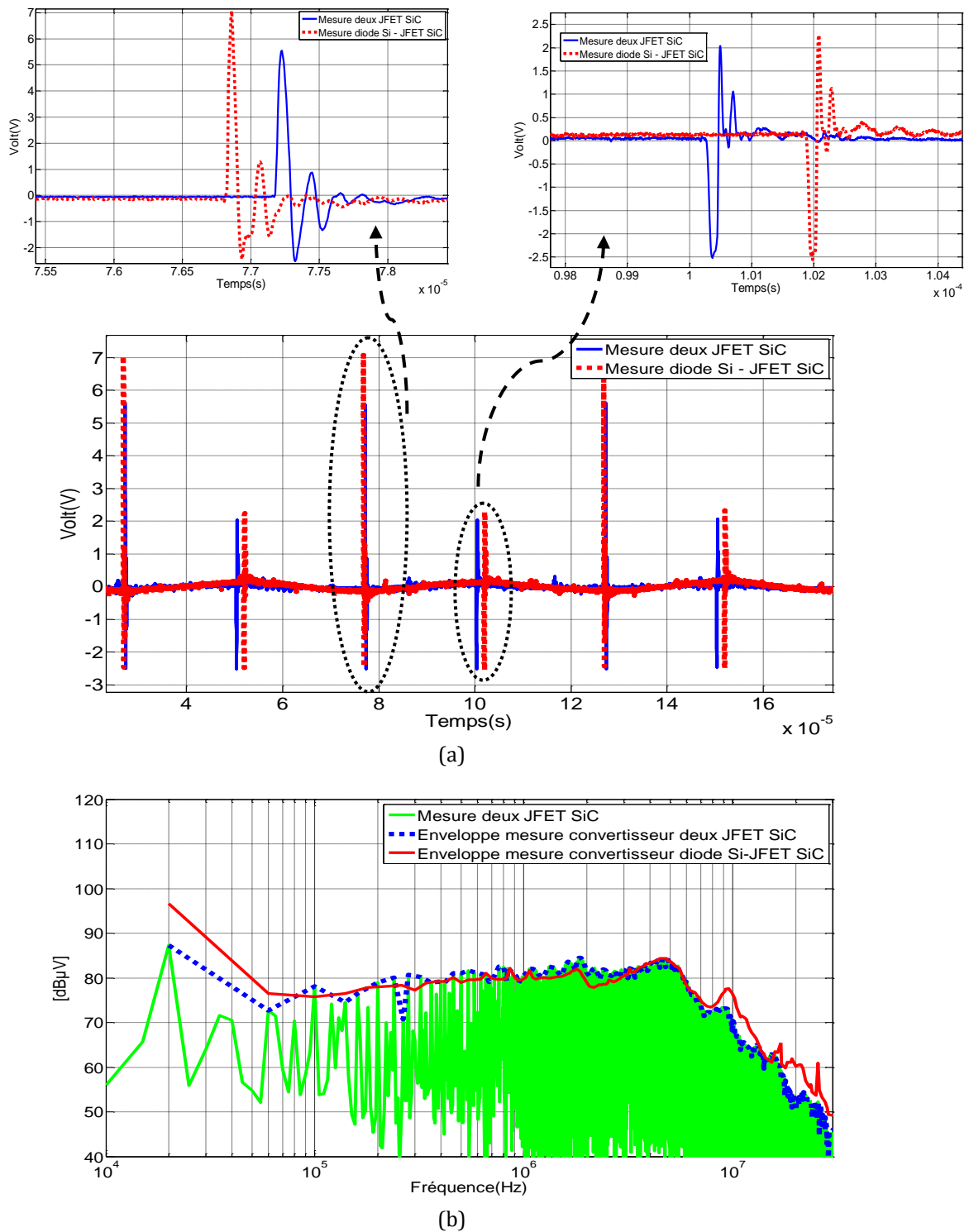


Figure 121. Comparaison de mesure de la tension en MC pour les deux configurations: domaine temporel (a), domaine fréquentiel (b)

Dans le domaine tempore, on note une différence dans l'amplitude des oscillations selon la configuration. Celle avec la diode-JFET présente des écarts de $6\text{dB}\mu\text{V}$ maximum dans l'amplitude du spectre à partir d'une fréquence de 3MHz .

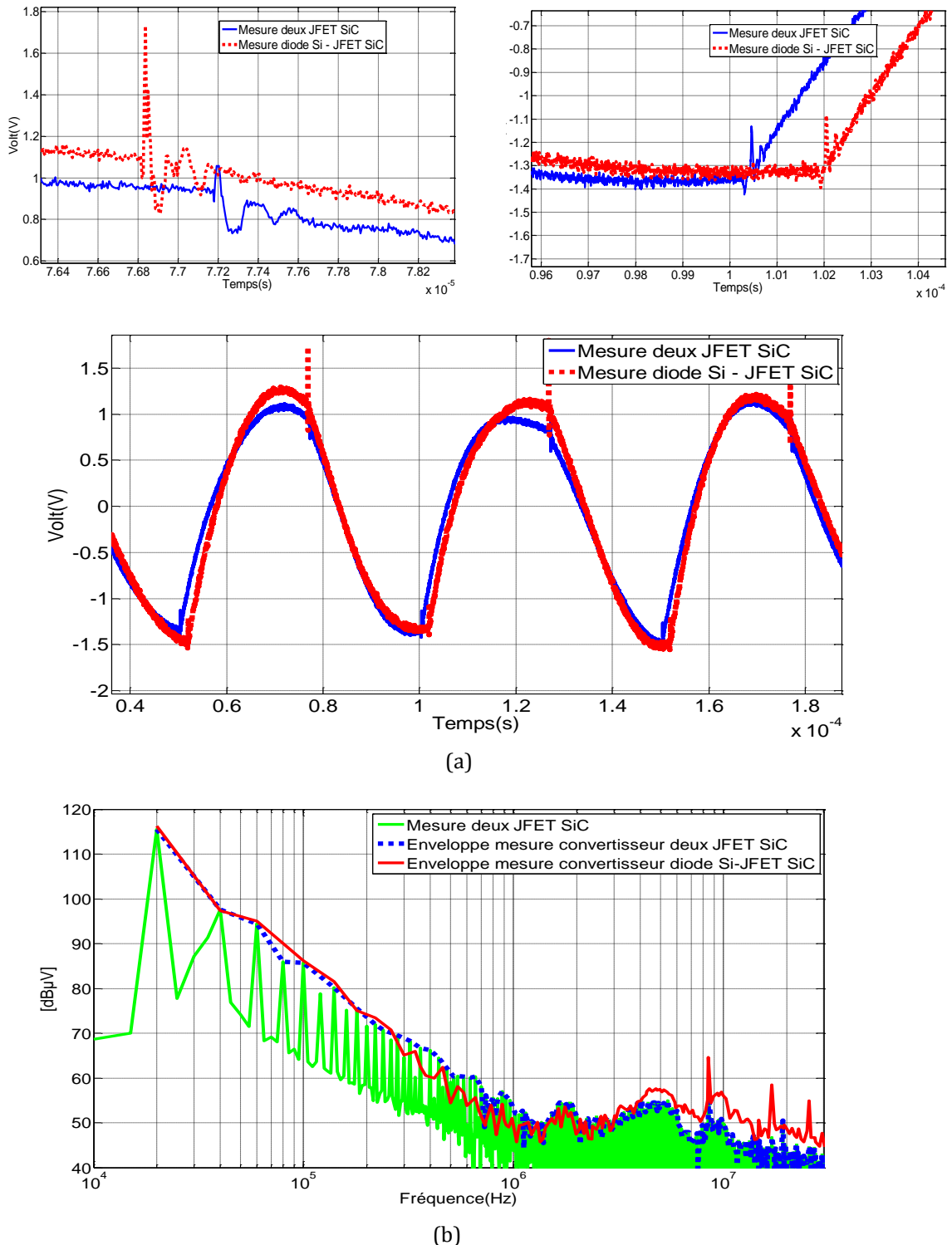


Figure 122. Comparaison des mesures de la tension en MD pour les deux configurations: domaine temporel (a), domaine fréquentiel (b)

Grâce à ces résultats, on remarque que le temps de montée de la tension drain-source de la configuration avec les deux JFETs est plus court que celui de la configuration diode-JFET. En

revanche, le temps de descente est plus long. On peut conclure que la configuration avec la diode est plus polluante en termes de CEM à cause des phénomènes de recouvrement de la diode qui créent des oscillations plus élevées par rapport à la configuration avec les deux JFETs.

IV.5.2 Comparaison de la simulation et des mesures pour la cellule de commutation avec les JFET SiC pour différentes connexions de la charge

Le modèle du convertisseur qui travaille avec les JFETs SiC a été validé dans la partie précédente jusqu'à une fréquence de 20MHz. Dans cette partie, on étudie le modèle complet du convertisseur pour deux connexions différentes de la charge.

IV.5.2.1 Deuxième configuration de la charge pour le convertisseur avec deux JFET SiC

La deuxième configuration de la charge utilisée pour valider le modèle avec le deux JFET SiC est présentée dans la figure 123. La charge est connectée en parallèle avec le JFET 1. Pour valider le modèle, des mesures au niveau des bornes positive et négative de la RSIL sont présentées dans la figure 124b.

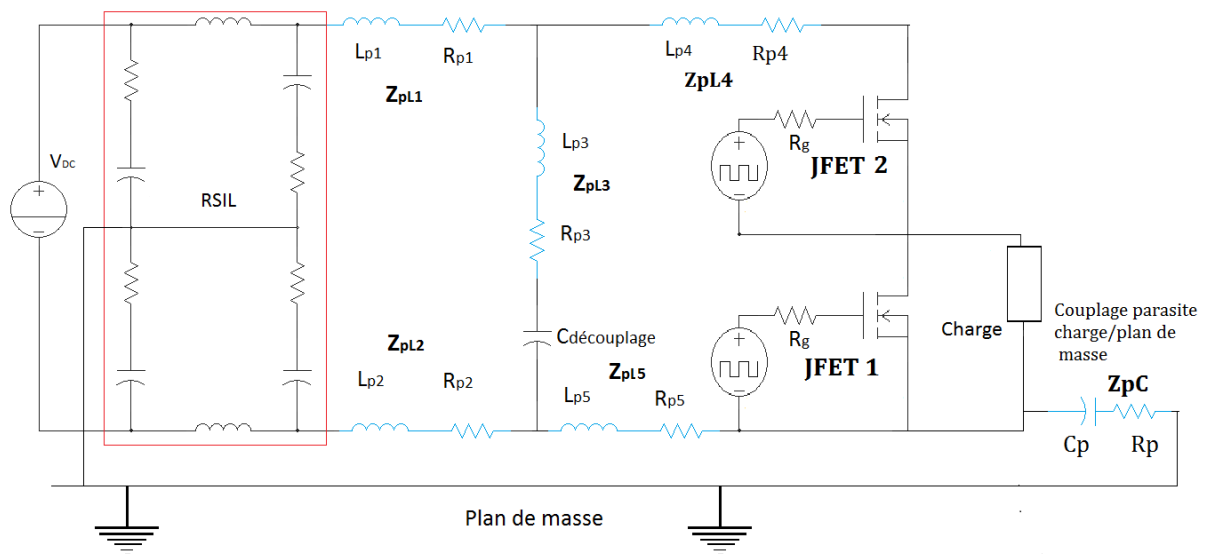
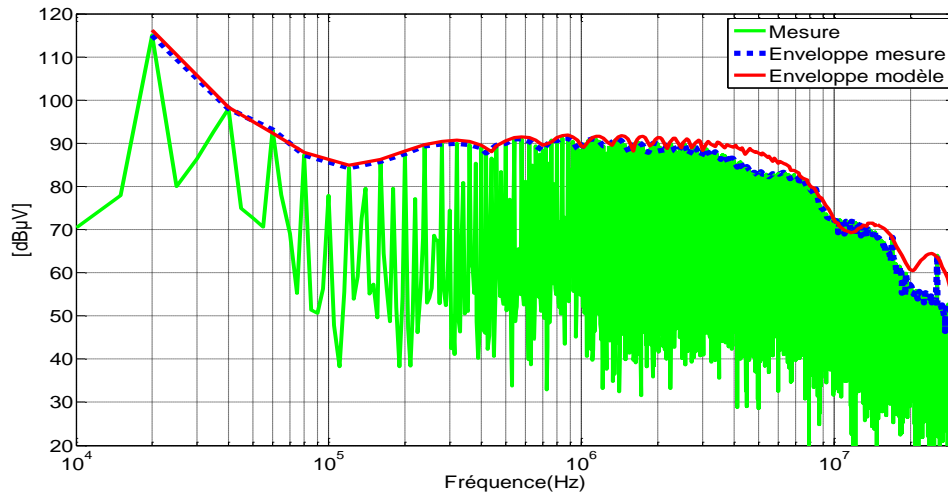
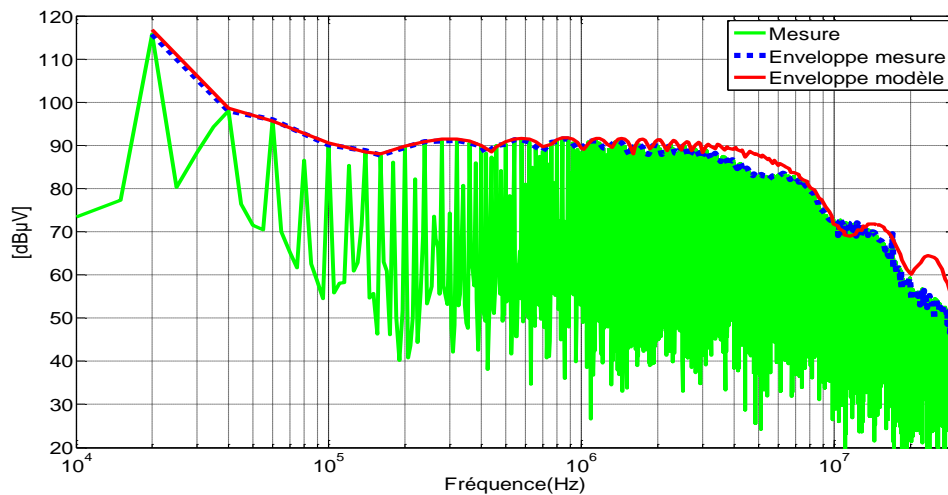


Figure 123. Configuration du convertisseur pour la deuxième configuration de la charge

Les résultats de la tension au niveau de la borne positive (figure 124a) montrent que le modèle prédit le spectre jusqu'à une fréquence de 20MHz avec une différence de $4\text{dB}\mu\text{V}$ maximum à une fréquence de 5MHz. D'autre part, il existe une différence de $10\text{dB}\mu\text{V}$ à une fréquence de 2.5MHz. Les résultats du modèle pour la tension dans la borne négative du RSIL montrent que le modèle peut prédire le spectre jusqu'à une fréquence de 20MHz. Au-delà, comme pour la tension dans la borne positive du RSIL, il y a un écart dans l'amplitude du spectre entre la mesure et le modèle de $9\text{dB}\mu\text{V}$ à une fréquence de 25MHz.



(a)

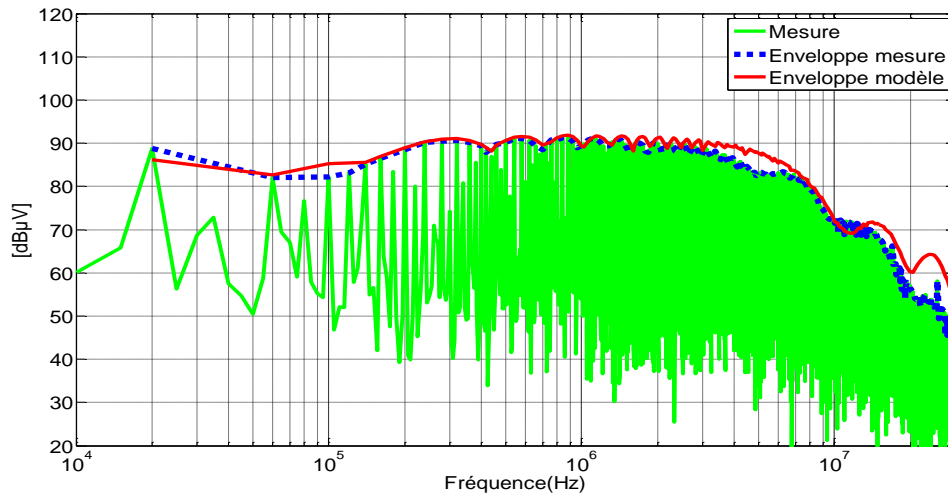


(b)

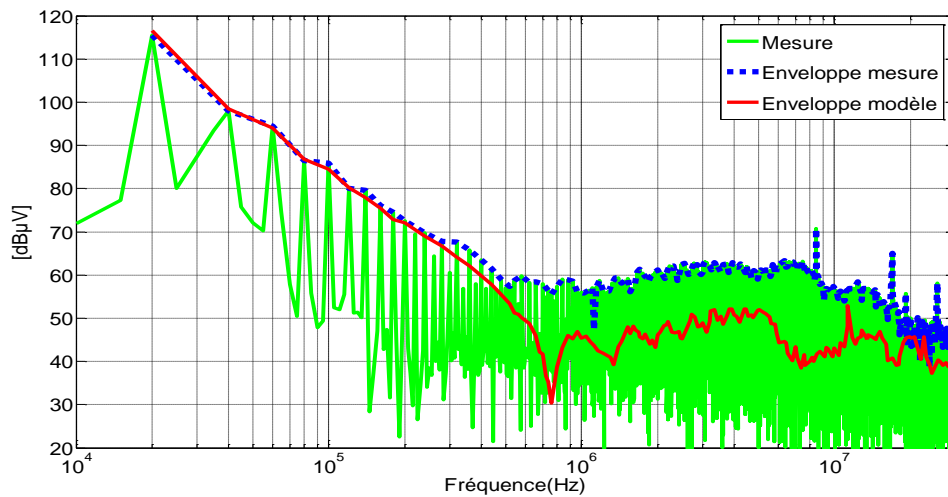
Figure 124. Comparaison au niveau des bornes du RSIL dans le domaine fréquentiel pour la deuxième configuration de la charge : tension positive (a), borne négative (b)

Les tensions en MC et en MD pour cette configuration sont aussi présentées dans la figure 125. Le modèle est capable de prédire la tension en MC jusqu'à une fréquence de 20MHz. il existe une différence de 2dBµV à la fréquence de découplage. A 25MHz, la différence entre la mesure et le modèle est de 9dBµV.

Pour la tension en MD les résultats sont les mêmes jusqu'à la fréquence de 300kHz. A partir de cette fréquence, l'amplitude du spectre en mesures est plus élevée que les résultats obtenus en simulation autour de 20dBµV. Cette différence peut être due au fait que le modèle ne prend pas en compte le bruit de fond ajouté au spectre en MD.



(a)



(b)

Figure 125. Comparaison dans le domaine fréquentiel de la tension en MC et MD générée par les deux JFETs SiC pour la deuxième configuration de la charge : tension en MC (a), tension en MD (b)

Une comparaison en mesures des perturbations dans la cellule de commutation avec les deux JFETs pour la première configuration de la charge (figure 114) et la deuxième configuration (figure 123) est présentée dans la figure 126.

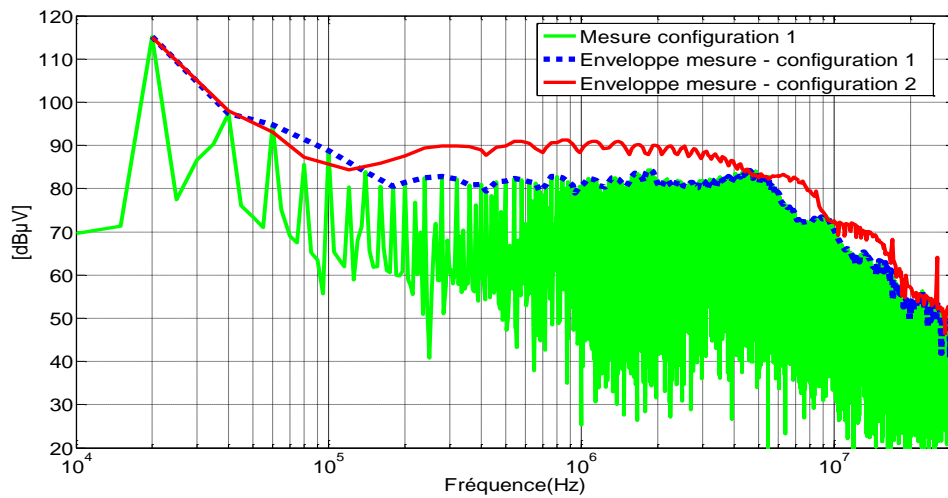
La tension au niveau de la borne positive du RSIL présente des différences significatives dans l'amplitude du spectre dans une gamme de fréquence de 140kHz à 15MHz. Ces différences peuvent aller jusqu'à 10dBμV maximum dans l'amplitude du spectre. Des résultats similaires sont obtenus pour la tension en MC.

La tension en MD présente des différences significatives dans l'amplitude du spectre à partir d'une fréquence de 1MHz, ces différences peuvent aller jusqu'à 18dBμV à une fréquence de 7MHz.

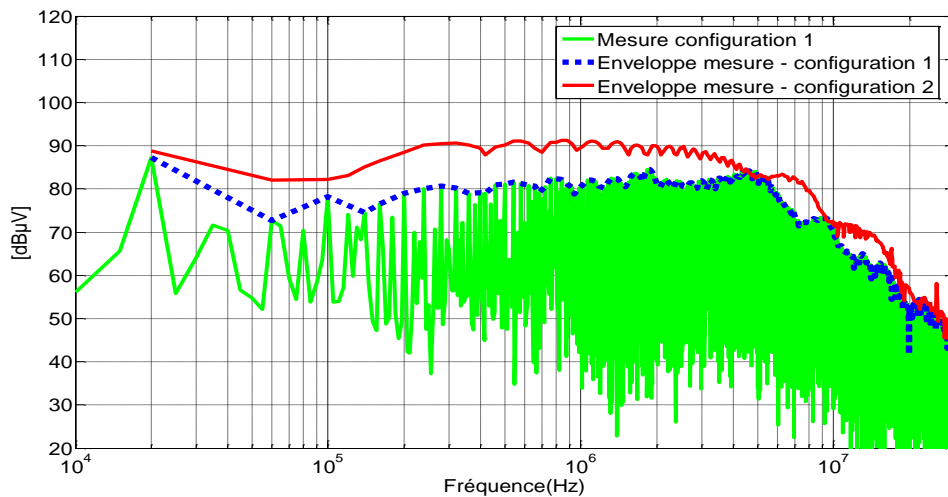
Ces écarts dans l'amplitude des perturbations s'expliquent car la valeur de la capacité parasite entre la charge et le plan de masse qui interagit avec les forts dv/dt (point de connexion de deux JFETs SiC) est différent pour chaque configuration. Le modèle de la charge n'est pas symétrique et les capacités parasites associées entre la charge et le plan de masse sont différentes.

Pour la première configuration de la charge, la capacité parasite de la charge connectée au point de sortie est la capacité $C_{p1}=70\text{pF}$. Pour la deuxième configuration de la charge, la capacité parasite associée est $C_{p2}=165\text{pF}$. La capacité parasite de sortie pour la deuxième configuration est plus élevée et de la même manière les perturbations générées également.

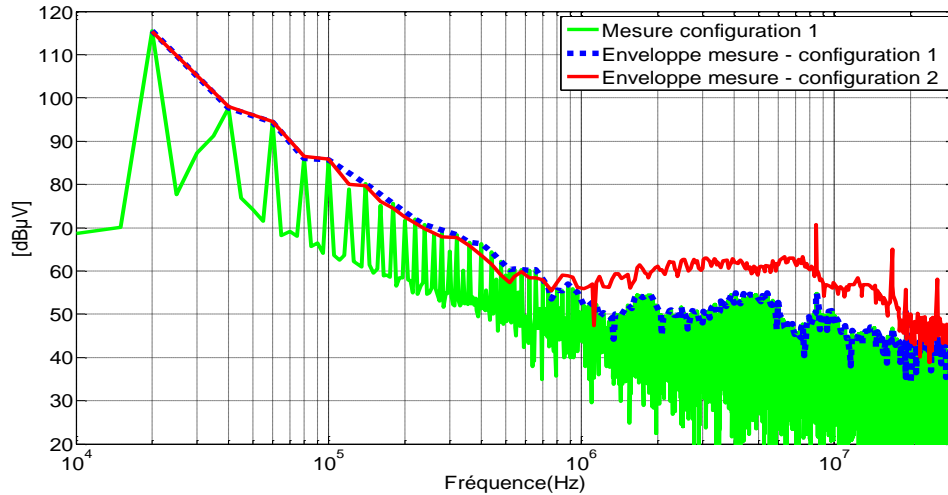
Dans les designs des circuits intégrant les critères de CEM, il est très important de réduire les capacités parasites connectées au point de connexions des composants semiconducteurs (points avec des forts dv/dt lors de la commutation des composants). Dans notre cas au point de connexion des deux JFETs, la différence de valeur de la capacité parasite est de 124pF , ce qui équivaut à $10\text{dB}\mu\text{V}$ d'écart dans l'amplitude du spectre des perturbations conduites.



(a)



(b)



(c)

Figure 126. Comparaison dans le domaine fréquentiel des perturbations pour les deux configurations de la charge: tension positive du RSIL (a), tension en MC (b), tension en MD (c)

IV.5.2.2 Troisième configuration de la charge pour le convertisseur avec deux JFETs SiC

Dans cette configuration on connecte la charge directement entre les deux JFETs et le plan de masse.

Pour valider le modèle, des résultats des tensions positive et négative du RSIL sont présentés dans la figure 127.

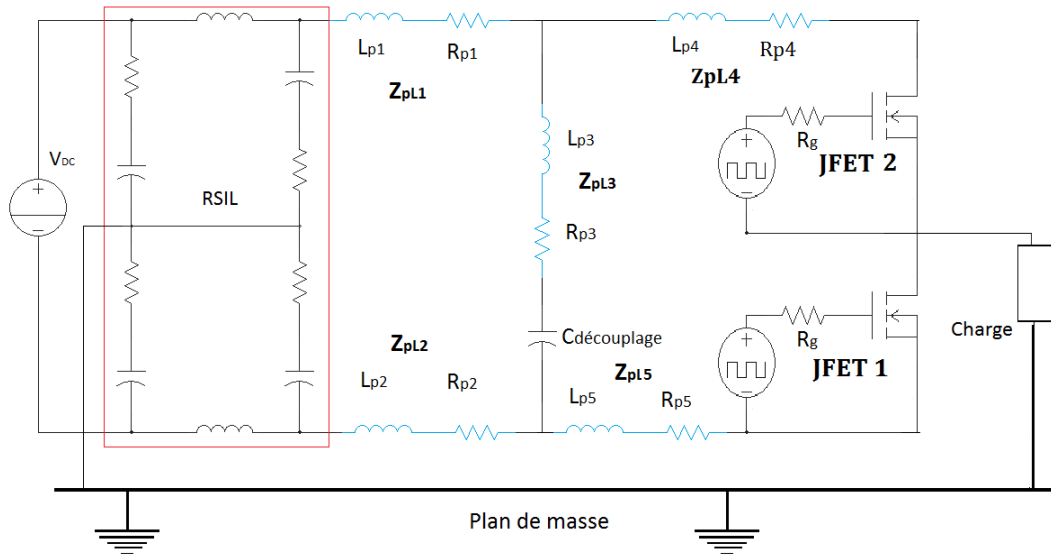
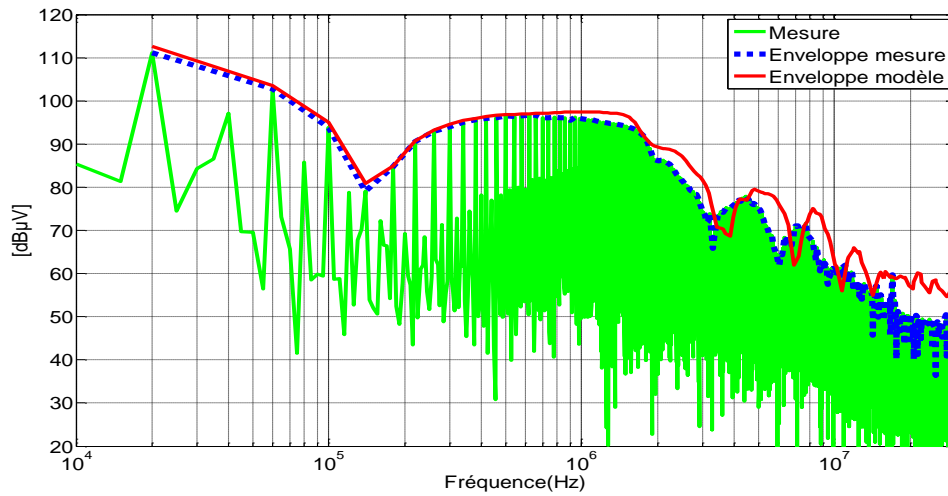


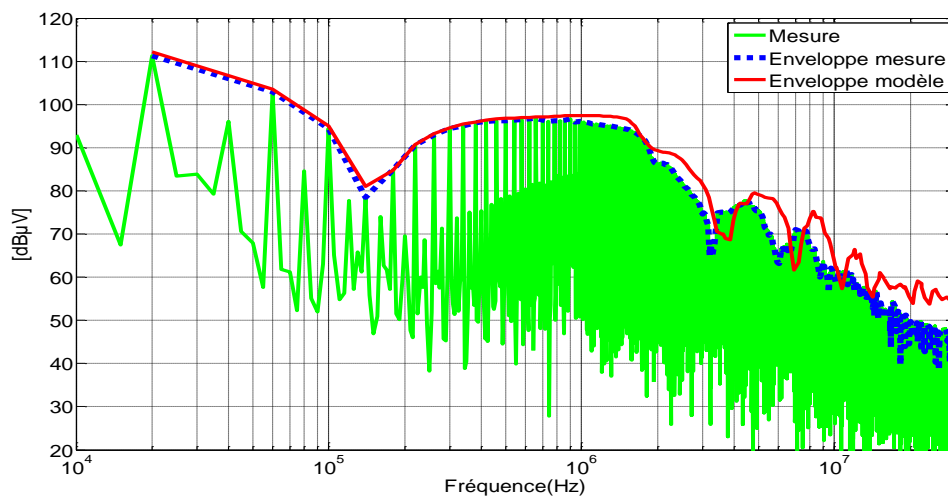
Figure 127. Configuration du convertisseur pour la troisième configuration de la charge

La tension au niveau des bornes positive et négative du RSIL sont présentées (figure 128). Les résultats entre la mesure et la simulation montrent des différences dans la prédiction du spectre à partir d'une fréquence de 2MHz. Ces différences viennent du fait que le modèle de la charge n'est plus représenté avec deux capacités parasites entre les terminaux de la charge et le plan de

masse. Pour améliorer ce résultat un nouveau modèle de la charge doit être optimisé avec une seule capacité parasite entre la charge et le plan de masse.



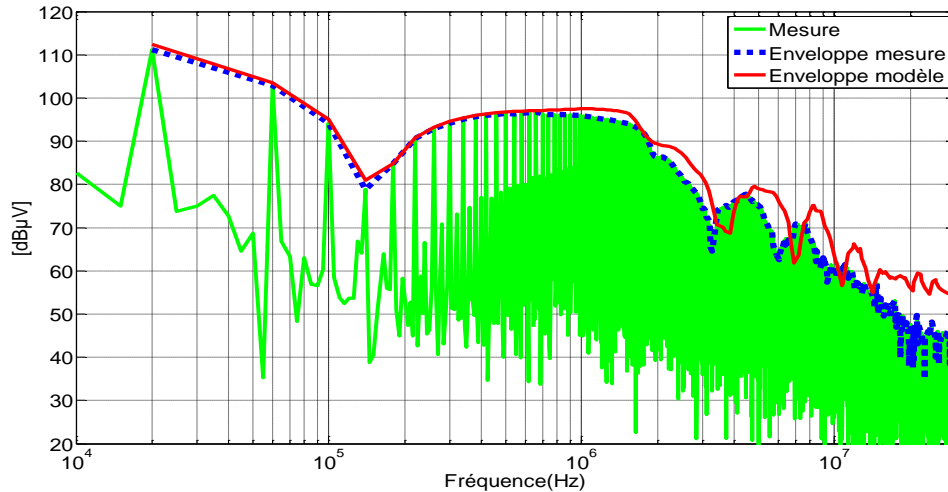
(a)



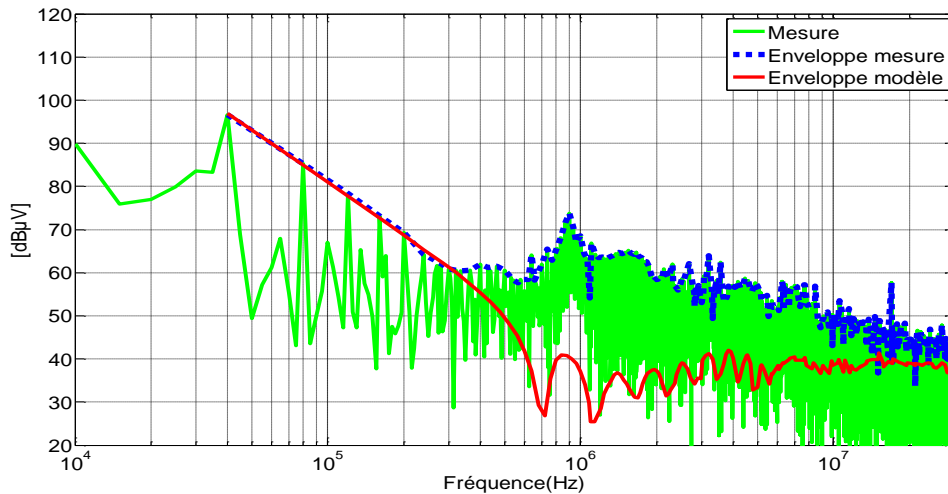
(b)

Figure 128. Comparaison au niveau des bornes du RSIL dans le domaine fréquentiel pour la troisième configuration de la charge : borne positive (a), borne négative (b)

Les tensions en MC et en MD sont présentées dans la figure 129. Les résultats entre le modèle et la simulation sont valides jusqu'à 2MHz. A partir de cette fréquence, le modèle présente des différences par rapport aux mesures. Un nouveau modèle pour la charge doit être optimisé afin d'améliorer ces résultats. On voit l'importance d'avoir un bon modèle de la charge pour la prédiction des perturbations conduites.



(a)



(b)

Figure 129. Comparaison dans le domaine fréquentiel des tensions en MC et MD générées par les deux JFETs SiC pour la troisième configuration de la charge : MC (a), MD (b)

IV.6 Sensibilité du modèle

Une étude paramétrique du modèle du convertisseur est présentée dans cette partie. L'objectif est de connaître la contribution de chaque élément du convertisseur dans le spectre des perturbations CEM.

Pour réaliser cette étude, on remplace chaque fois un seul composant du modèle par son comportement idéal. Le modèle utilisé pour cette étude est celui de la cellule de commutation avec la diode Si et le JFET SiC validé dans le chapitre 3 jusqu'à une fréquence de 30MHz. Le spectre obtenu avec ce modèle est dorénavant considéré comme référence afin de comparer les nouveaux résultats. Cette comparaison nous permet de déterminer l'influence de chaque élément du convertisseur (composants semiconducteurs, routage, charge...).

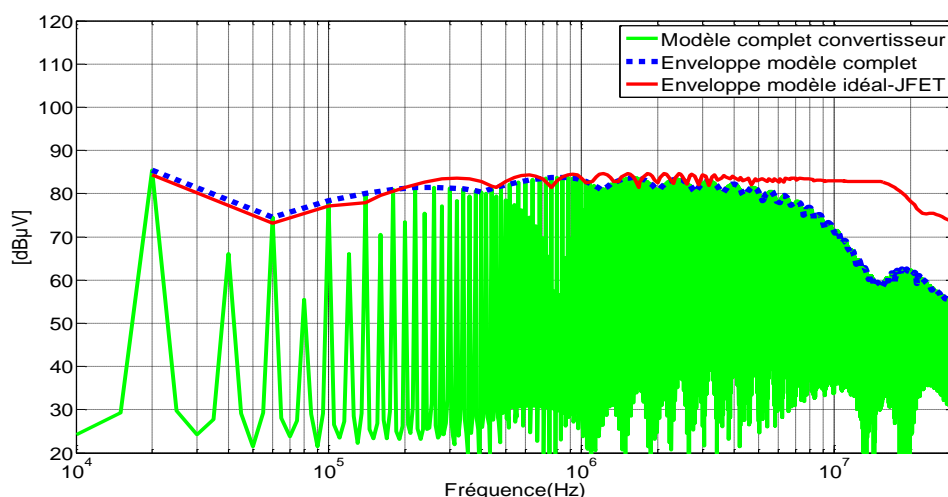
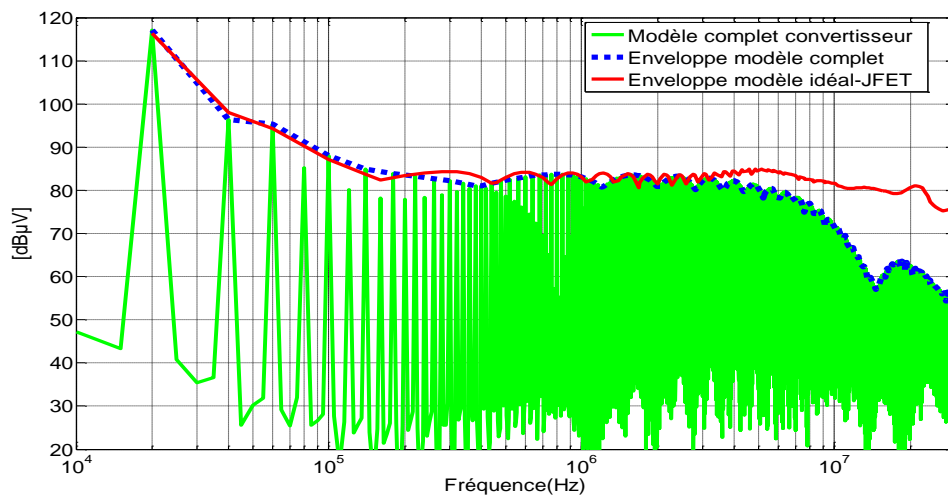
IV.6.1 Influence des composants semiconducteurs

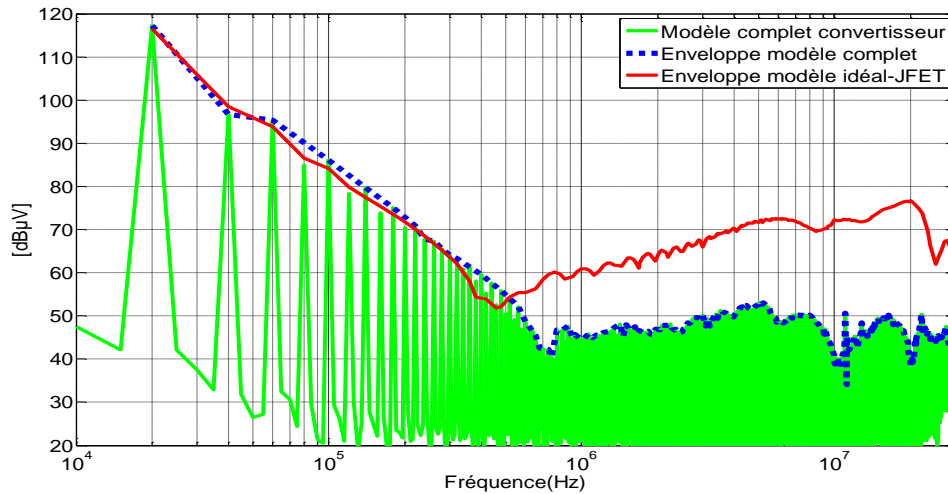
Dans cette partie, les modèles du JFET SiC et la diode Si sont remplacés par des interrupteurs idéaux pris de la bibliothèque du logiciel Saber®. Seulement le modèle du JFET ou de la diode est changé à chaque fois, les autres modèles de composants restent les mêmes.

La figure 130 présente les résultats quand le modèle du JFET est remplacé par un interrupteur idéal. La tension dans la borne positive du RSIL obtenue avec le modèle idéal du JFET indique que les composants semiconducteurs ont une influence à partir d'une fréquence de 4MHz.

Les paramètres dynamiques du composant ont changé (les temps de commutations) donc, les perturbations en MC et en MD également.

La tension en MC (figure 130b) change à partir d'une fréquence de 5MHz et la tension en MD (figure 130c) n'est égale à celle du modèle complet que jusqu'à une fréquence de 300kHz.





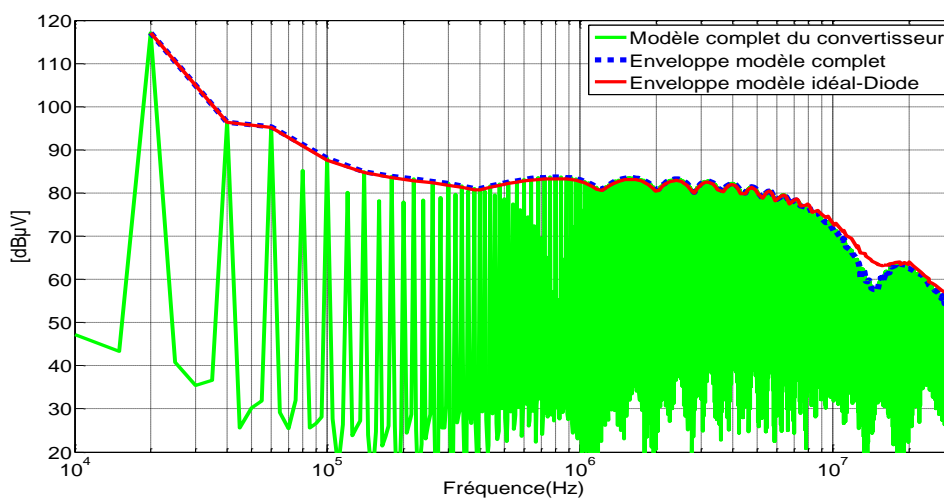
(c)

Figure 130. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle qui intègre le comportement idéal du JFET: tension positive du RSIL (a), tension en MC (b), tension en MD (c)

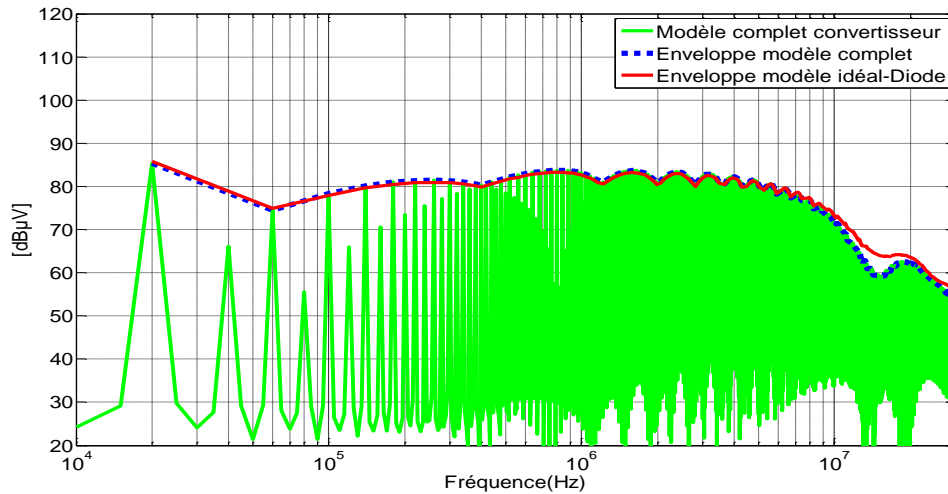
Une autre série de simulations présente de nouveaux résultats quand le modèle de la diode est remplacé par son modèle idéal donné par la bibliothèque Saber® (figure 131). Dans ces résultats le spectre au niveau de la borne positive du RSIL est de 5dBμV plus important pour ce nouveau modèle à une fréquence de 15MHz.

On remarque que le modèle de la diode idéale a moins d'impact dans la prédiction du spectre par rapport aux résultats obtenus quand le JFET est remplacé pour son modèle idéal. On peut dire que la modélisation pour la diode Si en Saber® est très simple et ressemble à la diode idéale. En général, le modèle des convertisseurs avec deux JFETs SiC donne de meilleurs résultats dans la prédiction des perturbations conduites que celui qui travaille avec la diode Si et le JFET SiC.

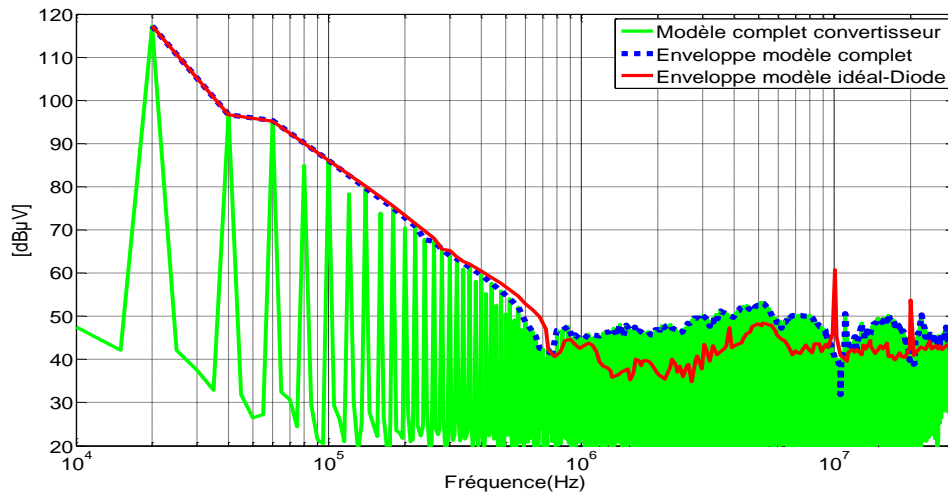
La tension en MC dans la figure 131b n'est pas très affectée pour le deuxième modèle de la diode, par contre la tension en MD présente une différence de 11dBμV maximum à partir d'une fréquence de 800kHz jusqu'à 30MHz (figure 131c).



(a)



(b)



(c)

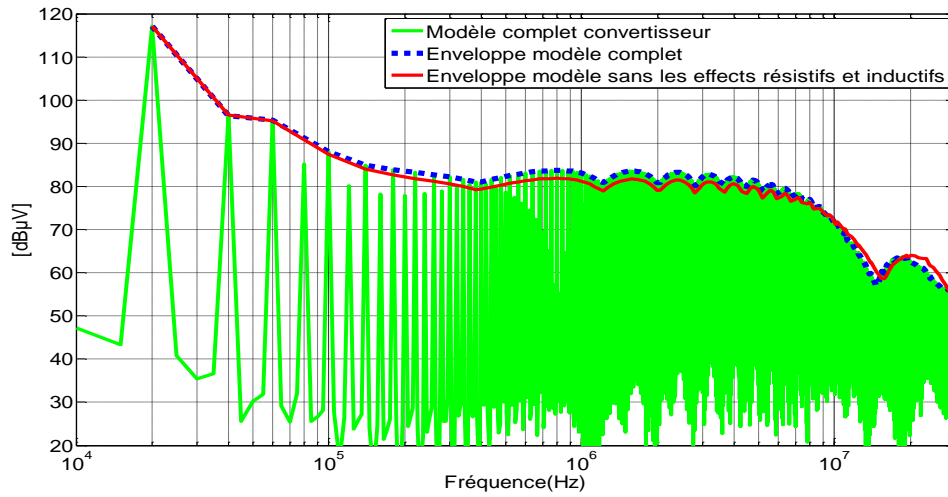
Figure 131. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle idéal de la diode: tension positive du RSIL (a), tension en MC (b), tension en MD (c)

Avec les résultats obtenus ci-dessus, on note l'importance d'avoir un modèle précis des composants semiconducteurs dans la prédiction du spectre à haute fréquence.

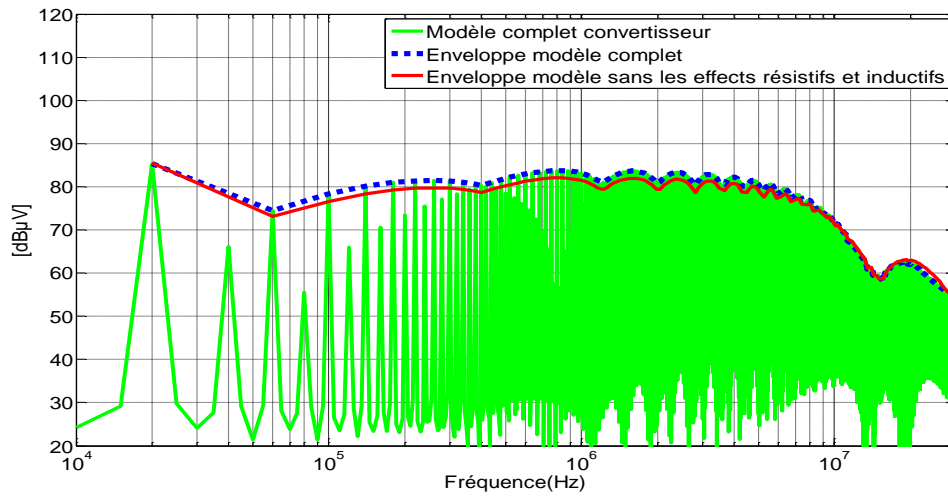
IV.6.2 Influence du modèle du routage

L'effet du routage est également étudié, on commence avec les effets inductifs et résistifs du routage. Le module obtenu avec Inca3D® est remplacé par des fils, les capacités parasites restent dans le modèle.

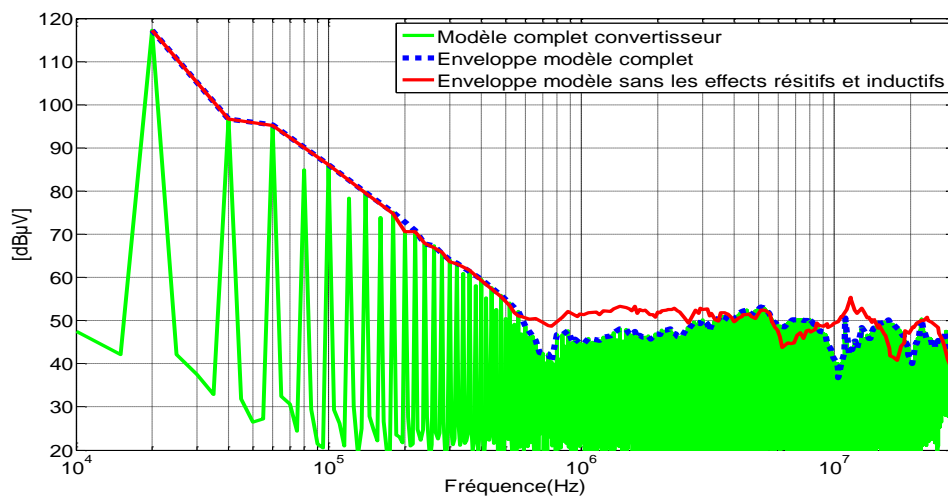
Les tensions au niveau des bornes positives du RSIL, en MC et en MD sont présentées dans la figure 132. Les différences les plus remarquables se situent au niveau de la tension en MD (figure 132c) à partir d'une fréquence de 620kHz. Ces différences dans le spectre vont jusqu'à 5dBµV.



(a)



(b)

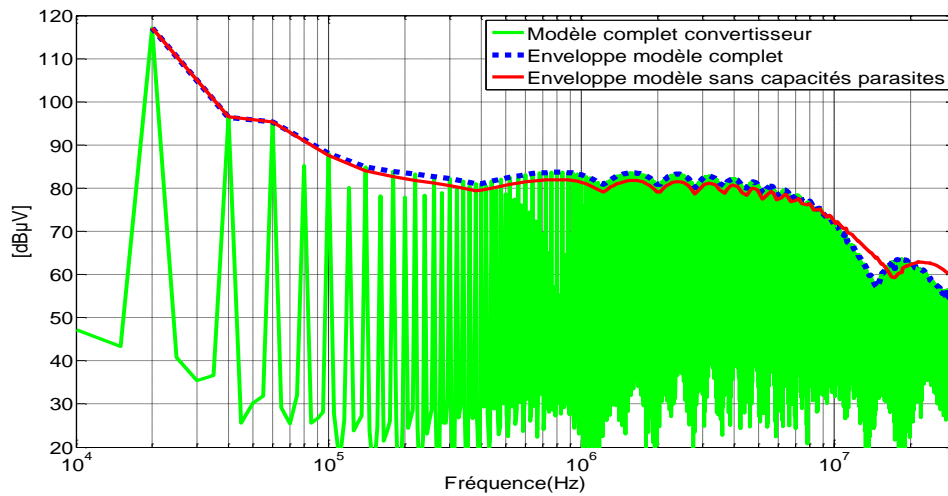


(c)

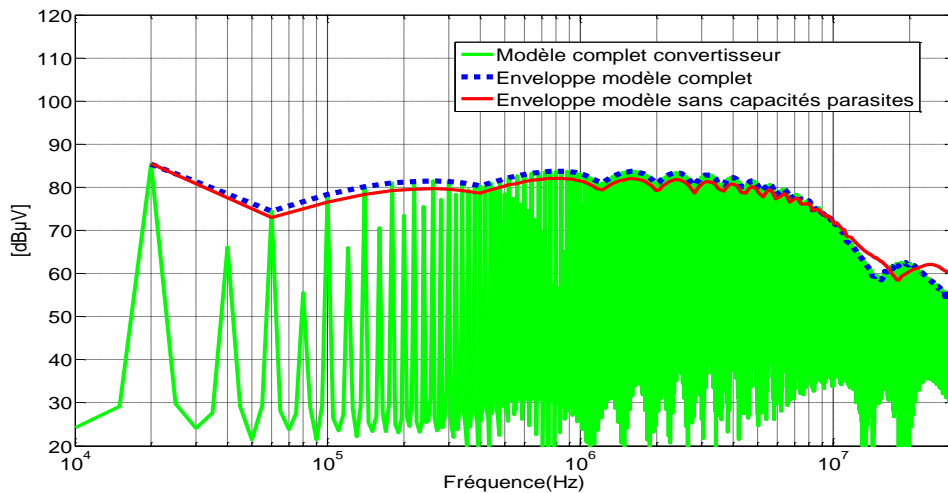
Figure 132. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle idéal de la partie inductive et résistive du routage: tension positive du RSIL (a), tension en MC (b), tension en MD (c)

L'influence des capacités parasites du routage est également étudiée. Ainsi, les capacités parasites entre pistes et plan de masse sont négligées. Ce nouveau modèle a une influence dans le spectre à partir d'une fréquence de 10MHz pour la tension positive du RSIL et la tension en MC (figure 133a-133b). La tension en MD ne présente pas une différence importante dans le spectre (figure 133c).

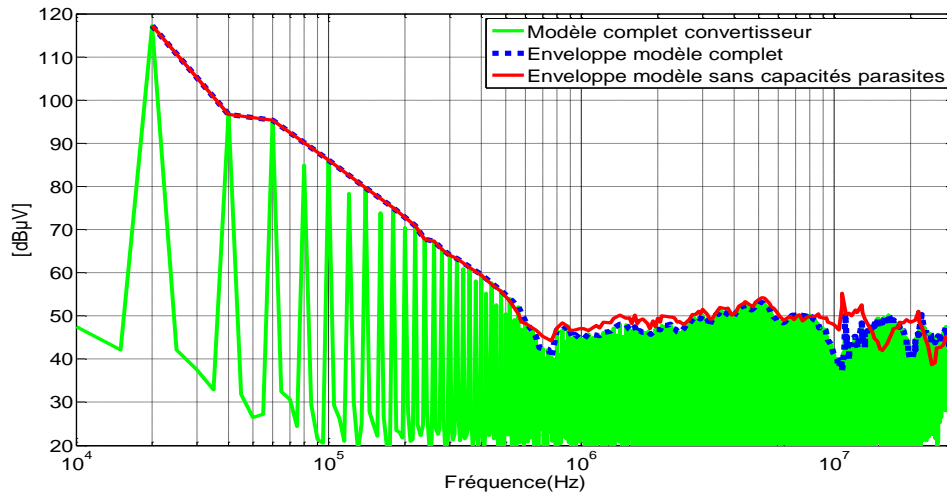
L'influence des capacités parasites est moins importante pour le convertisseur étudié. Ce résultat peut être expliqué par le fait que les valeurs des capacités parasites entre pistes et le plan de masse sont plus petites que les capacitances parasites de la charge et le plan de masse, donc les courants de mode commun circulent essentiellement par la charge. Ce résultat est confirmé dans la partie suivante où les capacités parasites entre la charge et le plan de masse vont être négligées.



(a)



(b)



(c)

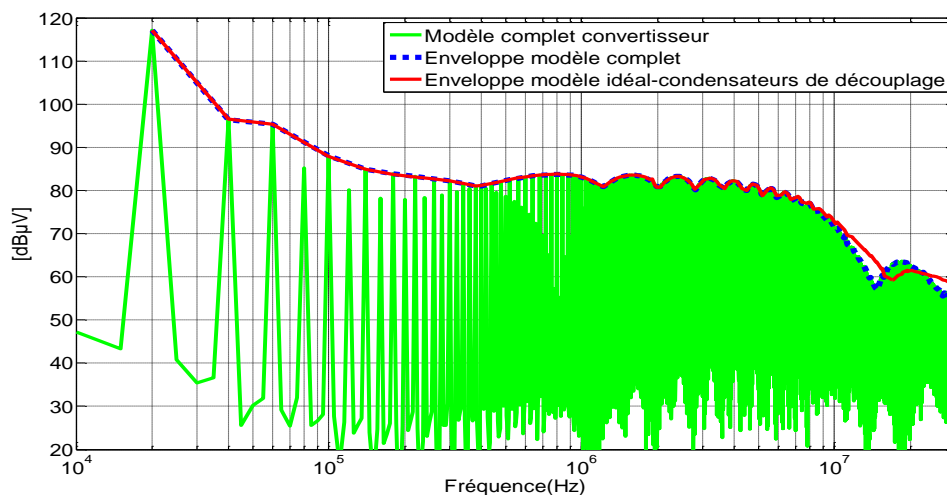
Figure 133. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle idéal sans les capacités parasites du routage: tension positive du RSIL (a), tension en MC (b), tension en MD (c)

IV.6.3 Influence des composants passifs

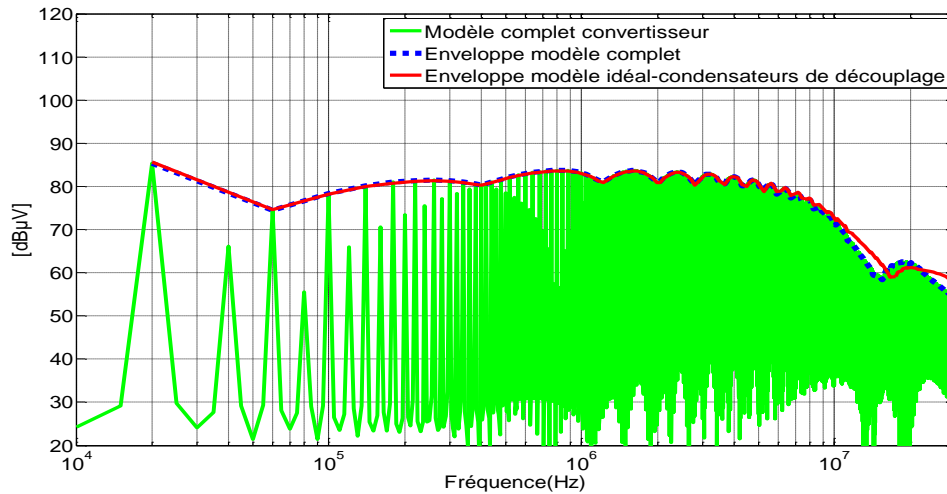
IV.6.3.1 Condensateurs de découplage

Le modèle des condensateurs de découplage est remplacé par un modèle idéal. La tension positive du RSIL présente des différences à partir d'une fréquence de 10MHz (figure 134a). Pour une fréquence de 15MHz, la différence dans l'amplitude du spectre vaut jusqu'à 7dBμV. La tension en MD (figure 134c) présente des différences assez importantes à partir d'une fréquence de 400kHz, avec des écarts allant jusqu'à 20dBμV.

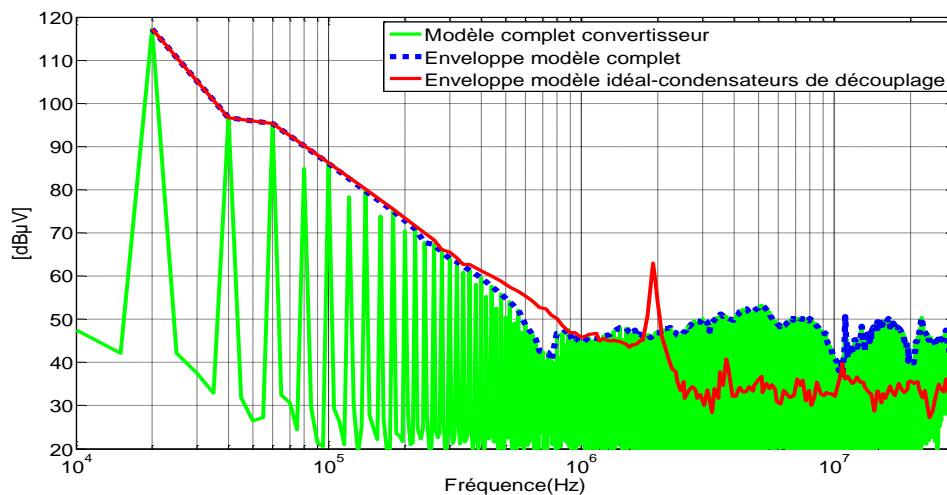
On remarque l'importance d'avoir un bon modèle des condensateurs de découplage dans la prédiction du spectre en MD.



(a)



(b)



(c)

Figure 134. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle idéal des condensateurs de découplage : tension borne positive du RSIL (a), tension en MC (b), tension en MD (c)

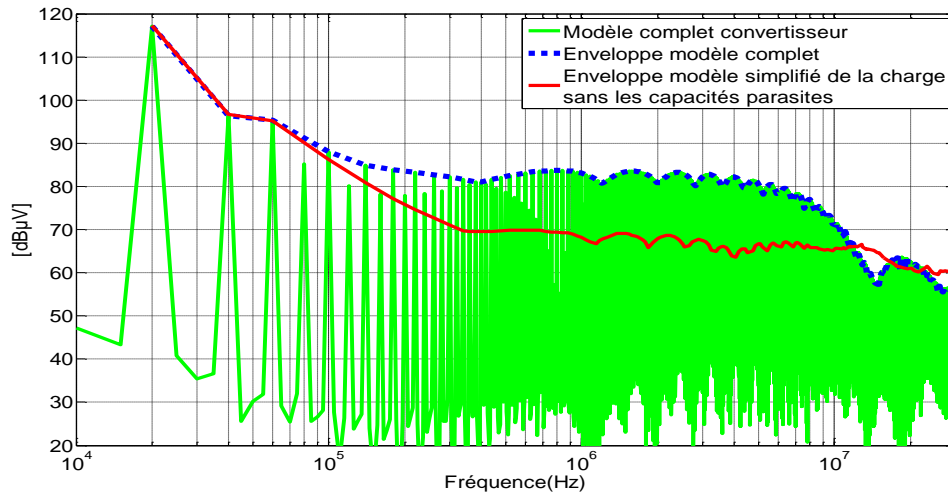
IV.6.3.2 Charge

IV.6.3.2.1 Charge sans les capacités parasites entre la charge et le plan de masse

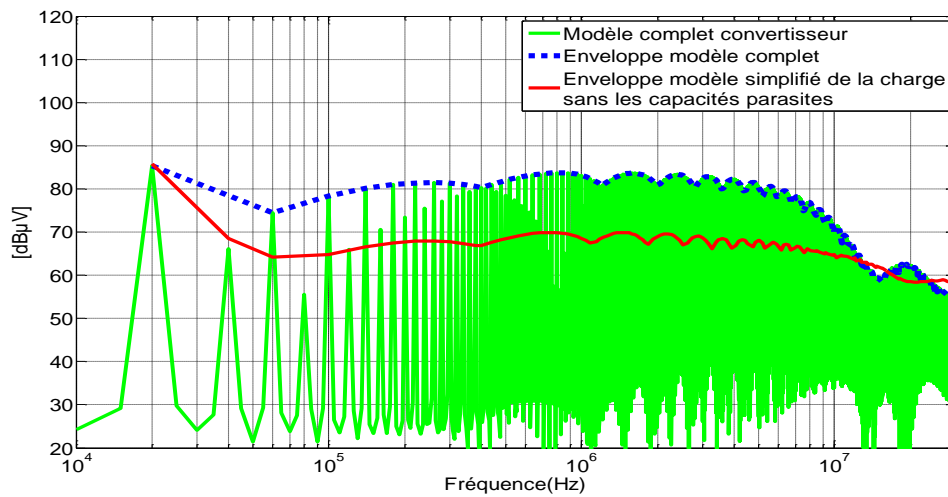
Le modèle de la charge est remplacé par un modèle plus simple. Il ne prend pas en compte les capacités parasites entre la charge et le plan de masse.

Les résultats obtenus dans la figure 135 montrent que la tension dans la résistance positive du RSIL présente des différences de 15dB μ V maximum à partir d'une fréquence de 100kHz.

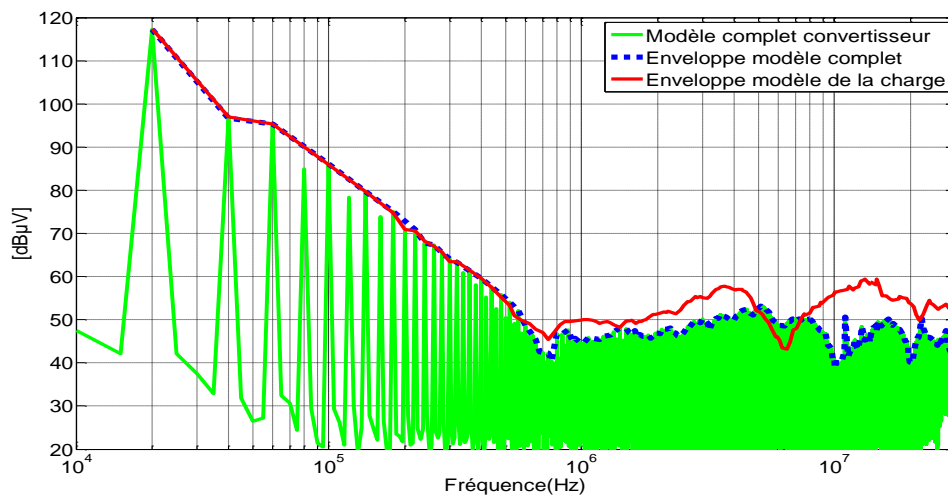
La tension en MC présente des différences de 15dB μ V sur toute la plage de fréquence. Ces résultats sont cohérents avec le fait que la nouvelle approximation ne prend pas en compte les capacités parasites entre la charge et le plan de masse. Ces capacités « ouvrent un chemin » aux perturbations conduites en MC.



(a)



(b)



(c)

Figure 135. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle simplifié de la charge sans les capacités parasites entre la charge et le plan de masse: tension positive du RSIL (a), tension en MC (b), tension en MD (c)

Les résultats présentés dans la figure 135 nous permettent de conclure qu'il est primordial d'avoir un modèle précis de la charge dans la prédiction des perturbations conduites incluant les capacités parasites entre la charge et le plan de masse.

IV.6.3.2.2 Charge avec les capacités parasites entre la charge et le plan de masse

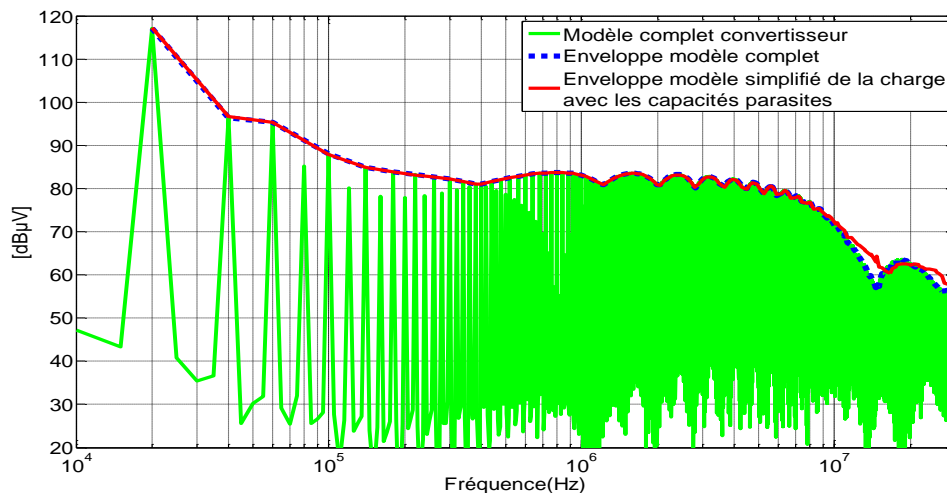
Le modèle de la charge est remplacé par un modèle plus simple (les circuits R,L,C en parallèles de la charge qui modélisent les résonances à haute fréquence ont été retirés par rapport au modèle complet) qui inclut les capacités parasites entre la charge et le plan de masse. Pour la tension dans la borne positive du RSIL (figure 136a), il existe des écarts de 5dB μ V dans l'amplitude du spectre à partir d'une fréquence de 10MHz.

La tension en MC (figure 136b) présente des différences à partir d'une fréquence de 10MHz. Le modèle simplifié de la charge qui intègre les capacités parasites a moins d'influence dans la prédiction du spectre que le même modèle de la charge sans les capacités parasites présenté dans la figure 135b.

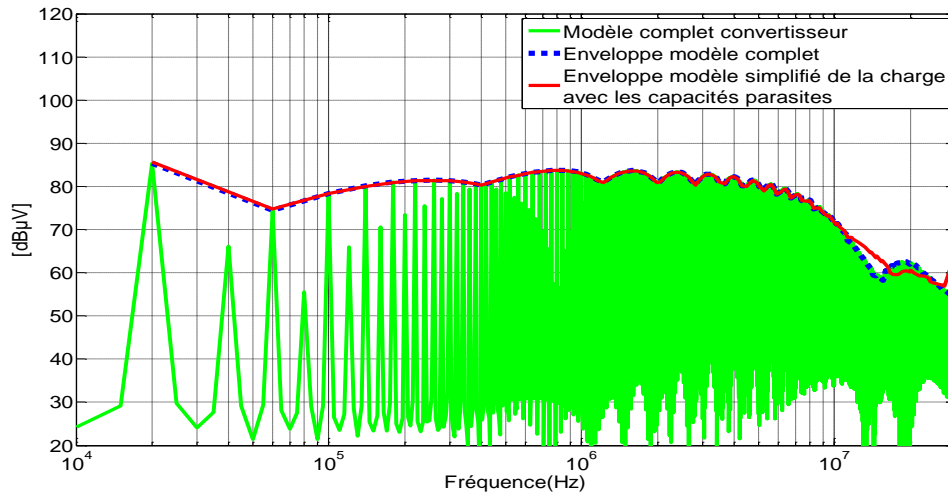
La tension en MD (figure 136c) est plus affectée que la tension en MC à partir d'une fréquence de 1.5MHz avec des différences dans l'amplitude du spectre atteignant 12dB μ V à une fréquence de 20MHz.

Avec les résultats obtenus pour le modèle simplifié de la charge avec et sans les capacités parasites on peut dire que ces dernières influent dans la prédiction du spectre en MC et en MD, surtout dans la tension en MC avec des différences dans l'amplitude du spectre de 15dB μ V.

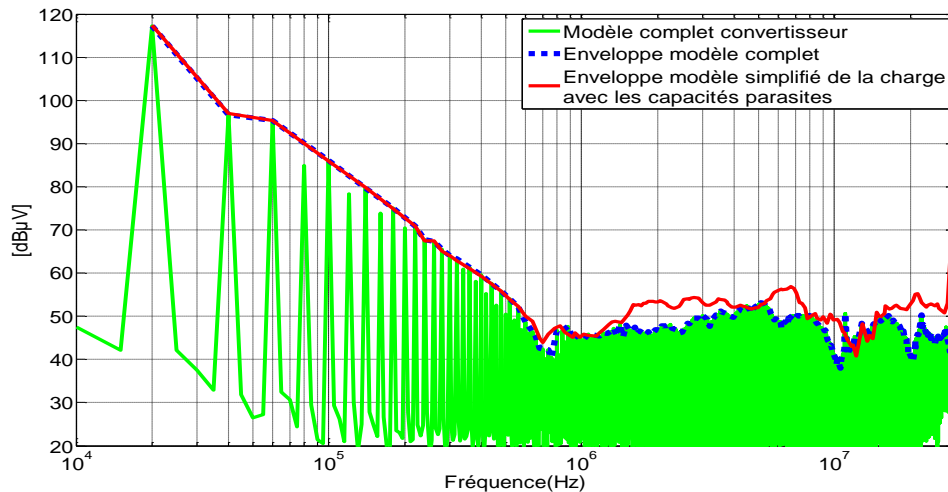
Le modèle simplifié de la charge avec les capacités parasites a surtout de l'influence dans la tension en MD. Ce résultat est cohérent parce que le modèle simplifié de la charge ne prend pas en compte les différentes imperfections de la charge dans toute la plage de fréquence.



(a)



(b)



(c)

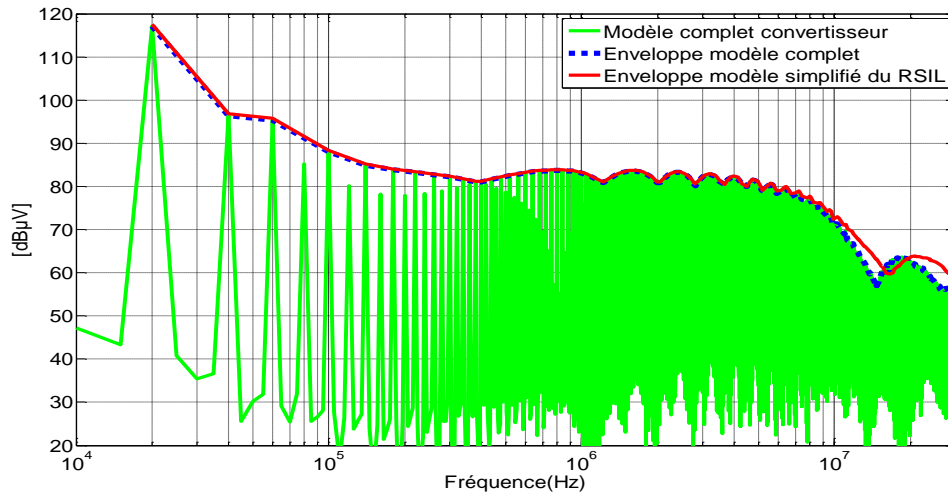
Figure 136. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle idéal pour la charge avec les capacités parasites entre la charge et le plan de masse : tension borne positive du RSIL (a), tension en MC (b), tension en MD (c)

IV.6.3.3 RSIL

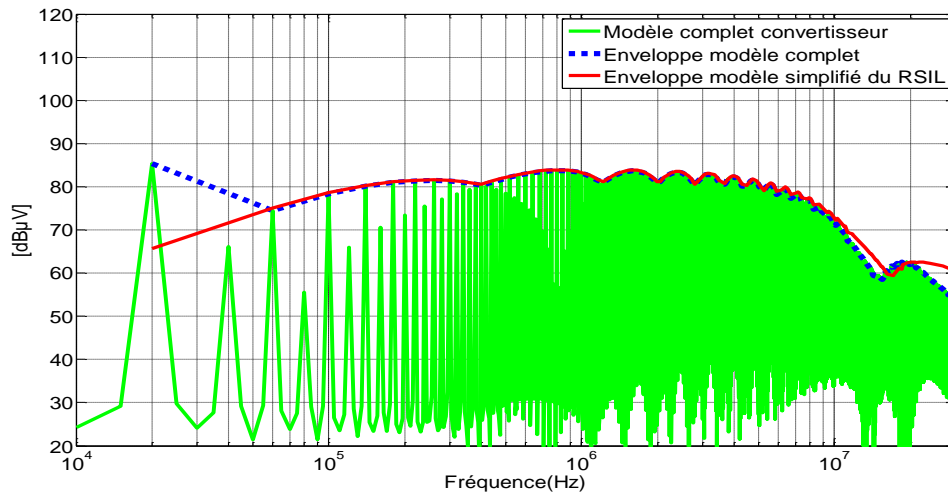
Pour terminer l'étude de sensibilité du modèle, celui du RSIL est également remplacé par un modèle plus simple (modèle "nominal" du RSIL sans les éléments parasites). La tension positive du RSIL est présentée dans la figure 137. Il existe une différence dans le spectre à partir d'une fréquence de 10MHz. A une fréquence de 15MHz cette différence est de 6dBμV. La tension en MC présente une différence de 20dBμV à la fréquence de découpage.

Dans la prédiction de la tension en MC pour les différentes configurations, on a des problèmes dans l'amplitude du spectre à la fréquence de découpage. Cette différence est certainement due au modèle détaillé du RSIL utilisé.

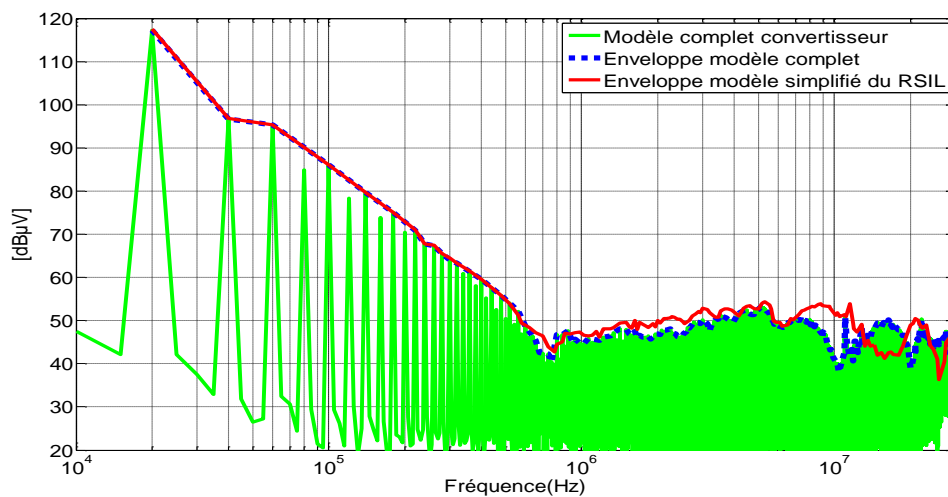
La comparaison pour la tension en MD reste la même, l'influence de ce paramètre est moins importante dans la prédiction du spectre en MD (figure 137c).



(a)



(b)



(c)

Figure 137. Comparaison du spectre entre les résultats du modèle complet du convertisseur et le modèle simplifié pour le RSIL: tension borne positive du RSIL (a), tension en MC (b), tension en MD (c)

IV.7 Conclusion du chapitre

Les résultats expérimentaux comparés aux mesures ont été présentés pour le convertisseur quand on change différents paramètres comme le routage des pistes, ou encore différents paramètres de commande comme le rapport cyclique et la résistance de grille. Cette validation permet de vérifier la robustesse du modèle.

La première partie de ce chapitre présente la validation des composants passifs et parasites pour un deuxième routage, ce modèle donne de bons résultats jusqu'à une fréquence de 10MHz. La validation du modèle de l'ensemble du convertisseur est également présentée avec de bons résultats jusqu'à une fréquence de 15MHz.

L'influence du point de fonctionnement sur les perturbations conduites est aussi présentée, le modèle est étudié quand les rapports cycliques (α) sont 10%, 50% et 90%. Il est capable de prédire la tension au niveau des bornes positive et négative du RSIL jusqu'à une fréquence de 30MHz avec des différences de 5dB μ V maximum dans l'amplitude du spectre. Ce même modèle est capable de prédire les perturbations en MC alors que pour le MD, les résultats du modèle sont moins bons. Ceci peut être expliqué car les valeurs de la tension en MD sont inférieures à celles que l'oscilloscope peut mesurer. L'oscilloscope utilisé a une résolution de 12 bits donne des résultats corrects dans une plage de mesures de 72dB à partir de la valeur mesurée la plus élevée. Les mesures établies par l'oscilloscope ajoutent aussi le bruit de fond apporté par les appareils électroniques auxiliaires.

Le modèle complet du convertisseur présente aussi de bons résultats quand la résistance de la grille est modifiée : pour une résistance de grille de 33 Ω , les tensions positive et négative du RSIL présentent une différence de 5dB μ V maximum jusqu'à une fréquence de 30MHz.

Le modèle est aussi validé pour le convertisseur avec deux JFETs SiC. Il est capable de prédire les perturbations au niveau de la borne positive du RSIL jusqu'à une fréquence de 15MHz. A partir de cette fréquence, la différence du spectre est de 7dB μ V maximum. Les écarts à hautes fréquences sont dus au modèle des composants semiconducteurs.

Le modèle a également été validé pour des connexions différentes de la charge pour le convertisseur avec les deux JFET SiC. La configuration de la charge en parallèle avec le JFET 1 (configuration 2), le modèle présente de bons résultats jusqu'à une fréquence de 20MHz. Dans la dernière configuration la charge est connectée au plan de masse (configuration 3). Le modèle utilisé de la charge dans les simulations précédentes ne convient pas (modèle de la charge avec deux capacités parasites entre la charge et le plan de masse). Un nouveau modèle de la charge doit être optimisé avec une seule capacité parasite entre la charge et le plan de masse.

Une comparaison des perturbations en MC et en MD pour le convertisseur avec les deux JFETs pour deux connexions différentes de la charge a été présentée. Pour la première configuration, la capacité parasite associée à la sortie est plus petite que pour la deuxième configuration, donc les perturbations générées pour la première configuration sont réduites de 10dB μ V dans toute la plage de fréquence. Les perturbations en MC sont directement liées aux capacités parasites associées au point de sortie avec des valeurs élevées de dv/dt .

Une étude de sensibilité du modèle a été présentée. Les résultats montrent qu'un modèle assez précis des composants semiconducteurs a beaucoup d'importance pour la prédiction du spectre.

La comparaison entre les deux modèles de routages (routage obtenu avec InCa3D® et routage idéal sans inductances, mutuelles et résistances) montre l'influence de la partie résistive et inductive dans les perturbations CEM dans toute la plage de fréquence. Les perturbations en MD sont plus affectées à partir d'une fréquence de 620kHz avec des différences de 5dB μ V maximum dans l'amplitude du spectre.

Les éléments capacitifs donnés par le routage ont de l'influence à haute fréquence à partir de 10MHz. Dans notre cas, les capacités parasites données par le routage montrent moins d'influence dans la prédiction du spectre parce que les valeurs obtenues pour les capacités parasites du routage sont moins importantes que les capacités parasites ajoutées par la charge. Le courant de MC circule essentiellement dans la charge. Dans le cas d'un autre convertisseur dans lequel la charge ne présente pas de capacités parasites élevées, il est indispensable d'avoir une bonne approximation des capacités parasites données par le routage surtout dans les points où les dv/dt sont importants.

L'influence des condensateurs de découplage dans la prédiction du spectre se manifeste à partir d'une fréquence de 15MHz au niveau de la borne positive du RSIL. Un modèle simple des condensateurs de découplage influe significativement sur la tension en MD à partir d'une fréquence de 400kHz. Ces composants sont directement liés aux chemins des perturbations en MD donc la modélisation de ces composants est primordiale dans la prédiction des perturbations en MD.

Pour le modèle de la charge deux comparaisons ont été réalisées. La première compare les résultats avec le modèle complet de la charge qui inclut les capacités parasites entre la charge et le plan de masse avec un modèle plus simple de la charge sans les capacités parasites entre la charge et le plan de masse. Les résultats de cette comparaison montrent l'influence des capacités parasites dans la prédiction du spectre surtout dans la tension positive du RSIL et la tension en MC dans toute la plage de fréquence.

Pour la deuxième comparaison, le modèle complet de la charge est remplacé par un modèle plus simple qui inclut les capacités parasites entre la charge et le plan de masse. On note des différences dans le spectre en MD à partir d'une fréquence de 1.5MHz avec des écarts dans l'amplitude du spectre de 8dB μ V maximum.

Afin de conclure notre étude de sensibilité, une comparaison du modèle complet du convertisseur avec le convertisseur qui intègre un modèle simplifié pour la RSIL a été réalisée. On remarque des différences dans l'amplitude du spectre à la fréquence de découplage. Ce résultat explique des différences dans le modèle complet du convertisseur par rapport aux mesures dans la cellule de commutation avec la diode Si et le JFET SiC.

Avec cette étude de sensibilité du modèle on peut conclure que les différents composants du convertisseur influent dans les perturbations conduites en MC et en MD pour des différentes plages de fréquence. Plus généralement, si l'on cherche à prédire le spectre au niveau des bornes positive et négative du RSIL, le modèle de la charge avec les capacités parasites de la charge et le plan de masse est très important ainsi que le modèle des composants semiconducteurs.

Les éléments importants à modéliser pour la prédiction du spectre en MC sont les capacités parasites entre la charge et le plan de masse, les capacités parasites du routage et aussi les composants semiconducteurs.

Pour la prédiction du spectre en MD, les éléments les plus influents sont les éléments résistifs et inductifs du routage, les condensateurs de découplage et la charge.

Conclusions et perspectives

Ce travail de thèse entre dans le cadre de l'étude CEM (ou compatibilité électromagnétique) des convertisseurs intégrant des composants semiconducteurs en carbure de silicium (SiC). Ce travail est une contribution à une démarche de conception de convertisseurs à haut rendement et à faible impact électromagnétique.

Dans notre étude des convertisseurs utilisés sont dotés de nouveaux composants électroniques de puissance ce qui amène des avantages: vitesse de commutation plus élevée qui permet d'améliorer le rendement et fonctionnement à hautes températures qui permet une réduction de l'encombrement du système de refroidissement. Mais ces conditions créent de nouvelles contraintes d'un point de vue CEM. Une étude d'un convertisseur avec un JFET SiC a été présentée. Une méthode précise pour la prédiction des perturbations en CEM a été développée. Cette méthode est basée sur le calcul des signaux parasites par la simulation temporelle avec des modèles précis des composants semiconducteurs.

Dans un premier temps un modèle d'un convertisseur a été simulé avec le logiciel Saber® dans le domaine temporel et comparé avec différentes mesures comme la tension au niveau des bornes positive et négative du RSIL, la tension en MC et en MD, la tension drain-source du transistor JFET et le courant dans la charge. Cette comparaison nous permet de vérifier que l'approche de simulation est assez précise pour prédire le spectre des perturbations conduites d'un convertisseur d'électronique de puissance.

Le modèle utilisé prend en compte les différents effets parasites du convertisseur. Le modèle des composants passifs (capacités de découplage, RSIL et charge) est basé sur des mesures réalisées avec un impédancemètre. Elles servent à obtenir un modèle équivalent de type circuit. Le modèle obtenu a été optimisé avec des algorithmes développés avec Matlab.

Le modèle des pistes du routage est obtenu de manière prédictive : les éléments résistifs, inductifs et de couplages de ces éléments sont pris en compte avec la méthode PEEC intégrée dans le logiciel InCa3D®. Les couplages capacitifs du routage ont été calculés à partir de la relation de Sakurai et Tamaru tirée de la littérature et confirmés par des mesures l'impédancemètre.

Deux validations du modèle ont été présentées. La première prend en compte les éléments passifs du convertisseur, les résultats de la simulation avec le logiciel Saber® sont comparés avec des mesures à l'impédancemètre. Le modèle des composants passifs et parasites est valide pour une plage de fréquence comprise entre 40Hz à 10MHz (au delà, les mesures sont entachées d'erreur).

La deuxième validation prend en compte le modèle complet du convertisseur (modèle des éléments passifs et parasites ainsi que les composants semiconducteurs). Pour le convertisseur qui intègre le JFET SiC avec la diode en Si, les mesures dans le domaine temporel ont été réalisées et comparées avec les simulations. Le modèle est valide pour la prédiction du spectre dans les terminaux positif et négatif du RSIL jusqu'à une fréquence de 30MHz. Le modèle donne

aussi de bons résultats pour la prédiction des perturbations en MC et en MD jusqu'à une fréquence de 30MHz. Le modèle présenté peut être utilisé dans la conception de filtres dans leur phase de développement. Il permet d'estimer ou de calculer les tensions et courants dans toutes les parties du convertisseur.

Nous avons également étudié l'influence d'un autre composant semiconducteur en Si dans les perturbations conduites : le JFET SiC a été remplacé par un MOSFET Si. La validité du modèle complet du convertisseur présente des différences dans une plage de fréquence de 200kHz à 4MHz avec des écarts de 9dB μ V maximum dans l'amplitude du spectre pour la tension mesurée aux bornes des terminaux positif et négatif du RSIL. Grâce à ce résultat on remarque l'importance du modèle des composants semiconducteurs dans la prédiction des perturbations conduites. Le modèle utilisé pour le JFET SiC a été développé au laboratoire Ampère (objet d'une thèse complète [36]) et il est davantage adapté pour réaliser des études CEM que le modèle du MOSFET (modèle obtenu dans la bibliothèque de Saber®).

Une comparaison des perturbations conduites avec les composants en SiC et Si a été réalisée en mesures. Les résultats obtenus dans le domaine temporel pour la tension drain-source montrent que la cellule de commutation équipée avec le JFET SiC présente des commutations plus rapides qui génèrent une augmentation des perturbations au niveau des bornes positive et négative du RSIL jusqu'à 12dB μ V dans une plage de fréquence comprise entre 200kHz et 30MHz.

La robustesse du modèle complet du convertisseur avec le JFET SiC a également été étudiée, différents paramètres ont été modifiés comme le routage, la résistance de grille ou encore le rapport cyclique. Le modèle du convertisseur équipé avec deux JFETs SiC a aussi été sujet d'étude.

L'influence du routage dans les perturbations conduites a été étudiée, un nouveau PCB avec des pistes plus longues a été réalisé et modélisé. La tension drain-source et le courant de drain pour les deux routages ont été comparés en mesures. La tension drain-source mesurée pour les deux routages, montre une différence dans l'amplitude du spectre à partir d'une fréquence de 7MHz. Le routage avec des pistes longues crée des perturbations plus élevées que le routage optimisé. Le courant de drain reste le même pour les deux routages. On voit que la tension drain-source est affectée par les différents composants parasites du routage.

Les résultats montrent également des différences en mesures au niveau des bornes positive et négative du RSIL jusqu'à 15dB μ V à haute fréquence.

Le convertisseur avec le deuxième routage a également été comparé avec le modèle. Ce dernier est capable de prédire le spectre des perturbations conduites avec de bons résultats jusqu'à une fréquence de 15MHz avec des différences de moins de 3dB μ V dans l'amplitude du spectre. Le modèle obtenu dans le domaine temporel donne plus d'oscillations qu'en mesures, ces différences apparaissent dans le domaine fréquentiel à très haute fréquence de 15MHz à 30MHz.

Le modèle a aussi été validé pour différents rapports cycliques : $\alpha=10\%$, $\alpha=50\%$ et $\alpha=90\%$. Il donne de bons résultats pour ces différents rapports cycliques au niveau des bornes positive et négative du RSIL avec des différences de 5dB μ V maximum dans l'amplitude du spectre.

Les tensions en MC et en MD sont comparées en mesures pour les différents rapports cycliques, on remarque que la tension en MD a un impact significatif sur l'amplitude du spectre

jusqu'à une fréquence de 1MHz. Ce résultat s'explique par le fait que le courant commuté est directement proportionnel aux rapports cycliques, donc pour $\alpha=10\%$ les perturbations en MD sont inférieures à celles générées pour $\alpha=50\%$ et $\alpha=90\%$.

L'impact sur le MC reste négligeable sauf à la fréquence de découpage, cela vient du fait que la vitesse de commutation n'est pas très différente lorsque le courant commuté varie.

Les perturbations générées pour différentes résistances de grille ont été étudiées, la résistance de grille est modifiée de 100Ω à 33Ω . Les résultats obtenus à partir du modèle pour le convertisseur avec la résistance de grille de 33Ω sont comparés aux mesures. Le modèle donne de bons résultats au niveau des bornes positive et négative du RSIL avec des différences de $5\text{dB}\mu\text{V}$ maximum dans toute la plage de fréquence.

Les comparaisons en mesures pour les deux résistances de grille sont aussi présentées. La tension drain-source a été comparée : pour la résistance de 33Ω on constate des écarts de $13\text{dB}\mu\text{V}$ maximum dans le spectre à partir d'une fréquence de 4MHz par rapport à celle obtenue avec la résistance de 100Ω . La tension en MC et en MD présente des écarts dans le spectre à partir d'une fréquence de 7MHz. Les perturbations générées pour la résistance de grille de 33Ω sont plus élevées que pour celle de 100Ω . Ceci s'explique par le fait que la vitesse de commutation du composant augmente directement quand la résistance de grille diminue, en conséquence le circuit génère davantage de perturbations en CEM.

Pour le convertisseur équipé de deux JFET SiC, le modèle complet a été comparé aux mesures. Il donne de bons résultats au niveau des bornes positive et négative du RSIL jusqu'à une fréquence de 15MHz. A partir de cette fréquence, il existe une différence de $7\text{dB}\mu\text{V}$ maximum dans l'amplitude du spectre. Le modèle peut être utilisé également dans la prédiction du spectre en MC et en MD.

Le convertisseur avec deux JFET également été validé pour deux autres connexions de la charge. La connexion de la charge en parallèle avec le JFET 1 donne de bons résultats dans toute la plage de fréquence. On remarque que selon le point de connexion de la charge les capacités de couplage varient. Ainsi, une valeur plus élevée de la capacité parasite connectée au point de fort dv/dt engendre une augmentation des perturbations au niveau du RSIL de $10\text{dB}\mu\text{V}$.

Pour la dernière connexion dans laquelle un terminal de la charge est connecté au plan de masse, le modèle peut prédire le spectre jusqu'à une fréquence de 2MHz. A partir de cette fréquence, il apparaît des différences dans le spectre. Ces différences s'expliquent car le modèle initial de la charge n'est plus valide quand la charge est connectée au plan de masse. Pour améliorer les résultats, un nouveau modèle de la charge doit être optimisé avec une seule capacité parasite entre la charge et le plan de masse.

Plusieurs résultats obtenus au cours de cette thèse pour la tension en MD présentent des écarts considérables entre la simulation et les mesures. Ces écarts sont dus aux valeurs mesurées pour la tension en MD qui sont assez faibles et l'oscilloscope n'est pas capable de les mesurer. L'oscilloscope utilisé (12 bits) a une plage de mesure (rapport entre la plus grande et la plus faible valeur mesurable) de 72dB, les valeurs obtenues en dessous de cette valeur de 72dB ne sont pas correctes, on parle de "bruit de quantification" ajouté par l'oscilloscope. Une autre remarque importante est que le modèle développé ne prend pas en compte le bruit ajouté par les appareils auxiliaires comme par exemple les drivers, les sources de tension, etc.

Après avoir validé le modèle pour les différents cas présentés précédemment, des études de sensibilité ont été réalisées pour le convertisseur équipé avec la diode Si et le JFET SiC. Ces études permettent de connaître l'impact du modèle des différents composants pour la prédiction des perturbations en CEM. Les résultats obtenus avec le modèle complet du convertisseur sont comparés avec le convertisseur qui intègre le modèle simplifié des différents composants.

On note l'importance d'avoir un bon modèle des composants semiconducteurs dans la prédiction du spectre en MC et en MD. Lorsque le JFET SiC est remplacé par un modèle plus simple, des différences dans le spectre mesuré au terminal positif du RSIL et pour la tension en MC apparaissent à partir d'une fréquence de 100kHz. Pour la tension en MD ces différences apparaissent à partir d'une fréquence de 300kHz avec des écarts de plus de 25dB μ V dans l'amplitude du spectre. Le modèle de la diode a aussi été remplacé par le modèle idéal obtenu de la bibliothèque du logiciel Saber©. Les différences dans l'amplitude du spectre apparaissent à partir d'une fréquence de 15MHz.

L'influence du routage a aussi été présentée, on note que quand le "macro composant" obtenu avec InCa3D® est remplacé par des fils, les perturbations en MD changent à partir d'une fréquence de 620kHz. Dans un autre cas, la partie capacitive du routage n'est pas prise en compte (capacités parasites entre les pistes et le plan de masse), on note surtout son influence sur la tension en MC à partir d'une fréquence de 10MHz.

Les condensateurs de découplage ont été remplacés par un modèle simplifié qui ne prend pas en compte les éléments parasites du composant. Les résultats obtenus montrent l'importance d'avoir un bon modèle de ces composants pour la prédiction de la tension en MD : un écart de 20dB μ V dans l'amplitude du spectre apparaît à partir d'une fréquence de 400kHz.

Pour le modèle de la charge, deux modèles ont été proposés pour voir l'influence dans le spectre. Le premier modèle de la charge, prend en compte les capacités parasites entre charge et le plan de masse. Les résultats montrent l'influence sur le spectre en MC à partir d'une fréquence de 10MHz avec des différences de 5dB μ V maximum. Pour la tension en MD des écarts de 8dB μ V dans le spectre apparaissent à partir d'une fréquence de 1.5MHz.

Le modèle réduit de la charge est comparé une deuxième fois sans les capacités parasites entre la charge et le plan de masse. On note une différence remarquable autour de 15dB μ V dans l'amplitude du spectre surtout dans la tension en MC à partir d'une fréquence de 100kHz. Ces capacités offrent un chemin aux courants en MC. Il est important de bien modéliser la charge avec les capacités de couplage.

Le convertisseur avec un modèle plus simple du RSIL (sans les éléments parasites obtenus avec les mesures d'impédance) a également été comparé aux résultats avec le modèle complet du convertisseur. On voit une différence dans la tension en MC à la fréquence de découplage. Des différences sur quelques résultats pour l'amplitude du spectre en MC à la fréquence de découplage peuvent être expliquées avec la modélisation RSIL.

Grâce à l'ensemble des résultats de cette thèse, une méthode prédictive pour obtenir des perturbations en CEM a été proposée. Le modèle du routage est déjà obtenu de manière prédictive à partir du logiciel Inca3D et les capacités parasites entre les pistes et le plan de masse également avec la formulation Sakurai et Tamaru. Le modèle du RSIL peut être

implémenté dans d'autres études. Une banque de modèles virtuels intégrant des condensateurs de découplage, des charges et des modèles de composants semiconducteurs peut être développée. L'ensemble de ces modèles va nous permettre de prédire les perturbations conduites générées dans un convertisseur. De plus, différents paramètres comme la définition du routage, les capacités parasites et les différentes charges peuvent être optimisés en simulation afin de diminuer l'influence des perturbations en CEM avant de passer à la phase de prototypage/réalisation.

Nous pouvons envisager une méthode réduite pour prédire les perturbations générées par les convertisseurs en électronique de puissance. Les résultats obtenus dans l'étude de sensibilité nous permettent d'affirmer que les composants qui doivent être bien modélisés sont les composants semiconducteurs, la charge avec les capacités de couplage entre la charge et le plan de masse et les condensateurs de découplage qui présentent beaucoup plus d'influence dans la prédiction des perturbations conduites. Le modèle du routage influe également mais les différences dans le spectre ne dépassent pas les 5dB μ V.

En termes de perspectives, nous proposons d'améliorer la technique d'extraction du modèle de la charge, ce modèle requière plusieurs mesures assez complexes pour modéliser les capacités parasites entre la charge et le plan de masse. Dans le cas présenté où la charge est connectée directement au plan de masse, une nouvelle optimisation du modèle de la charge doit être élaborée. Le modèle initial propose deux capacités parasites dans chaque extrémité de la charge, il n'est plus valide quand la charge est connectée au plan de masse. Le nouveau modèle de la charge doit être optimisé avec une seule capacité parasite entre la charge et le plan de masse.

Une autre piste d'amélioration peut être la modélisation du driver. Le modèle du driver utilisé est un signal trapézoïdal où les temps de montée et de descente sont établis empiriquement ou à l'aide des mesures expérimentales. Ces temps agissent directement sur la vitesse de commutation des composants semiconducteurs. Afin d'obtenir des résultats plus précis lors des commutations, le modèle du driver doit être amélioré (par exemple, il peut être établi à partir des mesures expérimentales) De cette manière on peut obtenir une réponse plus précise des composants semiconducteurs.

Une autre perspective est de développer des modèles spécifiques des composants semiconducteurs à la CEM, renseignés par des mesures spécifiques. Par exemple le modèle utilisé pour le JFET SiC permet de prédire le fonctionnement en statique et en commutation mais il n'est pas conçu pour prendre en compte les effets CEM. Pour notre étude les résultats ont été satisfaisants dans la prédiction du spectre mais peut être qu'un modèle de composant plus simple prenant en compte uniquement les aspects CEM nous permettrait d'obtenir des temps de calculs inférieurs [75].

Enfin, on peut envisager de dimensionner des filtres à haute température. Les différents composants varient en fonction de la température (capacitances de découpage, inductances et composants semiconducteurs). Le modèle du JFET SiC utilisé dans cette thèse prend en compte cet effet, les autres éléments peuvent être modélisés en fonction de la température. Pour valider l'ensemble du modèle du convertisseur des mesures à différentes températures devrait être comparées aux mesures. Ainsi à l'aide d'un modèle développé suivant l'approche employé

durant cette thèse, il est possible de connaître de façon prédictive le modèle du convertisseur, de sa charge (mesures) et d'y associer un modèle de filtre afin de réaliser une optimisation des paramètres de ce filtre...

Références bibliographiques

- [1] S. Basu, T.M. Undeland, "On understanding switching and EMI performance of SiC power JFETs to design a 75W high voltage flyback converter," *Power Electronics and Applications (EPE), 2013 15th European Conference on*, Lille, pp.1-5, Sept. 2013
- [2] P. Friedrichs, "SiC power devices for industrial applications," *International Power Electronics conference*, Sapporo, Japan, pp. 3241-3248, Jun. 2010.
- [3] R.A. Wood, T.E. Salem, "Evaluation of a 1200-V, 800-A All-SiC Dual Module," *Power Electronics, IEEE Transactions on*, vol. 26, no.9, pp. 2504-2511, Sept. 2011.
- [4] A. Elasser, M. Kheraluwala, M. Ghezzi, R. Steigerwald, N. Krishnamurthy, J. Kretchmer, T.P Chow, "A comparative evaluation of new silicon carbide diodes and state-of-the-art silicon diodes for power electronic applications," *Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE*, vol.1, pp.341,345,1999
- [5] J.I. Itoh, T. Araki, "Volume evaluation of a PWM inverter with wide band-gap devices for motor drive system," *ECCE Asia Downunder (ECCE Asia), 2013 IEEE*, pp.372-378, June 2013
- [6] S. Moumen, "Etude de la robustesse de transistors JFET à base de SiC vis-à-vis de stress électriques," Thèse de l'ENS de Cachan, soutenue en 2012.
- [7] C.N.M. Ho, F. Canales, S. Pettersson, G. Escobar, A. Coccia, N. Oikonomou, "Performance evaluation of full SiC switching cell in an interleaved boost converter for PV applications," *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*, Phoenix, USA, pp.1923-1927, Sept. 2011.
- [8] F. Guedon, S. Singh, R. McMahon, F. Udrea, "Boost Converter With SiC JFETs: Comparison With CoolMOS and Tests at Elevated Case Temperature," *Power Electronics, IEEE Transactions on*, vol.28, no.4, pp.1938-1945, April 2013
- [9] A. Ritenour, D.C. Sheridan, V. Bondarenko, J.B Casady, "Performance of 15mm² 1200V Normally-Off SiC VJFETs with 120A Saturation Current," *Diamond and Related Materials*, vol. 19, pp. 1-6, 2010
- [10] E. Rondon, F. Morel, C. Vollaïre, J-L. Schanen, "Impact of SiC components on the EMC behaviour of a power electronics converter," *Energy Conversion Congress and Exposition (ECCE), 2012 IEEE*, pp.4411-4417, Sept. 2012
- [11] M. Adamowicz, S. Giziewski, J. Pietryka, M. Rutkowski, Z. Krzeminski, "Evaluation of SiC JFETs and SiC Schottky diodes for wind generation systems," *Industrial Electronics (ISIE), 2011 IEEE International Symposium on*, pp.269-276, June 2011

[12] P. Bogonez-Franco, J.B Sendra, "EMI comparison between Si and SiC technology in a boost converter," *Electromagnetic Compatibility (EMC EUROPE), 2012 International Symposium on*, pp.1-4, Sept. 2012

[13] O. Mostaghimi, N. Wright, N. A. Horsfall, "Design and performance evaluation of SiC based DC-DC converters for PV applications," *Energy Conversion Congress and Exposition (ECCE), 2012 IEEE*, pp.3956-3963, Sept. 2012

[14] R. Robutel, C. Martin, H. Morel, P. Mattavelli, D. Boroyevitch, R. Meuret, N. Gazel, "Integrated common mode capacitors for SiC JFET inverters," *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*, pp.196-202, March 2011

[15] D. Pefitsis, R. Baburske, J. Rabkowski, J. Lutz, G. Tolstoy, H-P. Nee, "Challenges regarding parallel-connection of SiC JFETs," *Power Electronics and ECCE Asia (ICPE & ECCE), 2011 IEEE 8th International Conference on*, pp.1095-1101, June 2011

[16] X. Gong, I. Josifović, J.A. Ferreira, "Modeling and Reduction of Conducted EMI of Inverters With SiC JFETs on Insulated Metal Substrate," *Power Electronics, IEEE Transactions on*, vol.28, no.7, pp.3138-3146, July 2013

[17] F. Xu, T.J. Han, J. Dong, L.M. Tolbert, W. Fei, J. Nagashima, J.K Sung, S. Kulkarni, F. Barlow, "Development of a SiC JFET-Based Six-Pack Power Module for a Fully Integrated Inverter," *Power Electronics, IEEE Transactions on*, vol.28, no.3, pp.1464,1478, March 2013

[18] D. Pefitsis, G. Tolstoy, A. Antonopoulos, J. Rabkowski, J-K. Lim, M. Bakowski, L. Ängquist, H-P. Nee, "High-Power Modular Multilevel Converters with SiC JFETs," *Power Electronics, IEEE Transactions on*, vol.27, no.1, pp.28, 36, Jan. 2012

[19] D. Aggeler, F. Canales, J. Biela, J.W Kolar, "DV/DT -Control Methods for the SiC JFET/Si MOSFET Cascode," *Power Electronics, IEEE Transactions on*, vol.28, no.8, pp.4074-4082, Aug. 2013

[20] I. Josifovic, J. Popovic, J.A. Ferreira, "Improving SiC JFET switching behavior under influence of circuit parasitic," *IEEE Transactions on Power Electronics*, vol. 27, no. 8, pp. 3843–3854, Aug. 2012.

[21] CERGE, "Compatibilité électromagnétique," Académie de Paris, Créteil, Versailles, <http://sitelec.org/cours/cem2.pdf>.

[22] F. Chauvet, "Compatibilité électromagnétique. Introduction. D 1900-E3 750," *Techniques de l'Ingénieur, traité Génie électronique*, 1993.

[23] B. Revol, "Modélisation et optimisation des performances CEM d'une association variateur de vitesse – machine asynchrone," *Thèse du laboratoire d'Electronique de Grenoble*, soutenue en 2003.

[24] C. Jettanasen, "Modélisation par approche quadripolaire des courants de mode commun dans les associations convertisseurs-machines en aéronautique; optimisation du filtrage," Thèse de l'Ecole Centrale de Lyon, Spécialité Génie Electrique," soutenue en 2008.

[25] POWER-ONE, "Normes Informations techniques Compatibilité électromagnétique (CEM)," édition 5/6, 2000.

[26] L. Fakhfakh, Contribution à l'Étude et à la Mesure des Perturbations Conduites dans Un Convertisseur de Puissance, Master recherche de L'École Nationale d'Ingénieurs de Sfax, 2010.

[27] F. Costa and C. Vollaire, "Caractéristiques et évolution du bruit électromagnétique dans les dispositifs d'alimentation embarqués sur aéronef," *Congrès CEM 08*, p.8, 2008

[28] M. Moreau, "Modélisation haute fréquence des convertisseurs d'énergie. Application à l'étude des émissions conduites vers le réseau", Thèse doctorale Ecole Centrale de Lille, soutenue en 2009.

[29] H. Zardoum, L. Fakhfakh, S. Abid, K. Ammous, and A. Ammous, "Conducted EMI Prediction in Switching Cell Using Improved Classical Models", *11th International conference on Sciences and Techniques of Automatic control and computer engineering- STA'2010*, pp. 1-7. 2010

[30] J.S. Glaser, J.J Nasadoski, P.A Losee, A.S Kashyap, K.S Matocha, J.L Garrett, L.D Stevanovic, "Direct comparison of silicon and silicon carbide power transistors in high-frequency hard-switched applications," *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*, pp.1049-1056, 6-11 March 2011

[31] I. Josifovic, J. Popovic-Gerber, J.A Ferreira, "Power Sandwich industrial drive with SiC JFETs," *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on*, pp.1-10, 2011

[32] L. Rixin, F. Wang, N. Puqi, Z. Di, J. Dong, R. Burgos, D. Boroyevich, K.J Karimi, V.D. Immanuel, "Development of a 10 kW high power density three-phase ac-dc-ac converter using SiC devices," *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, pp.1-12, Sept. 2009

[33] D. Aggeler, J. Biela, J.W. Kolar, "A compact, high voltage 25 kW, 50 kHz DC-DC converter based on SiC JFETs," *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, pp.801-807, Feb. 2008

[34] F. Dubois, D. Risaletto, R. Robutel, H. Morel, R. Meuret, D. Bergogne, "High temperature inverter for aerospace application," *IMAPS Advancing Microelectronics*, vol. 38, pp.24-29, 2011

[35] T. Funaki, J-C. Balda, J. Junghans, A.S. Kashyap, H.A Mantooth, F. Barlow, T. Kimoto, T. Hikihara, "Power Conversion With SiC Devices at Extremely High Ambient Temperatures," *Power Electronics, IEEE Transactions on*, vol.22, no.4, pp.1321-1329, July 2007

[36] Y. Hamieh, "Caractérisation et modélisation du transistor JFET en SiC à haute température," Thèse de laboratoire Ampère de l'INSA de Lyon, Spécialité Génie Electrique," soutenue en 2011

[37] A. Melkonyan, "High Efficiency Power Supply using new SiC devices," Thesis of the University of Kassel, defense in 2007

[38] S. Vasconcelos-Araújo, "On the Perspectives of Wide-Band Gap Power Devices in Electronic-Based Power Conversion for Renewable Systems," Thesis of the University of Kassel, defense in 2013

[39] P. Friedrichs, H. Mitlehner, K.O. Dohnke, R. Elpelt, D. Stephani, "The vertical silicon carbide JFET –a fast and low loss solid state power switching device," *Proceedings of the IEEE 14th European Conference on Power Electronics and applications-EPE 2001*, United Kingdom, 2001

[40] T. Funaki, A.S Kashyap, H.A Mantooh, J.C Balda, F.D Barlow, T. Kimoto, T. Hikihara, "Characterization of SiC JFET for Temperature Dependent Device Modeling," *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE* , pp.1-6, June 2006

[41] M.S. Mazzola, J. B. Casady, N. Merrett, I. Sankin, W. Draper, J.G. Seale, R.K. Seale, V. Bondarenko, Y. Koshka, "Assessment Of "Normally On" And "Quasi On" SiC VJFET's In Half-Bridge Circuits," *Materials Science Forum*, Vol.457-460, pp. 1153-1156, June 2004

[42] L. Cheng, I. Sankin, V. Bondarenko, M. S. Mazzola, J. D. Scofield, D. Sheridan, P. Martin, J. R. B. Casady, J.B. Casady "High-Temperature Operation of 50 A (1600A/cm²), 600V 4H-SiC Vertical-Channel JFETs for High-Power Applications," *Materials Science Forum*, vol. 600-603, 2009.

[43] H. Asif, "Etude des convertisseurs haute tension pour la protection et la coordination des réseaux de distribution," Thèse de laboratoire Ampère de l'INSA de Lyon, Spécialité Génie Electrique," soutenue en 2010.

[44] H. Morel, Y. Hamieh, D. Tournier, R. Robutel, F. Dubois, D. Risaletto, C. Martin, D. Bergogne, C. Buttay, and R. Meuret, "A Multi-Physics Model of the VJFET With a Lateral Channel," *Proceedings of the IEEE 14th European Conference on Power Electronics and applications-EPE*, United Kingdom, 2011.

[45] S. Hrigua, F. Costa, B. Revol, C. Gautier, "Nouvelle méthode d'analyse des interférences électromagnétiques (IEM) dans les convertisseurs statiques," *14ème édition de la Conférence Electronique de Puissance du Futur Bordeaux*, pp. 5-7. 2012

[46] R-M. Popescu, "Vers de nouvelles méthodes de prédiction des performances CEM dans les convertisseurs d'Electronique de Puissance," Thèse de l'Université Joseph Fourier, Spécialité Génie Electrique," soutenue en 1999.

[47] H. Hassan, "Méthodologie de pré-dimensionnement de convertisseurs de puissance: Utilisation des techniques d'optimisation multi-objectif et prise en compte de contraintes CEM," Thèse de laboratoire Ampère de l'INSA de Lyon, Spécialité Génie Electrique," soutenue en 2006.

[48] J. Jin Meng, W. Ma, Q. Pan; L. Zhang; Z. Zhao, "Multiple Slope Switching Waveform Approximation to Improve Conducted EMI Spectral Analysis of Power Converters," *Electromagnetic Compatibility, IEEE Transactions on*, vol.48, no.4, pp.742-751, Nov. 2006

[49] B. Touré, J.L. Schanen, L. Gerbaud, T. Meynard, J.P. Carayon, and C. France, "EMC Modeling of Drives for Aircraft Applications: Modeling Process , EMI Filter Optimization and Technological choice," *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*, pp. 1909-1916, 2011

[50] B. Revol, J. Roudet, J-L. Schanen, P. Loizelet, "EMI Study of Three-Phase Inverter-Fed Motor Drives," *Industry Applications, IEEE Transactions on*, vol.47, no.1, pp.223-231, 2011

[51] C. Jettanasen, F. Costa, C. Vollaire, "Common-Mode Emissions Measurements and Simulation in Variable-Speed Drive Systems," *Power Electronics, IEEE Transactions on*, vol.24, no.11, pp.2456-2464, Nov. 2009

[52] J. Meng, Q. Pan, L. Zhang, and Z. Zhao, "Multiple Slope Switching Waveform Approximation to Improve Conducted EMI Spectral Analysis of Power Converters," *IEEE Transactions on Electromagnetic Compability*, vol. 48, 2006, pp. 742-751.

[53] F. Costa, C. Vollaire, R. Meuret, "Modeling of conducted common mode perturbations in variable-speed drive systems," *Electromagnetic Compatibility, IEEE Transactions on*, vol.47, no.4, pp.1012-1021, Nov. 2005

[54] R. Mrad, F. Morel, G. Pillonnet, C. Vollaire, P. Lombard, and A. Nagari, "Approche de Modélisation des Chemins de Propagation des Perturbations Conduites pour des Systèmes à Deux Conducteurs Actifs," " *Congrès CEM 2012, France*

[55] R. Mrad, F. Morel, G. Pillonnet, C. Vollaire, P. Lombard, A. Nagari, "N-Conductor Passive Circuit Modeling for Power Converter Current Prediction and EMI Aspect," *Electromagnetic Compatibility, IEEE Transactions on* , vol.55, no.6, pp.1169-1177, Dec. 2013

[56] R. Mrad, F. Morel, G. Pillonnet, C. Vollaire, A. Nagari, "Integrated Class-D audio amplifier virtual test for output EMI filter performance," *Ph.D. Research in Microelectronics and Electronics (PRIME), 2013 9th Conference on*, pp.73-76, June 2013

[57] M. Foissac, J-L. Schanen, G. Frantz, and D. Frey, C. Vollaire "System Simulation for EMC Network Analysis," *IEEE Applied Power Electronics Conference 2011, Fort Worth: United States (2011)*" 2011.

[58] M. Foissac, "Méthodologie d'analyse CEM conduite d'un réseau multiconvertisseurs," Thèse de l'Université de Grenoble, Spécialité Génie Electrique, Electrotechnique, Automatique et Traitement du Signal" soutenue en 2012.

[59] Comité International Spécial des Perturbations Radioélectriques CISPR 16, "Spécifications pour les appareils et les méthodes de mesure des perturbations radioélectriques," 1987.

[60] H. Chen, C. Chen, and Y. Ren, "Modeling and Characterization of Incomplete Shielding Effect of GND on Common-Mode EMI of a Power Converter," *IEEE Transactions on electromagnetic compability*, vol. 53, pp. 676-683, 2011

[61] A. Bhargava, D. Pommerenke, K.W. Kam, F. Centola, C.W. Lam, "DC-DC Buck Converter EMI Reduction Using PCB Layout Modification," *Electromagnetic Compatibility, IEEE Transactions on*, vol.53, no.3, pp.806-813, Aug. 2011

[62] C. Martin, J.L. Schanen, R. Pasterczyk "Power integration: electrical analysis of new emerging package", *European Conference on Power Electronics and Applications (EPE)*, Toulouse, France, 2003.

[63] S.R. Nelatury, M.N.O. Sadiku, and V.K. Devabhaktuni, "CAD Models for Estimating the Capacitance of a Microstrip Interconnect: Comparison and Improvisation," *PIERS Proceedings*, Prague, Czech Republic, pp. 18-23, 2007.

[64] C. Martin, "Vers une Méthodologie de Conception des interconnexions pour les dispositifs de l'Electronique de Puissance, Thèse de l'Université Joseph Fourier," soutenue en 2005.

[65] C. Martin, J-L. Schanen, J-M. Guichon, R. Pasterczyk, "Analysis of electromagnetic coupling and current distribution inside a power module," *Industry Applications, IEEE Transactions on*, vol.43, no.4, pp.893-901, 2007

[66] A.E. Ruehli, G. Antonini, "On modeling accuracy of EMI problems using PEEC," *Electromagnetic Compatibility, 2003 IEEE International Symposium on*, vol.1, pp.341-346 vol.1, Aug. 2003

[67] J. Aime, "Rayonnement des convertisseurs statiques. Application à la variation de vitesse, Thèse de l'Université Joseph Fourier, Spécialité Génie Electrique, soutenue en 2009

[68] T. Sakurai, K. Tamaru, "Simple formulas for two and three dimensional capacitances," *Electron Devices, IEEE Transactions on*, vol.30, no.2, pp.183-185, Feb 1983

[69] E. Bogatin, "Design rules for microstrip capacitance," *Components, Hybrids, and Manufacturing Technology, IEEE Transactions on*, vol.11, no.3, pp.253-259, Sep 1988

[70] S.Y. Poh, W.C. Chew, J. Kong "Approximate Formulas for line Capacitance and Characteristic Impedance of Microstrip line," *Microwave Theory and Techniques, IEEE Transactions on* , vol.29, no.2, pp.135,142, Feb 1981

[71] M. Ianovici et J.J. Morf, "Compatibilité électromagnétique", Presses Polytechniques et Universitaires Romandes, Lausanne, Suisse, 1979

[72] V. Ardon, J. Aime, O. Chadebec, E. Clavel, "MoM and PEEC Method to Reach a Complete Equivalent Circuit of a Static Converter", *Electromagnetic Compatibility (EMC)*, Zurich, Suisse, 2009.

[73] V. Ardon, J. Aime, O. Chadebec, E. Clavel, "Evaluation du modèle capacitif d'une structure d'électronique de puissance," *Conférence CEM 08*, France, 2008

[74] F. Costa, C. Voltaire, R. Meuret, "Modeling of conducted common mode perturbations in variable-speed drive systems," *Electromagnetic Compatibility, IEEE Transactions on*, vol.47, no.4, pp.1012-1021, Nov. 2005

[75] S. Hrigua, "Contribution à l'élaboration de modèle précis et à faible coût de calcul pour l'électronique de puissance et la CEM" Thèse de l'Ecole Normale Supérieure de Cachan, Spécialité Electronique-Electrotechnique-Automatique," soutenue en 2014.

ANNEXE A

Algorithme d'optimisation pour la charge

Il y a 3 fichiers.m à exécuter respectivement : OptimiseParametreModele.m
CalculeCritereOptimisation.m, CalculeImpedance.m.

1) OptimiseParametreModele.m

% Détermine les valeurs d'un modèle équivalent de manière à minimiser la différence entre le modèle et les mesures du modèle considéré

```
close all  
clear  
clc
```

```
global Z_mes w
```

% Mesures à optimiser obtenues avec l'impédancemètre

```
mesures=csvread ('medidaZb.csv');
```

```
Z_mes=mesures(:,2).*exp(i.*mesures(:,3)*pi/180);
```

% Fréquences considérées

```
f=mesures (:,1);  
w=2*pi*f;
```

% Valeurs initiales pour l'algorithme d'optimisation

```
R0=4.6e4;  
R1=22.78;  
L1=0.0023;  
C1=1.612e-10;
```

```
R2=521;  
L2=1.417e-5;  
C2=5.1e-10;
```

```
R3=476.07;  
L3=1.9e-6;  
C3=2.63e-10;
```

```
R4=514;  
L4=2.64e-6;  
C4=4.26e-11;
```

```
ParametresInitiaux=[R0,R1,L1,C1,R2,L2,C2,R3,L3,C3,R4,L4,C4];
```

```
Z_init=CalculeImpedance(ParametresInitiaux);
```

```
% Optimisation
```

```
Options=optimset('MaxFunEvals',1e5,'MaxIter',1e5);
```

```
[ParametresOptimises,fake1,fake2,output]=fminsearch(@CalculeCritereOptimisation,ParametresInitiaux,Options);
```

```
% Affichage des paramètres optimaux
```

```
R0=ParametresOptimises(1),
```

```
R1=ParametresOptimises(2),
```

```
l1=ParametresOptimises(3),
```

```
C1=ParametresOptimises(4),
```

```
R2=ParametresOptimises(5),
```

```
l2=ParametresOptimises(6),
```

```
C2=ParametresOptimises(7),
```

```
R3=ParametresOptimises(8),
```

```
l3=ParametresOptimises(9),
```

```
C3=ParametresOptimises(10),
```

```
R4=ParametresOptimises(11),
```

```
l4=ParametresOptimises(12),
```

```
C4=ParametresOptimises(13),
```

```
Z_opt=CalculeImpedance(ParametresOptimises);
```

```
% Figures
```

```
figure
```

```
subplot(2,1,1)
```

```
loglog(f,abs(Z_mes),f,abs(Z_opt))
```

```
legend('Mesure', 'Modèle')
```

```
xlabel('fFréquence (Hz)')
```

```
ylabel('Impédance (\Omega)')
```

```
grid
```

```
subplot(2,1,2)
```

```
semilogx(f,angle(Z_mes)*180/pi,f,angle(Z_opt)*180/pi)
```

```
legend('Mesure', 'Modèle')
```

```
xlabel('Fréquence (Hz)')
```

```
ylabel('Phase(\circ)')
```

```
grid
```

2) CalculeCritereOptimisation.m

```
function [Norme] = CalculeCritereOptimisation(parametres)
```

```
global Z_mes
```

```
Z_eq=CalculeImpedance(parametres);
```

```

% Erreur
erreur=Z_eq-Z_mes;
Norme=sum((abs(erreur)./abs(Z_mes)).^2);

```

3) CalculeImpedance.m

% Le modèle de circuit à optimiser est décrit dans ce fichier

```
function Impedance = CalculeImpedance(parametres)
```

```
global w
```

% On récupère les paramètres

```

R0=parametres(1);
R1=parametres(2);
L1=parametres(3);
C1=parametres(4);
R2=parametres(5);
L2=parametres(6);
C2=parametres(7);
R3=parametres(8);
L3=parametres(9);
C3=parametres(10);
R4=parametres(11);
L4=parametres(12);
C4=parametres(13);

```

% Calcul d'impédances

```

Zl1=i*L1*w;
Zc1=1./(i*C1*w);
Zl2=i*L2*w;
Zc2=1./(i*C2*w);
Zl3=i*L3*w;
Zc3=1./(i*C3*w);
Zl4=i*L4*w;
Zc4=1./(i*C4*w);

```

% ((R1 + L1) // C1) // R0

```

Zeq1=((R1+Zl1).*(Zc1))./(R1+Zc1+Zl1);
Zeq1=(Zeq1.*R0)./(Zeq1+R0);

```

% R2 // L2 // C2

```

Zeq2=(Zl2.*Zc2)./(Zl2+Zc2);
Zeq2=(Zeq2.*R2)./(Zeq2+R2);

```

% R3 // L3 // C3

```

Zeq3=(Zl3.*Zc3)./(Zl3+Zc3);
Zeq3=(Zeq3.*R3)./(Zeq3+R3);

```

```
% R4 // L4 // C4
Zeq4=(Zl4.*Zc4)./(Zl4+Zc4);
Zeq4=(Zeq4.*R4)./(Zeq4+R4);

% Résultat d'impédance
Impedance=Zeq1+Zeq2+Zeq3+Zeq4;
```